



Étude et réalisation d'une électronique rapide à bas bruit pour un détecteur de rayons X à pixels hybrides destiné à l'imagerie du petit animal

B. Chantepie

► To cite this version:

B. Chantepie. Étude et réalisation d'une électronique rapide à bas bruit pour un détecteur de rayons X à pixels hybrides destiné à l'imagerie du petit animal. Sciences du Vivant [q-bio]. Université de la Méditerranée - Aix-Marseille II, 2008. Français. NNT : . tel-00366861

HAL Id: tel-00366861

<https://theses.hal.science/tel-00366861>

Submitted on 9 Mar 2009

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

CPPM-T-2008-08

UNIVERSITÉ DE LA MÉDITERRANÉE AIX-MARSEILLE II FACULTÉ
DES SCIENCES DE LUMINY

163 avenue de Luminy
13288 MARSEILLE Cedex 09

THÈSE DE DOCTORAT

Spécialité : Instrumentation

présentée par

Benoît CHANTEPIE

en vue d'obtenir le grade de docteur de l'Université de la Méditerranée

**Étude et réalisation d'une électronique rapide à bas bruit pour
un détecteur de rayons X à pixels hybrides destiné à l'imagerie
du petit animal**

Soutenue le 8 décembre 2008 devant le jury composé de :

M. Michael CAMPBELL	Rapporteur
M. Eric DELAGNES	Examineur
M. Pierre DELPIERRE	Examineur
M. Eric KAJFASZ	Examineur
M. François KRUMMENACHER	Rapporteur
M. Christian MOREL	Directeur de thèse
M. Patrick PANGAUD	Co-encadrant

*"Il y a deux façons de voir la vie,
l'une comme si rien n'était un miracle,
l'autre comme si tout était miraculeux."*

Albert Einstein

Résumé

Depuis l'invention du scanner, les détecteurs à intégration de charges sont largement employés pour les applications d'imagerie biomédicale utilisant des rayons X. Néanmoins, des alternatives existent. Les développements réalisés en instrumentation pour les expériences en physique des hautes énergies ont permis l'émergence d'une nouvelle technologie de détection directe à base de semiconducteur. Cette nouvelle technologie, appelée détecteur à pixels hybrides, fonctionne en mode comptage de photons et permet de sélectionner l'énergie minimum des photons comptés. Le groupe imXgam du CPPM développe le démonstrateur PIXSCAN, un tomodensitomètre à rayons X basé sur le détecteur à pixels hybrides XPAD. L'objectif de ce développement est d'évaluer l'impact de la technologie à pixels hybrides sur la qualité des images et sur la dose délivrée lors d'examens tomodensitométriques du petit animal. Suite à un premier prototype de détecteur à pixels hybrides XPAD1 démontrant la faisabilité du projet, un imageur complet XPAD2 a été conçu et intégré dans le démonstrateur PIXSCAN. Depuis, avec l'évolution de l'industrie de la microélectronique, des améliorations notables ont été envisageables. Pour réduire la taille des pixels et améliorer la précision en énergie des détecteurs, une troisième version XPAD3 a été développée et sera prochainement intégrée dans un démonstrateur PIXSCAN de deuxième génération. Dans ce projet, mon travail de thèse a porté sur une participation à la conception des électroniques de lecture des détecteurs, la caractérisation des circuits et des détecteurs à pixels hybrides ainsi que sur la définition d'une architecture d'autocalibration des pixels en énergie.

Title Design and realization of a fast low noise electronics for a hybrid pixel X-ray detector dedicated to small animal imaging.

Summary

Since the invention of computerized tomography (CT), charge integration detector were widely employed for X-ray biomedical imaging applications. Nevertheless, other options exist. A new technology of direct detection using semiconductors has been developed for high energy physics instrumentation. This new technology, called hybrid pixel detector, works in photon counting mode and allows for selecting the minimum energy of the counted photons. The imXgam research team at CPPM develops the PIXSCAN demonstrator, a CT-scanner using the hybrid pixel detector XPAD. The aim of this project is to evaluate the improvement on image quality and on dose delivered during X-ray examinations of a small animal. After a first prototype of hybrid pixel detector XPAD1 proving the feasibility of the project, a complete imager XPAD2 was designed and integrated in the PIXSCAN demonstrator. Since then, with the evolution of microelectronic industry, important improvements are conceivable. To reducing the size of pixels and to improving the energy resolution of detectors, a third design XPAD3 was conceived and will be soon integrated in a second generation of PIXSCAN demonstrator. In this project, my thesis's work consisted in taking part to the design of the detector readout electronics, to the characterization of the chips and of the hybrid pixel detectors, and also to the definition

of a autozeroing architecture for pixels.

Mots clés : pixel hybride, détecteur de particules, comptage de photons, imageur, rayons X, tomodensitométrie à faisceau conique.

Remerciements

En arrivant aux termes d'une thèse, on ne peut s'empêcher de penser à toutes les personnes qui ont fait parti de ce parcours de près comme de loin. Une thèse c'est beaucoup d'investissements, donc beaucoup de soi. Mais aussi et surtout un peu de tous ceux qui nous ont entourés. Au final je ne peut m'empêcher de tous les remercier. Cette page s'adresse à vous, sachez que ces quelques lignes sont la plus sincère expression de mes sentiments.

En tout premier lieu, j'exprime ma reconnaissance à Monsieur Roy Aleksan et Monsieur Eric Kajfaz, successivement directeurs du CPPM (Centre de Physique des Particules de Marseille), pour m'avoir accueilli au sein du laboratoire.

Je suis très reconnaissant à Messieurs Campbell Michael et Krummenacher François d'avoir accepté d'examiner mon mémoire en tant que rapporteurs. Je remercie également Messieurs Delagnes Eric et Delpierre Pierre d'avoir accepté d'en être les examinateurs et Monsieur Kajfasz Eric pour avoir accepté d'être le président de ce jury.

Je tiens à remercier tout particulièrement Monsieur Christian Morel pour son encadrement ainsi que son soutien tout au long de ma thèse. Je te présente toute ma gratitude pour ton omniprésence lors la rédaction de ce mémoire, merci pour ces soirées et week-end passés aux multiples relectures. Je te suis aussi reconnaissant pour l'aide financière que tu as su m'apporter à la fin de ma rédaction.

Cette thèse n'aurait pas été possible sans le support de Monsieur Patrick Pangaud qui m'a proposé ce sujet et qui a encadré mon travail. Merci pour la confiance dont tu as fait preuve à mon égard. Tu as su jongler idéalement en m'offrant un équilibre parfait entre autonomie et encadrement. J'ai particulièrement apprécié ta disponibilité permanente et tes conseils avisés à chaque étape du projet. J'en profite aussi pour remercier Monsieur Jean-Claude Clémens pour sa générosité et sa disponibilité. Tu as su combler toute ma curiosité en partageant ton savoir. Désolé de ne pas tout avoir retenu.

J'aimerais exprimer ma gratitude à toute l'équipe microélectronique dans un premier temps pour leur aide précieuse, j'en serais pas là sans vous tous. Et plus généralement un grand merci toute la team imXgam, sachez que j'ai beaucoup apprécié les nombreuses discussions avec chacun de vous. Merci pour vos enseignements.

Je tiens à exprimer toute ma reconnaissance à nos partenaires de la ligne D2AM de l'ESRF (Jean-François Bérrar, Nathalie Boudet, Bernard Caillot) et du groupe instrumentation de SOLEIL (Stéphanie Hustache, Kadda Medjoubi) sans qui ce projet n'existerait pas. Vous m'avez offert votre savoir et votre aide sans retenue lorsque j'en avais besoin.

Ces remerciements ne seraient pas complet sans l'expression de toute ma sympathie à mes collègues de bureau ou de galère : Didier, Stan, Rana, Sonia et Charles. Merci d'avoir été là pour les pauses, discussions et pour avoir refait le monde plusieurs fois ensemble. Bon courage à Stan et à Charles pour la fin plus ou moins proche de votre thèse.

Enfin, je souhaite remercier ma famille qui m'a permis d'en arriver là et qui as toujours cru en moi. J'ai aussi une pensée particulière pour mon amie à qui j'ai répété : "plus qu'un point et une virgule et j'ai fini !" durant les 9 mois avant l'accouchement (clin d'oeil à Christian;-)) de ce mémoire. Merci pour ta patience et tes relectures.

Table des matières

Introduction	1
1 Du rayonnement X à l'imagerie biomédicale	5
1.1 Interaction du rayonnement X avec la matière	6
1.1.1 Effet photoélectrique	6
1.1.2 Effet Compton	9
1.1.3 Effet Rayleigh	10
1.1.4 Création de paires	10
1.1.5 Atténuation	11
1.2 État de l'art des imageurs à rayons X	11
1.2.1 Comptage de photons ou intégration de charges	11
1.2.2 Conversion directe ou indirecte	12
1.2.3 Type de détecteurs	15
1.3 Figures de mérite d'un imageur	20
1.3.1 Fonction de transfert de modulation	20
1.3.2 Spectre de puissance du bruit	22
1.3.3 Efficacité quantique de détection	23
1.4 Besoins de l'imagerie biomédicale	23
2 Les détecteurs en silicium	27
2.1 Physique du semiconducteur	28
2.1.1 Structure des solides	28
2.1.2 Structure de bande des solides cristallins	29
2.1.3 Transport des charges	33
2.2 Principe de détection	36
2.2.1 Diodes de jonction	36
2.2.2 Collection des charges	39
2.2.3 Formation du signal	43
2.3 Segmentation des détecteurs en deux dimensions	46
2.3.1 Segmentation des détecteurs	47

2.3.2	Détecteurs à pixels hybrides	47
2.4	Effet des radiations	50
2.4.1	Effets de substrat	50
2.4.2	Effets de surface	51
3	XPAD3-S et -C :	
	deux électroniques de lecture	53
3.1	Définition des besoins	54
3.2	Géométrie générale du circuit	57
3.3	Chaîne préamplificatrice analogique	58
3.3.1	Détermination des spécifications	59
3.3.2	Étude du préamplificateur	60
3.3.3	Étude du bruit	70
3.3.4	Étude de la cellule d'amplification et de conversion tension-courant	75
3.3.5	Étude du discriminateur	80
3.4	Gestion des seuils en énergie	85
3.4.1	Uniformisation des seuils	86
3.4.2	Définition des DAC de seuil et de compensation	86
3.5	Architecture du pixel numérique	88
3.5.1	Comptage	88
3.5.2	Configurations	90
3.5.3	Transfert des données	90
3.5.4	La gestion du dépassement des compteurs	91
3.6	Architecture globale du circuit	93
3.6.1	Les convoyeurs de lecture et écriture dans le circuit	94
3.6.2	Configurations générales	96
3.6.3	Gestion des modes et des actions	97
3.6.4	Polarisations	100
3.6.5	Injection interne de charge test dans le CSA	102
3.6.6	Capteur de température	103
3.7	Mesures mises en œuvre pour limiter la pollution numérique	104
3.7.1	Adressage par colonne	104
3.7.2	Propagation par vague des horloges	104
3.8	Topologie	107
3.8.1	Organisation générale	107
3.8.2	Isolation par le substrat : les anneaux de gardes	108
3.8.3	Routage et attribution des couches métalliques	109
4	Tests et validation des circuits XPAD3-S et -C	111
4.1	Système de test et de caractérisation	112
4.1.1	Définition des besoins	112
4.1.2	Choix de l'architecture	112

4.2	Caractérisation des pixels	114
4.2.1	Qualité de la réponse analogique	114
4.2.2	Setup expérimental pour la caractérisation avec un faisceau de lumière synchrotron	117
4.3	Calibration des seuils	119
4.3.1	Allure du taux de comptage	119
4.3.2	Méthode et algorithmes de calibration	120
4.4	Résolution en énergie	123
4.4.1	Équivalence en énergie des DAC	123
4.4.2	Mesure du bruit	125
4.4.3	Précision d'ajustement des seuils	125
4.4.4	Seuil minimum	125
4.5	Lecture <i>au vol</i>	127
4.6	Résolution spatiale	128
4.6.1	Détermination des figures de mérite	128
4.6.2	Linéarité du taux de comptage	131
4.6.3	Analyse du couplage inter-pixels	132
4.6.4	Partage de charges	134
4.7	Mesure du bruit spatial	138
4.8	Mesure de l'efficacité quantique de détection	138
4.9	Analyse des défauts	139
4.9.1	Effet de dérive latérale	140
4.9.2	Injecteur de calibration	146
5	Autocalibration des pixels	149
5.1	Introduction	150
5.2	Principe de la réduction de l'offset	150
5.3	Effets parasites des interrupteurs MOS	151
5.3.1	Injection de l'horloge à travers les capacités parasites	152
5.3.2	Injection de charge du canal	153
5.3.3	Partage de la charge du canal	153
5.3.4	Détermination de l'erreur minimale en fonction de la fréquence d'utilisation	155
5.4	Technique par stabilisation de chopper	156
5.5	Techniques d'autozéro	157
5.5.1	Autozéro avec une entrée auxiliaire d'annulation	158
5.5.2	Architecture analogique retenue	159
5.5.3	Architecture numérique retenue	164
5.6	Conclusions	169
6	Conclusions et perspectives	171

A	Éléments de calcul pour la détermination du bruit ENC	173
B	Calcul des deux principaux pôles de la réponse de l'amplificateur cascode replié	175

Table des figures

1	Reconstitution surfacique de l'ossature d'une souris à partir des données obtenues avec le détecteur XPAD2 monté dans le démonstrateur PIXSCAN.	2
1.1	Processus de désexcitation suite à l'expulsion d'un photoélectron du cortège électronique.	8
1.2	Section efficace de l'effet photoélectrique pour le tungstène.	8
1.3	Effet Compton.	9
1.4	Processus de création de paires électron-positon.	11
1.5	Efficacité de détection des trois semiconducteurs les plus utilisés en détection de particules (Si, CdTe, AsGa) pour un substrat de $500\text{ }\mu\text{m}$ d'épaisseur.	13
1.6	Prise de vue au microscope d'un scintillateur non structuré à base de Gadox ($\text{Gd}_2\text{O}_2\text{S:Tb}$).	14
1.7	Prise de vue au microscope d'un scintillateur CsI:Tl structuré.	14
1.8	Allure d'une courbe sensitométrique d'un film radiologique.	16
1.9	Amplificateur de brillance.	17
1.10	Coupe schématique d'une matrice TFT en conversion directe.	19
1.11	Exemple de réponse impulsionnelle gaussienne d'un système d'imagerie. . .	21
1.12	MTF d'une réponse impulsionnelle gaussienne.	21
1.13	Positionnement du bord de l'objet pour le calcul de la LSF.	21
1.14	Triangle de qualité d'une image : relation entre les paramètres de qualité d'une image et les mesures faites sur l'image.	24
2.1	Simplification de la représentation de la structure de bande d'un semiconducteur intrinsèque à l'équilibre	30
2.2	Représentation schématique de la structure de bandes d'un isolant, d'un semiconducteur et d'un métal.	30
2.3	Schéma de la structure de bandes simplifiée d'un semiconducteur (a) intrinsèque, (b) de type N et (c) de type P.	32
2.4	Schéma de principe des processus de génération et de recombinaison avec un niveau intermédiaire apporté par un piège pour un électron (1) ou un trou (2). Les taux de transitions sont repérés entre les niveaux du piège t , et les bandes de conduction c et de valence v	35

2.5	Représentation schématique d'une jonction PN abrupte avec ses caractéristiques électriques.	38
2.6	Évolution de la largeur de la zone de déplétion en fonction de la tension de polarisation.	39
2.7	Collection des porteurs de charge dans une diode PN en régime de sous-déplétion et de sur-déplétion.	41
2.8	Évolution du temps de collection des charges dans un substrat en silicium de résistivité 10 k Ω .cm en fonction de la tension de polarisation.	43
2.9	Principe de formation d'un signal dans une capacité. (a) Modélisation simplifiée d'un détecteur infini. (b) Profil du courant et de la charge induit sur l'électrode de collection.	44
2.10	Superposition d'un champ électrique virtuel et pondéré sur le mouvement de charges libres dans un substrat déplété.	45
2.11	Profil des courants induits dans l'électrode P_2 en fonction de l'électrode de collection des porteurs de charge. Collection des charges par (a) l'électrode P_2 , (b) l'électrode P_3	46
2.12	Schéma d'un détecteur à micro-pistes double faces	48
2.13	Représentation de l'apparition d'une ambiguïté dans la détection de particules avec un détecteur à micro-pistes double faces	48
2.14	Vue schématique d'un détecteur à pixels hybrides	49
2.15	Représentation schématique des effets de surface dans un dioxyde de silicium subissant une interaction ionisante.	52
3.1	Vue schématique du réseau.	57
3.2	Architecture du pixel analogique, la partie en rouge concerne uniquement le circuit XPAD3-C.	58
3.3	Schéma électrique du préamplificateur cascode replié.	61
3.4	Modèle de l'amplificateur cascode replié.	64
3.5	Modèle du capteur.	65
3.6	Modèle du préamplificateur de charge.	67
3.7	Schéma électrique de la contre-réaction de l'amplificateur de charge XPAD3-S.	69
3.8	Modèle du préamplificateur de charge et du capteur avec leurs sources de bruit respectives.	71
3.9	Modèle petits signaux pour l'étude du bruit du transistor cascode.	73
3.10	Schéma simplifié d'une paire différentielle.	75
3.11	Tracée du courant de sortie de l'OTA en fonction de la tension d'entrée.	78
3.12	Tracée de la transconductance en de l'OTA en fonction de la tension d'entrée.	78
3.13	Architecture de l'OTA basée sur la cellule de Gilbert.	79
3.14	Etude de la linéarité du filtre, réponse DC de l'OTA.	79
3.15	Évolution du paramètre $\sigma(\Delta V_g)$ d'un transistor en fonction du coefficient d'inversion I_c	81

3.16	Architecture de la cellule de Träff.	81
3.17	Deux modélisations de la cellule de Träff.	82
3.18	Évolution de la tension d'entrée V_{in} en fonction du courant d'entrée I_{in} pour des signaux de différentes fréquences avec un seuil à $2\mu A$ et $1\mu A$. . .	85
3.19	Retard de la tension d'entrée en fonction de la fréquence du signal par rapport au niveau DC pour un courant d'entrée I_{in} tendant à s'annuler. . .	85
3.20	Principe du seuillage : composition des courants dans l'étage de décision du pixel analogique pour les circuits XPAD3-S et -C en l'absence de com- pensation et de dispersion sur le(s) seuil(s).	87
3.21	Architecture du pixel numérique.	89
3.22	Architecture de la sélection numérique de comptage.	89
3.23	Synoptique d'un étage du registre à décalage LiftPixel	91
3.24	Synoptique d'un étage du LiftOVF/Hit	92
3.25	Synoptique de l'architecture globale du circuit.	93
3.26	Architecture d'un bloc élémentaire du convoyeur SR1	94
3.27	Architecture du registre 4 bits à décalage de lecture SR4	95
3.28	Synoptique des configurations générales.	97
3.29	Synoptique de la gestion des modes et des actions.	100
3.30	Extrait de l'architecture du décodeur.	100
3.31	Schéma de distribution des polarisations vers les pixels.	101
3.32	Schéma électrique du capteur de température.	103
3.33	Architecture de la cellule de validation des signaux numériques destinés aux pixels et aux configurations générales.	105
3.34	Distribution retardée de l'horloge.	106
3.35	Sélection du délai de l'horloge principale.	107
3.36	Vue CAO de l'imageur complet composé des 8 barettes de 7 détecteurs tuilées.	107
3.37	Disposition des pixels dans le layout de la matrice.	108
3.38	Disposition des anneaux de garde.	109
3.39	Répartition des deux niveaux supérieurs de métal. AM à gauche en rouge et MT à droite en vert.	110
4.1	Architecture de la plateforme de développement DE2.	113
4.2	Carte support pour le test et la caractérisation des circuits XPAD3-S et -C.	114
4.3	Formes des signaux analogiques en sortie du CSA et de l'OTA du circuit XPAD3-S.	115
4.4	Linéarité du gain de la chaîne convertisseur charge-courant du circuit XPAD3- S.	115
4.5	Courbe de réponse pour la mesure du bruit de la chaîne d'amplification analogique du circuit XPAD3-S.	116

4.6	Vue du setup expérimental sur faisceau de lumière synchrotron. Le circuit hybridé sur sa plaquette de caractérisation est monté sur le goniomètre avec son système d'acquisition de données DE2.	118
4.7	Profil de diffusion de rayons X à 17 keV dans l'eau en fonction de l'angle 2Θ mesuré par une chaîne spectrométrique à PMT.	118
4.8	Allure de la réponse en comptage d'un pixel pour un balayage du DAC de compensation.	119
4.9	Principe de la calibration par groupes de 9 pixels.	121
4.10	Histogramme de la répartition des valeurs des DAC de compensation et moyenne par colonne.	123
4.11	Matrice de répartition des valeurs des DAC de compensation pour une calibration à 17 keV.	123
4.12	Histogrammes pour la détermination du pas des DAC de compensation entre 15 keV et 17 keV sur les circuit XPAD3-S.	124
4.13	Distribution des seuils en énergie d'une matrice de pixels après calibration à 17 keV.	126
4.14	Évolution du réglage du seuil I_{th} en fonction de l'énergie du faisceau.	127
4.15	Lectures sans arrêt de l'acquisition à gauche pour $V_{DDD} = 2\text{ V}$ et à droite pour $V_{DDD} = 1,6\text{ V}$ sur un circuit XPAD3-S.	128
4.16	Détermination de la résolution spatiale des détecteurs XPAD3 par l'utilisation d'une mire.	129
4.17	Image d'une fente en oblique pour déterminer les LSF et MTF.	130
4.18	Mesure du profil de réponse de XPAD3 à une fente.	130
4.19	Détermination de la MTF de XPAD3.	130
4.20	Linéarité du taux de comptage du détecteur XPAD3-S.	132
4.21	Évolution de la capacité inter-pixel en fonction de la distance inter-pixel pour des pixels carrés de $100\text{ }\mu\text{m}$ de côté.	133
4.22	Profil du faisceau normalisé pour différents taux de comptage avec le détecteur XPAD3-S.	134
4.23	Observation de l'influence du partage de charge par le déplacement d'un faisceau fin monochromatique.	135
4.24	Écart type du profil de diffusion d'un porteur de charge lors de sa collection en fonction de la distance parcourue.	137
4.25	Mesure du NPS vertical de XPAD3 et comparaison avec la variance relative du flux incident.	139
4.26	Mesure de la DQE d'un détecteur XPAD3-S sous faisceau de lumière synchrotron d'énergie égale à 20 keV.	139
4.27	Effet de la consommation en courant sur la dérive latérale de la masse pour les circuits XPAD3-C. A gauche : simulation avec les modèles initiaux du kit. A droite : simulation avec les modèles extraits de notre run.	141
4.28	Génération des courants de polarisation de la contre réaction des CSA en fonction de la localisation en bas de colonne pour XPAD3-C.	142

4.29	Conséquence de la dérive latérale sur les courants de polarisations dans les pixels du circuit XPAD3-C.	143
4.30	Opérations de modification par FIB pour connecter un plot numérique sur une alimentation analogique post-fabrication pour la version XPAD3-C. . .	144
4.31	Simulation des différentes configurations de modification par FIB de la répartition des plots d'alimentation GND.	145
4.32	Comparaison de la calibration d'un même circuit avant et après modification des alimentations par FIB.	146
4.33	Comparaison des réponses analogiques du pixel espion au générateur interne et externe, pour un temps de mise en forme du CSA long.	147
4.34	Comparaison des réponses analogiques du pixel espion pour des mises en formes rapides et lentes.	148
5.1	Vue schématique de la chaîne analogique de traitement de signal d'un pixel. Les contributions aux perturbations basses fréquences y sont reportées. . .	151
5.2	Architecture basique d'un circuit S/H.	152
5.3	Architecture de réduction de l'offset dû à l'injection de charge du canal dans la capacité de mémorisation de la tension de correction.	154
5.4	Schéma illustrant le principe de fonctionnement d'un amplificateur chopper. . .	156
5.5	Exemple d'une architecture d'autozéro autour d'une cellule d'amplification en tension.	157
5.6	Principe de l'autozéro (a) analogique et (b) numérique	158
5.7	Réalisation d'un OTA avec une entrée auxiliaire d'annulation.	160
5.8	Exemple de cellules à mémoire de courant.	161
5.9	Architecture de compensation avec un point mémoire en courant réalisé par un OTA.	162
5.10	Algorithme de mise en œuvre des approximations successives.	165
5.11	Exemple de chronogramme d'un registre à approximations successives. . . .	166
5.12	Architecture du registre d'approximation successives (SAR).	167
5.13	Chronogramme de synchronisation de l'injection test sur le SAR.	169

Liste des tableaux

1.1	Caractéristiques des principales interactions des photons avec la matière. . .	7
2.1	Recensement des principales caractéristiques des matériaux utilisés pour la détection de particules	40
2.2	Énergie de radiation minimale pour la création d'un défaut ponctuel et d'un cluster de défauts dans un volume de silicium en fonction du type de particule.	51
3.1	Principales spécifications du préamplificateur.	60
3.2	Attribution et rôle des configurations locales.	90
3.3	Régions du circuit accessibles en écriture.	94
3.4	Organisation générale des configurations générales.	96
3.5	Gestion des modes.	98
3.6	Gestion des actions.	99
3.7	Pleine échelle et résolution des DAC généraux aux différents niveaux de la distribution des polarisations.	102
4.1	Performances spécifiées et mesurées des circuits XPAD3-S et -C.	116
4.2	Relevé de la linéarité du taux de comptage. Différence entre flux incident et comptage effectif.	131
4.3	Récapitulatif et comparaisons des principales données relatives à la quan- tification de l'effet de dérive latérale dans les circuit XPAD3-S et XPAD3-C.	144
4.4	Comparaison des ajustements avec un faisceau de lumière synchrotron et l'injecteur interne.	148
5.1	Table de comparaison générale des performances des systèmes d'autozéro analogique et numériques	169

Introduction

Les systèmes d'imagerie médicale dédiés au petit animal sont reconnus comme étant des outils importants pour l'étude non destructrice du vivant. Ce point constitue l'enjeu de l'imagerie moléculaire. Ils permettent la visualisation *in vivo* des tissus de l'animal et trouvent un intérêt tout particulier dans le suivi de l'évolution de tumeurs et des actions thérapeutiques mises en place. L'imagerie biomédicale regroupe un ensemble de méthodes d'investigation permettant l'obtention d'informations *in vivo* sur l'anatomie et la physiologie, durant le fonctionnement normal ou pathologique, des organes de l'animal. Ces différentes techniques sont classées en deux catégories, en fonction de l'information recherchée : l'imagerie structurelle (dimension, localisation, forme, ...) et l'imagerie fonctionnelle (physiologie, métabolisme, ...). L'une comme l'autre, elles exploitent le plus souvent une portion du spectre électromagnétique pour "éclairer" les tissus vivants avec une relative transparence : les ondes radio ou les rayons X pour la première (imagerie par résonance magnétique et tomодensitométrie à rayons X) et les rayons gamma pour la seconde (tomographie d'émission mono photonique et tomographie par émission de positons).

Peu de temps après la découverte des rayons X en 1895 par W.C. Roentgen, leur application diagnostique ne s'est pas faite attendre. L'intérêt de ces rayons inconnus (X) résidait dans leur facilité à pénétrer les tissus. Il était ainsi facile d'obtenir des informations sur les tissus enfouis au cœur d'un être vivant. La première application des rayons X en imagerie radiologique fut la radiographie des tissus impressionnés sur une plaque argentique. Elle fut rapidement suivie par la radioscopie sur écran fluorescent, procédé qui coûta la vie à de nombreux radiologues irradiés par leur pratique diagnostique.

La numérisation de la détection des rayons X, et l'apparition de l'informatique, ont permis le développement de la tomодensitométrie (TDM) ou CT (*Computed Tomography*) dans les années 1960 par Hounsfield et Cormack, qui reçurent le Prix Nobel de médecine en 1979 pour leurs travaux. La TDM est obtenue à partir de multiples projections radiographiques déterminées suivant des incidences régulièrement réparties autour du sujet. Un algorithme de reconstruction permet de recréer une cartographie en trois dimensions (3D) de la zone étudiée. La segmentation par seuillage de l'intensité des coupes reconstruites offre la possibilité de séparer des tissus (os, air, muscles, ...) et de reconstituer en 3D des surfaces semi transparentes représentant les différents tissus segmentés (voir figure 1).

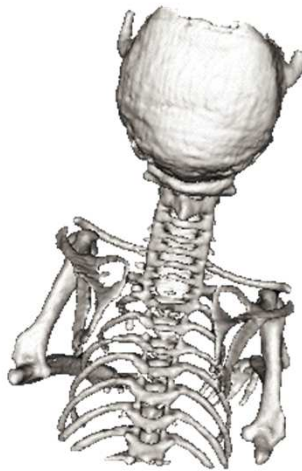


FIGURE 1 – Reconstitution surfacique (*surface rendering*) de l'ossature d'une souris à partir des données obtenues avec le détecteur XPAD2 monté dans le démonstrateur PIXS-CAN. Les données sont reconstruites par l'algorithme FDK implémenté par Créatis dans le programme RecFDK, et la reconstitution surfacique avec le programme de visualisation d'images médicales Amide développé à UCLA.

La détection de particules a réellement commencé au début du siècle dernier avec l'utilisation d'émulsions employées pour observer des traces laissées par le passage de rayons cosmiques. Les premiers grands détecteurs étaient des chambres à bulles dans lesquelles les particules laissent des traces matérialisées par de petites bulles le long de leur trajectoire. Dès la fin des années soixante, le développement des chambres à fils remplies de gaz (développement qui a valu le prix Nobel de physique à George Charpak en 1992) a ouvert la voie au traitement tout électronique des données. Dans les années 1950, la maîtrise des procédés de fabrication du silicium mono-cristallin a rendu possible le développement de détecteurs de particules à base de semiconducteur. Au fil des évolutions technologiques, des systèmes d'imagerie à une, puis à deux dimensions, ont été conçus. Cette technologie est devenue vraiment mature dans les années 1980 avec le développement de détecteurs de vertex à semiconducteur. Par ailleurs, l'essor de l'industrie microélectronique a permis une intégration sans comparaison avec les possibilités offertes par l'électronique discrète. Des détecteurs à intégration de charges sont développés pour des applications grand public (caméra et appareil photo numérique), des applications (bio)médicales (radiographie, CT, mammographie, . . .), ainsi que des applications scientifiques (observation de l'espace, de la terre, des matériaux, . . .).

A la fin des années 1980, la collaboration RD19 du CERN fut en charge d'examiner la faisabilité d'un détecteur segmenté en deux dimensions avec une forte granularité et offrant une grande résistance aux radiations. Initialement axés sur l'utilisation de détecteurs à

micro-pistes, les travaux se sont orientés vers la mise au point d'une toute nouvelle technologie : le détecteur à pixels hybrides constitué d'un circuit intégré (pour l'acquisition de données) connecté (hybridé) par des micro-billes à capteur en semiconducteur (silicium ou tellure de cadmium par exemple) segmenté en pixels de quelques dizaines à quelques centaines de microns. Plus récemment, avec l'augmentation de l'intégration des composants microélectroniques, la diminution de la taille des pixels a offert à ces détecteurs un nouveau spectre d'applications. Un groupe de recherche du CPPM mené par Pierre Delpierre, qui participait aux travaux de la collaboration RD19, s'est lancé dans le projet d'adapter cette technologie à l'imagerie biomédicale. Un premier prototype, le détecteur XPAD1, a été réalisé en 1998 pour étudier la faisabilité d'un tel projet [Del00] [Bla00]. Il fut rapidement suivi d'une seconde version : le détecteur XPAD2 [Del02], qui est encore en exploitation aujourd'hui dans le démonstrateur de microtomodensitométrie (TDM) PIXSCAN [Del07].

L'intérêt de ces détecteurs est leur fonctionnement en mode comptage de photons ainsi que leur capacité à évaluer l'énergie de chaque photon. Actuellement, plusieurs groupes de recherche tentent de prouver l'amélioration que pourraient apporter ces détecteurs aux applications en imagerie biomédicale. On peut citer par exemple les projets MEDIPIX [Mik03], PILATUS [Bec08] et XPAD.

Dans la continuité de ce projet, et afin d'accroître les performances des imageurs XPAD, nous avons développé une nouvelle génération de pixels hybrides : le détecteur XPAD3. Ce travail de thèse a porté sur :

- une participation au design des circuits XPAD3 développés conjointement par le CPPM, l'institut NÉEL et SOLEIL (collaboration XPIX) ;
- la caractérisation du fonctionnement de ces circuits et des détecteurs à pixels hybrides ;
- l'étude de design d'une méthode d'auto-calibration des pixels.

La première partie présente d'une manière générale l'imagerie médicale, en détaillant différentes modalités d'imagerie, avant de se concentrer sur l'imagerie à rayons X. Pour cela, la production et l'interaction des rayons X dans la matière sont abordées. Ensuite, les principales figures de mérite d'un imageur sont présentées, suivi d'une description des techniques les plus utilisées pour la détection de rayons X en imagerie médicale.

La seconde partie est destinée à poser les bases nécessaires à la bonne compréhension des phénomènes physiques qui interviennent dans la détection de particules avec un détecteur à semiconducteur. La modélisation du détecteur est abordée afin de bien comprendre la physique inhérente à la création des signaux électriques. Un aperçu des dommages causés par l'irradiation dans les détecteurs et l'électronique clôt ce chapitre.

La troisième partie est orientée vers la conception de l'électronique. La spécification des besoins est définie pour les applications d'imagerie non seulement dans le domaine biomédical, mais aussi dans celui des sciences des matériaux, puis l'architecture choisie est décrite. Ce chapitre traite dans un premier temps de l'électronique des pixels analogiques

et numériques, puis de l'architecture globale du circuit intégré.

La quatrième partie présente l'ensemble des tests et des caractérisations effectués pour valider le bon fonctionnement du détecteur et qualifier ses performances. Les défauts sont détaillés et des propositions de correction pour y remédier sont apportées.

Finalement, la cinquième partie termine cette thèse en décrivant une évolution de l'électronique des pixels. Il s'agit d'une architecture permettant la calibration de la matrice d'une manière autonome et transparente pour l'utilisateur. Après un bref état de l'art des techniques de calibration des chaînes électroniques, deux solutions sont proposées et comparées.

Du rayonnement X à l'imagerie biomédicale

Sommaire

1.1	Interaction du rayonnement X avec la matière	6
1.2	État de l'art des imageurs à rayons X	11
1.3	Figures de mérite d'un imageur	20
1.4	Besoins de l'imagerie biomédicale	23

La technologie des détecteurs dont cette thèse fait l'objet est issue de la physique des hautes énergies. Son application à l'imagerie biomédicale nécessite la compréhension de besoins spécifiques. Après avoir exposé quelques-unes des principales interactions du rayonnement X avec la matière, un état de l'art des différentes technologies d'imageurs à rayons X est présenté. Ce chapitre propose ensuite un bilan des figures de mérites utilisées pour qualifier un imageur. Finalement, une réflexion sur les besoins de l'imagerie biomédicale est dressée afin de situer le cadre des développements faits durant cette thèse.

1.1 Interaction du rayonnement X avec la matière

La diffusion, l'absorption ou la transmission des photons composant le rayonnement X dépendent du tissu traversé. L'imagerie par rayons X est une modalité d'absorption, c'est-à-dire que le contraste de l'image résulte des différences d'absorption entre les tissus. Chaque tissu est caractérisé par un coefficient d'atténuation μ , de sorte que, pour un faisceau monochromatique constitué de N_0 photons sur une durée définie, le nombre de photons $N(x)$ traversant une épaisseur x sera donné par la relation :

$$N(x) = N_0 e^{-\mu x} \quad (1.1)$$

En réalité, la morphologie des tissus dans un organisme est inhomogène et il faut évaluer le coefficient d'absorption à travers toute l'épaisseur traversée par les photons. La relation précédente devient :

$$N(x) = N_0 e^{-\int_0^x \mu(x') dx'} \quad (1.2)$$

Par ailleurs, le coefficient d'atténuation dépend fortement de l'énergie du rayonnement.

L'interaction des photons avec la matière produit divers phénomènes dont les principaux sont recensés dans la table 1.1. Quelques caractéristiques y sont données. Cette partie se limitera à la description de quatre de ces phénomènes : l'effet photoélectrique, l'effet Compton, l'effet Rayleigh, et la création de paires.

1.1.1 Effet photoélectrique

L'effet photoélectrique résulte de l'interaction d'un photon avec le cortège électronique d'un atome de la cible. C'est le mode prédominant d'interaction pour un photon de faible énergie. La totalité de l'énergie E_i du photon incident est transférée à l'électron de la couche atomique, une partie de cette énergie est utilisée pour extraire l'électron de son orbite (E_l est l'énergie de liaison de l'électron), et le reste devient l'énergie cinétique T du photoélectron ainsi éjecté.

$$T = E_i - E_l \quad (1.3)$$

Le cortège électronique est alors énergétiquement instable et une réorganisation en cascade des couches électroniques intervient (figure 1.1). La place vacante laissée par l'électron éjecté est alors comblée par un électron d'une couche plus éloignée (adjacente ou non). La différence d'énergie entre les couches atomiques donne lieu soit à l'émission d'un photon de fluorescence, soit à l'émission d'électrons d'Auger. Ces deux phénomènes sont en compétition. La probabilité d'apparition de chacune des ces émissions dépend du numéro atomique de l'atome et des couches atomiques en jeu dans le processus de désexcitation.

Processus	Type d'interaction	Autre dénomination	Gamme d'énergie	Dépendance en Z
Effet Photoélectrique	Avec les électrons du cortège électronique		Faible E (1 à 500 keV) Décroît avec E ↗↗	Z^5
Diffusion avec électrons	Cohérente	Avec les électrons du cortège électronique	Diffusion Rayleigh	< 1 MeV et plus importante aux petits angles Z^2 à faibles angles Z^3 à grands angles
		Avec les électrons libres	Diffusion Thomson	Indépendant de l'énergie Z
	Incohérente	Avec les électrons du cortège électronique		< 1 MeV et plus faible aux petits angles Z
		Avec les électrons libres	Effet Compton	Effet dominant autour de 1 MeV Décroît avec E ↗↗ Z
Interaction avec un champ Coulombien	Champ Coulombien d'un noyau	Production de paire élastique	> 1 MeV Croît avec E ↗↗	Z^2
	Champ Coulombien d'un électron	Production inélastique de triplet ou de paire	> 2 MeV Croît avec E ↗↗	Z

TABLE 1.1 – Caractéristiques des principales interactions des photons avec la matière.

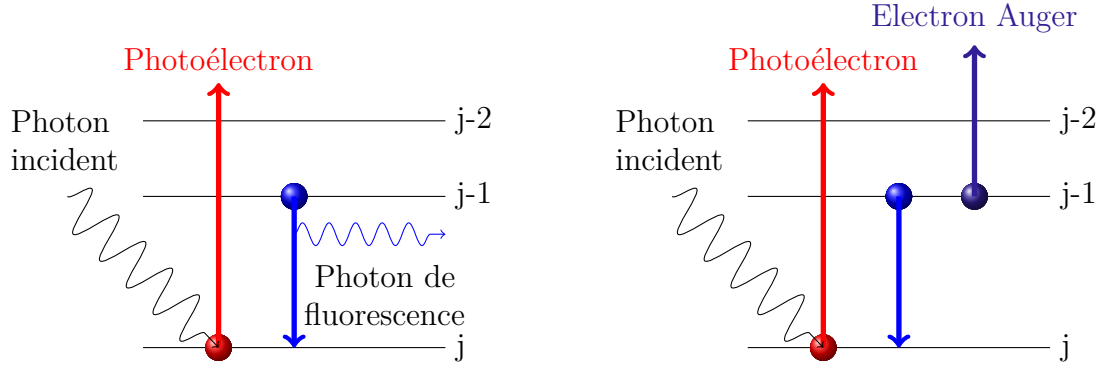


FIGURE 1.1 – Processus de désexcitation suite à l'expulsion d'un photoélectron du cortège électronique.

En physique nucléaire, la probabilité d'interaction d'une particule est donnée par une section efficace notée σ . C'est une grandeur exprimée en *barns* (10^{-24} cm^2). Elle représente la surface fictive que devrait avoir une particule cible pour reproduire la probabilité de collision observée avec une particule incidente en considérant que l'interaction n'est qu'une simple collision. Il n'existe pas d'expression analytique qui décrit la section efficace de l'effet photoélectrique sur l'ensemble de la gamme d'énergie et des numéros atomiques. Toutefois, une bonne approximation est donnée par :

$$\sigma_{photo} \simeq Cste \times \frac{Z^5}{E_i^n} \quad (1.4)$$

avec $n \sim 3$. Cette expression nous indique que la probabilité d'obtenir un effet photoélectrique dépend très fortement de la nature du matériau (numéro atomique Z). On peut

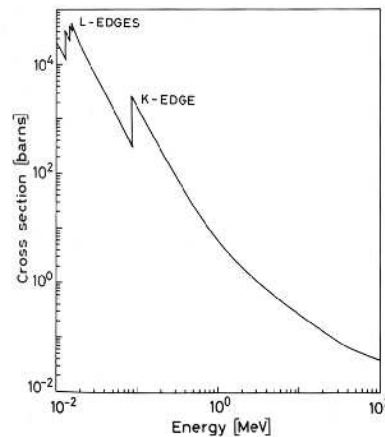


FIGURE 1.2 – Section efficace de l'effet photoélectrique pour le tungstène.

observer très nettement des discontinuités dans le graphe de la section efficace de l'effet photoélectrique dans un matériau, comme par exemple le tungstène (voir figure 1.2). Celles-ci interviennent aux énergies correspondant aux énergies de liaison des différentes couches atomiques. En effet, à chaque franchissement d'un nouveau seuil d'énergie, la probabilité d'éjecter des électrons s'accroît brutalement du fait de l'augmentation de la densité électronique de la couche inférieure par rapport à celle des couches qui la précèdent.

1.1.2 Effet Compton

L'effet Compton provient d'une diffusion inélastique entre le photon incident et un électron d'une couche extérieure du cortège électronique. Dans ce cas, l'électron est pratiquement libre ou très peu lié (quelques eV). Il se comporte comme s'il était libre lorsque l'énergie du

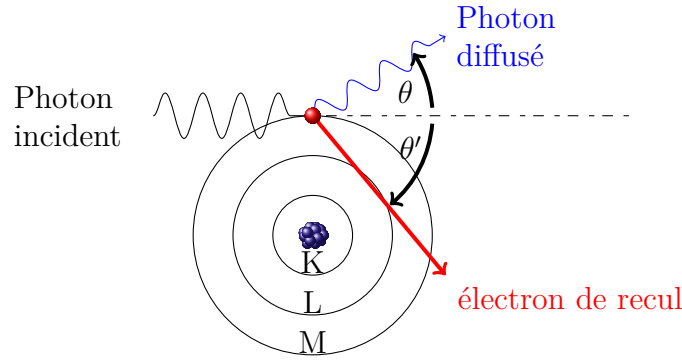


FIGURE 1.3 – Effet Compton.

photon incident est grande devant son énergie de liaison. L'angle de diffusion du photon diffusé est lié au changement d'énergie du photon diffusé par la relation :

$$\frac{E_d}{E_i} = \frac{1}{1 + \alpha(1 - \cos(\theta))} \quad \text{avec} \quad \alpha = \frac{E_i}{m_e c^2} \quad (1.5)$$

E_i est l'énergie du photon incident et E_d celle du photon diffusé, m_e la masse au repos d'un électron et c la vitesse de la lumière dans le vide. On remarque que l'énergie transmise à l'électron est maximale lorsque l'angle de diffusion θ est de 180° . Cette énergie vaut :

$$T_{max} = E_i \frac{2\alpha}{1 + 2\alpha} \quad (1.6)$$

La probabilité d'apparition de l'effet Compton est donnée par la section efficace σ_c calculée en intégrant l'équation de Klein-Nishina [Kle29], qui décrit la section efficace différentielle de diffusion Compton :

$$\sigma_c = 2\pi r_e^2 \left\{ \frac{1 + \gamma}{\gamma^2} \left[\frac{2(1 + \gamma)}{1 + 2\gamma} - \frac{1}{\gamma} \ln(1 + 2\gamma) \right] + \frac{1}{2\gamma} \ln(1 + 2\gamma) - \frac{1 + 3\gamma}{(1 + 2\gamma)^2} \right\} \quad (1.7)$$

avec

$$\gamma = \frac{h\nu}{m_e c^2}$$

et r_e le rayon classique d'un électron. La probabilité d'interaction Compton varie approximativement comme le numéro atomique Z du matériau considéré.

1.1.3 Effet Rayleigh

L'effet Rayleigh est une diffusion élastique, car le photon incident n'excite pas et n'ionise pas l'atome. Le photon diffusé conserve son énergie initiale, mais change de direction. La déviation angulaire diminue avec l'énergie du photon. Cet effet est particulièrement intéressant pour les énergies relativement faibles (inférieures à quelques centaines de keV). La répartition angulaire de cette diffusion est régie par la section efficace :

$$\frac{d\sigma}{d\theta} = \frac{r_e^2}{2} (1 + \cos^2(\theta)) [G(x, Z)]^2 \times 2\pi \sin(\theta) \quad (1.8)$$

Avec, $G(x, Z)$ le facteur de forme atomique, fonction de Z le numéro atomique et $x = \sin(\frac{\theta}{2}) \frac{E_\gamma}{hc}$. Pour des valeurs de θ faibles, le facteur de forme s'identifie au numéro atomique Z , tandis que pour les plus grandes valeurs, il s'approche de zéro.

1.1.4 Création de paires

Ce processus consiste en la création d'une paire électron-positon par la collision d'un photon incident au voisinage d'un noyau, ou plus rarement au voisinage d'un électron du cortège électronique. Cette création de paire est élastique lorsqu'elle intervient au voisinage d'un noyau et inélastique lorsqu'elle a lieu avec un électron du cortège électronique, car une partie de l'énergie est transférée pour ioniser l'atome. Conformément à la relation masse-énergie d'Einstein $E = mc^2$, il faut que l'énergie du photon incident corresponde au moins aux masses des particules libérées. On notera $E_{\gamma, \text{thresh}}$ l'énergie minimale nécessaire pour qu'un photon crée une paire électron-positon, qui est définie telle que :

$$E_{\gamma, \text{thresh}} = 2m_e c^2 \left[1 + \frac{m_e}{m_{\text{noyau}}} \right] \quad (1.9)$$

avec m_e et m_{noyau} , les masses d'un électron et d'un noyau. Considérant que la masse de l'électron est négligeable devant celle du noyau ($m_{\text{noyau}} \gg m_e$), l'énergie de seuil nécessaire à la création d'une paire élastique est de 1,02 MeV. Le positon émis s'annihile très rapidement avec un électron du voisinage après avoir perdu son énergie cinétique. Cette annihilation libère une énergie de 1,02 MeV répartie le plus souvent entre deux photons de 511 keV de directions opposées. La section efficace de ce phénomène augmente avec l'énergie, à tel point que, pour une énergie d'une dizaine de MeV, c'est le mécanisme d'interaction prépondérant. Il est inexistant pour des rayons X.

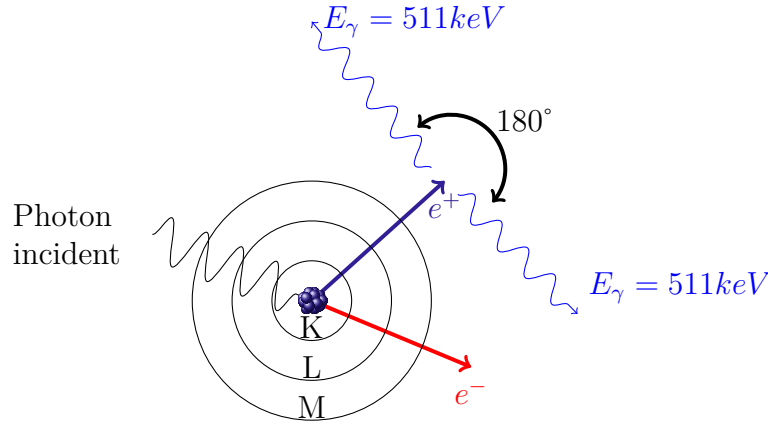


FIGURE 1.4 – Processus de création de paires électron-positon.

1.1.5 Atténuation

L'atténuation d'un flux de photons X dans la matière résulte de l'ensemble de ces phénomènes d'interaction. L'atténuation est caractérisée par le coefficient d'atténuation linéique μ lié aux différentes sections efficaces et à la densité ρ du matériau. Ces paramètres dépendent de la densité du matériau traversé et de l'énergie du photon incident.

$$\mu = N\sigma \quad \text{et} \quad N = \rho \frac{N_A}{A} \quad (1.10)$$

avec N_A , la constante d'Avogadro, et A , la masse molaire du matériau. Le coefficient d'atténuation linéique μ est la somme des coefficients d'atténuation correspondants aux interactions décrites précédemment,

$$\mu = \mu_{photo\acute{e}lectrique} + \mu_{Compton} + \mu_{Rayleigh} \quad (1.11)$$

Il est important de noter qu'un rayon X a une probabilité non nulle de traverser la matière sans interagir.

1.2 État de l'art des imageurs à rayons X

1.2.1 Comptage de photons ou intégration de charges

Une des classifications possibles de l'ensemble des imageurs à rayons X distingue les imageurs à intégration de charges des imageurs à comptages de photons. On peut cependant relever une exception pour l'imageur CIX (*Counting and Integrating Pixel*) [Kra07], qui permet d'utiliser l'une ou l'autre des deux méthodes.

Les imageurs à intégration de charges accumulent toute l'énergie déposée par le flux de photons interagissant dans le détecteur. Cette énergie, convertie en charge électrique par la création de porteurs dans le détecteur, est stockée dans chaque pixel (dans une capacité, ou un puits de potentiel dans le substrat). Le détecteur est lu à la fin de la durée d'intégration. Un des principaux inconvénients de ce principe est la dynamique admissible du nombre de photons. En effet, la quantité de charges électriques stockées dans chaque pixel est limitée. De plus, le courant d'obscurité est intégré et se mélange avec le signal utile dans la zone de stockage. Tout d'abord, le rapport signal sur bruit ou SNR (*Signal to Noise Ratio*) est dégradé par le courant d'obscurité qui impose de ce fait un flux minimum de photons en entrée. Ensuite, la capacité de stockage du signal disponible par pixel pour le signal est diminuée par ce courant qui s'intègre même en l'absence de photon. Le temps d'exposition est donc limité. Par ailleurs, l'information laissée par chaque photon est pondérée par son énergie, les photons de faible énergie contribuent moins et le bruit poissonnien des photons de haute énergie est dominant. Le SNR de l'image en est dégradé.

Les détecteurs à comptage de photons traitent séparément chaque interaction avec le détecteur. La charge déposée par un photon, fonction de son énergie, est collectée et comparée avec un seuil (ou plusieurs). Seules les interactions déposant une charge supérieure au seuil sont prises en compte. L'information est décorrélée de l'énergie du photon. Elle est alors proportionnelle au nombre de photons détectés et non plus à l'énergie totale déposée. Dans le cas de l'utilisation d'une source polychromatique, la dynamique de comptage n'est alors limitée que par la profondeur du compteur. De plus, l'utilisation d'un seuil permet de s'affranchir totalement du courant de fuite du détecteur. La notion de limite basse du taux de comptage n'existe pas.

Globalement, plus l'énergie d'un photon est élevée, plus son atténuation dans la matière diminue. Ce sont donc les photons de faibles énergies qui apportent le plus d'informations à l'image. En mode intégration de charges, la contribution d'un photon au signal est pondérée par son énergie, la contribution des photons de faibles énergies au contraste d'une image est alors plus faible que celle des photons de hautes énergies. De même, c'est la contribution au bruit de Poisson des photons de hautes énergies qui est supérieure. Au contraire, en mode comptage, le bruit poissonnien de tous les photons contribue identiquement au bruit total améliorant ainsi le SNR. De plus, l'utilisation de plusieurs seuils en énergie ouvre le champ vers l'imagerie X spectrale (couleur) qui a des applications dans l'imagerie d'agents de contraste comme par exemple l'iode ou le gadolinium utilisés dans les techniques d'angiographies.

1.2.2 Conversion directe ou indirecte

La détection des rayonnements X peut se faire par conversion directe ou indirecte. Dans le cas d'une conversion directe, l'énergie déposée par les particules dans un semiconducteur est transformée directement en charges électriques (paires électron-trou). En détection

indirecte, les photons X sont d'abord convertis en photons de lumière visible qui vont ensuite créer des charges dans le semiconducteur. Ceci présente l'inconvénient d'ajouter une transformation intermédiaire (avec ses sources de bruit), mais permet, grâce à l'utilisation de guides de lumière, de modifier (d'agrandir) la surface du convertisseur par rapport à celle du photodétecteur.

1.2.2.1 Conversion directe

Dans ce mode de conversion, les photons incidents créent des paires électron-trou directement dans le substrat du semiconducteur. L'énergie nécessaire pour créer une paire dans un semiconducteur en silicium est faible (3,62 eV). Cette faible énergie de création de paire assure l'obtention d'un signal électrique conséquent, même pour des photons d'énergie modeste (< 20 keV). Par ailleurs, l'efficacité de détection varie fortement avec l'énergie (voir figure 1.5). Pour des photons d'énergie supérieure à 20 keV, l'utilisation du silicium est limitée par son efficacité de détection. D'autres semiconducteurs beaucoup plus denses et de numéro atomique effectif plus élevé, comme l'AsGa ou le Cd(Zn)Te, offrent une efficacité de détection correcte jusqu'à 80 keV. Toutefois, il est difficile de produire de grandes surfaces homogènes avec ces matériaux.

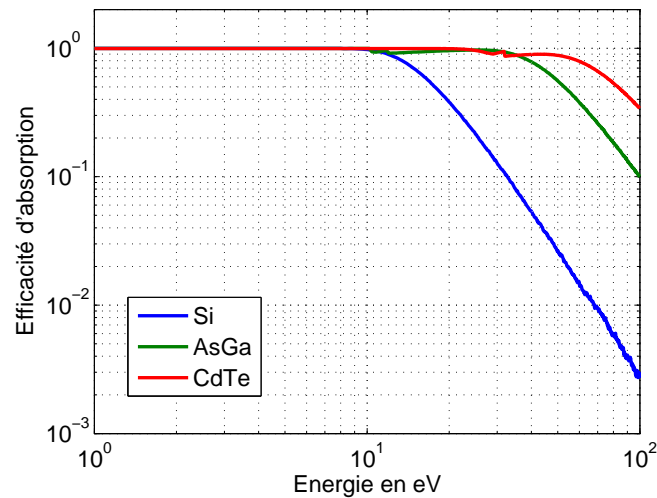


FIGURE 1.5 – Efficacité de détection des trois semiconducteurs les plus utilisés en détection de particules (Si, CdTe, AsGa) pour un substrat de $500\ \mu\text{m}$ d'épaisseur.

En radiologie, les détecteurs à conversion directe sont constitués d'un substrat en sélénium amorphe et d'une caméra CCD (*Charge Coupled Devices*) ou de pixels CMOS (*Complementary Metal-Oxide-Semiconductor*). Ces détecteurs apportent de très bonnes résolutions spatiales.

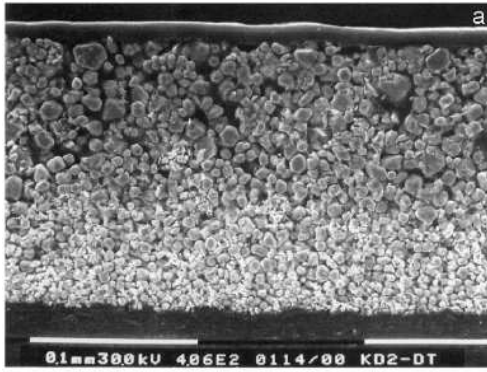


FIGURE 1.6 – Prise de vue au microscope d'un scintillateur non structuré à base de Gadox ($\text{Gd}_2\text{O}_2\text{S:Tb}$) [Yor07].

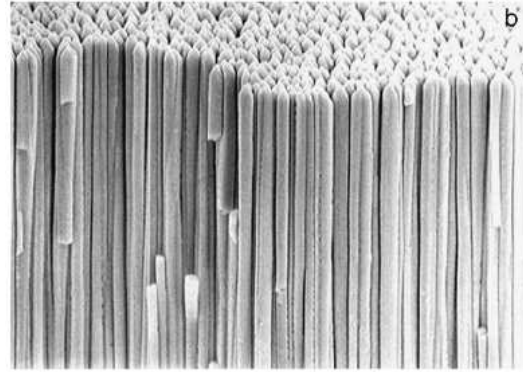


FIGURE 1.7 – Prise de vue au microscope d'un scintillateur CsI:Tl structuré [Yor07].

1.2.2.2 Conversion indirecte

La grande majorité des détecteurs utilisés en radiologie est basée sur une conversion indirecte (couple écran-film, amplificateur de brillance, couple écran-CCD, ...), principalement pour remédier à la faible efficacité de détection des semiconducteurs et des films. Par exemple, pour des photons de 20 keV, un film radiologique aura une efficacité de l'ordre de 7% alors que l'efficacité d'un couple écran-film sera de 95%. Les photons incidents excitent les électrons du scintillateur, qui passent dans un état instable. Lors de leur désexcitation, ils libèrent de l'énergie sous forme de photons lumineux, généralement dans la gamme des longueurs d'onde bleu-vert. Ces photons lumineux sont ensuite convertis avec une bien meilleure efficacité par un détecteur à semiconducteur (ou film radiologique) que les photons initiaux. Les scintillateurs peuvent être soit structurés, soit non structurés (voir figures 1.6 et 1.7). Dans le cas où ils ne le sont pas, une grande quantité de la lumière produite est diffusée, ce qui réduit la résolution spatiale [Sam03]. Au contraire, les scintillateurs structurés ont été conçus pour palier ce problème de diffusion. Afin de limiter cette diffusion, le scintillateur est constitué de multiples guides de lumière empêchant les photons lumineux de diffuser latéralement.

Cet arrangement en guide de lumière est obtenu par dépôt chimique en phase vapeur ou CVD (*Chemical Vapor Deposition*). Tous les cristaux utilisés pour faire des scintillateurs ne peuvent pas être arrangés en guides de lumière, c'est le cas par exemple du sulfure d'oxyde de gadolinium $\text{Gd}_2\text{O}_2\text{S:Tb}$ couramment appelé Gadox. La plupart des scintillateurs structurés sont en iodure de césium activé au thallium CsI:Tl. C'est un cristal qui possède une densité atomique relativement haute ($Z = 33$ et 35 pour le césium et pour l'iode, respectivement) et une importante raie d'absorption due à la couche atomique K du césium autour de 36 keV et de l'iode autour de 33 keV. Des épaisseurs de 500 à 600 μm

sont généralement utilisées.

1.2.3 Type de détecteurs

1.2.3.1 Couple écran-film

En radiologie dite conventionnelle, les films radiographiques sont encore les supports de détection les plus utilisés (50% des examens environ). Ils sont composés d'un support en triacétate ou en polyester de $200\text{ }\mu\text{m}$ d'épaisseur sur lequel est déposée une couche d'émulsion, un élément sensible à la lumière à base de grains de bromure d'argent (de diamètre $\sim 1\text{ }\mu\text{m}$). Le pouvoir de pénétration des rayons X rend ce film très peu sensible. Pour améliorer son efficacité, une première conversion des photons X en photons de longueurs d'ondes proches du visible est effectuée par un écran dit renforceur : un scintillateur. Le film se noircit en fonction de la quantité de lumière reçue pendant le temps d'exposition. Afin d'évaluer la faculté du film à reproduire une image, la notion de densité optique (D) est introduite. Elle rend compte du noircissement du film évalué par la quantité de lumière qui peut le traverser. Elle est sans unité et s'exprime par :

$$D = \log_{10}\left(\frac{I_0}{I}\right) \quad (1.12)$$

avec I_0 et I les intensités de lumière avant et après avoir traversé la couche d'émulsion. Le rapport des deux intensités représente le coefficient d'absorption du film. Une représentation communément utilisée montre la densité optique en fonction du logarithme de l'exposition (en valeur relative le plus souvent et donc sans unité), cette courbe est appelée courbe H&D (Hunter et Driffeld ont été les premiers à utiliser cette représentation en 1890) ou courbe de sensitométrie. Un exemple de courbe sensitométrique est représenté sur la figure 1.8. Nous pouvons diviser cette courbe en trois zones distinctes. La première est constituée d'un plateau à faible exposition, elle est appelée le voile de base. Sa valeur est composée de l'opacité du support auquel s'associe le voile de base de la couche d'émulsion. La sensibilité du film est définie par la valeur de l'exposition correspondant à une densité optique de 0,1 au-dessus du voile de base (ce point de la courbe est aussi appelé "pied de courbe"). Pour un film sensible, le pied de courbe est décalé vers la gauche. La zone de saturation est définie, pour des expositions élevées, par l'aplatissement de la courbe. Elle correspond aux régions d'éblouissement du film. La latitude d'exposition nous renseigne sur la dynamique en exposition acceptable pour le film. Dans cette zone, la pente de la courbe (définissant le contraste) est à peu près linéaire. Un film avec un faible contraste (faible pente de la courbe) permet la distinction de nombreux détails dans les zones de haute exposition, mais ceux de la zone de latitude sont alors moins facilement distingués.

Les couples écran-film assurent une excellente résolution spatiale sur une grande surface mais leur principal inconvénient provient de leur dynamique d'exposition réduite (zone de latitude). Après développement, ces films sont numérisés par des scanners spécifiques, un

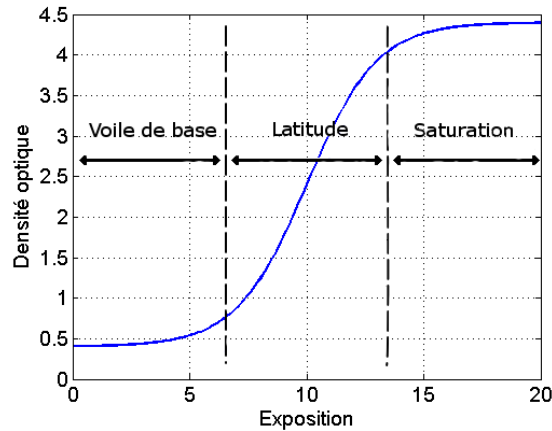


FIGURE 1.8 – Allure d'une courbe sensitométrique d'un film radiologique.

traitement *a posteriori* est ainsi rendu possible. Cette technologie ne permet pas l'imagerie dynamique (scopie).

1.2.3.2 Tube amplificateur de luminance

Ce n'est pas à proprement parlé un détecteur. Cependant, couplé à un détecteur, il permet l'amplification de la luminance de l'image. Les photons X sont convertis en photons visibles par une couche d'écran luminescent (CsI:Tl) dit primaire et déposée à l'intérieur d'un tube à vide par pulvérisation. Cette couche a une structure filiforme ce qui permet de conserver une bonne résolution sous des épaisseurs de quelques centaines de microns. Une photocathode déposée sur ce scintillateur, transforme cette lumière en électrons qui seront ensuite accélérés par un champ électrique et focalisés sur une plus petite surface par des électrodes (voir figure 1.9). Ces électrons viennent finalement créer une image très lumineuse sur un deuxième écran luminescent de taille réduite situé en sortie du tube à vide. L'intérêt d'un tel système réside dans l'amplification de l'information qui se fait sans ajout de bruit. L'image lumineuse est reprise en sortie du tube par une caméra de type bas niveau de lumière, soit de technologie télévision, soit du type CCD. Malgré son efficacité quantique élevée (60 à 70%) et sa très bonne sensibilité, l'amplificateur de brillance présente des inconvénients et des limitations bien connus : un champ d'image limité par la taille des tubes (typiquement 40 cm), une résolution spatiale modeste, des distorsions d'image et des contrastes affaiblis par des phénomènes d'éblouissement dans le tube, un encombrement et une masse importante limitant son utilisation. Toutefois, cette technologie rend possible la scopie à faible dose, économise les films (en sélectionnant les images à reproduire), et est beaucoup plus rapide.

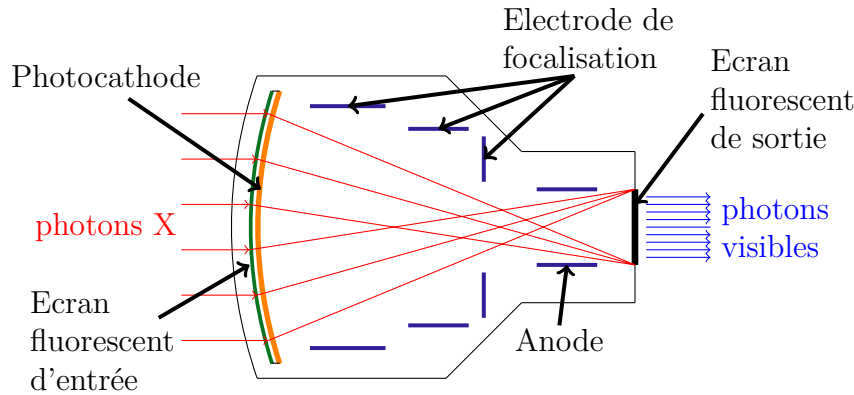


FIGURE 1.9 – Amplificateur de brillance.

1.2.3.3 Écran photo-stimulable

Ces imageurs sont aussi appelés imageurs à plaques phosphores, c'est une technologie introduite par Fuji qui concurrence directement le couple écran-film en le remplaçant par un écran composé de cristaux luminescents. La plaque de phosphore est composée d'une fine couche de cristaux de phosphore stimulables, déposée sur un support en polyester. L'ensemble est recouvert d'une fine protection en plastique. Le rayonnement X crée dans les cristaux des charges électriques par effet photoélectrique. Ces charges se font rapidement piéger par les états défectueux de la structure cristalline. L'énergie ainsi stockée représente l'image latente à révéler, l'information est mémorisée dans la plaque. Par la suite, en stimulant le phosphore par un faisceau laser hélium-néon, l'énergie est libérée et provoque l'émission d'une luminescence bleue. Sous l'action du laser, l'électron piégé acquiert suffisamment d'énergie pour s'extraire de son piège en permettant à l'atome ionisé de retrouver son état initial. Ce retour à l'état stable provoque l'émission d'un photon. Cette luminescence est ensuite captée par un photomultiplicateur. Cette libération d'énergie se fait point par point. Ainsi, en scannant la plaque de phosphore, l'intégralité de l'image peut être numérisée. Cette étape de lecture prend une à deux minutes.

La résolution spatiale de ces imageurs n'est pas limitée par le diamètre du faisceau laser ($\sim 25 \mu\text{m}$), mais par la diffusion de la lumière du laser à travers la plaque. Elle est donc dépendante de l'épaisseur de la plaque. Ces imageurs atteignent des résolutions spatiales comparables à celles d'un film radiologique. Leur principal avantage réside dans leur dynamique qui, en plus d'être linéaire, est bien plus grande que celle des systèmes à base de films. Cette particularité offre une grande liberté dans le choix des types d'exposition. De plus, leur sensibilité est meilleure (travail à plus faible dose) et leur numérisation est rapide. Enfin, ils ont l'avantage d'être réutilisables : après lecture de la plaque, il suffit d'exposer le phosphore à la lumière visible pour effacer sa mémoire.

1.2.3.4 Caméra CCD

Les caméras CCD (*Charge Coupled Devices*) sont basées sur une technologie de circuit intégré particulière et fonctionnent en intégration de charges. Elles sont couplées à un scintillateur (ou à un tube amplificateur de brillance) qui convertit les photons X en photons d'une longueur d'onde plus grande (proche du visible). Ces photons lumineux, de plus faible énergie, créent des paires électron-trou par effet photoélectrique dans le substrat semiconducteur. Ce substrat est pixellisé et polarisé de sorte à créer dans chaque pixel un puits de potentiel dans lequel ces charges vont pouvoir être stockées. A la fin de l'acquisition, les charges sont transférées de pixel en pixel par une séquence d'horloge particulière (lecture série). Finalement, la valeur de la charge est numérisée par un convertisseur analogique-numérique placé en sortie du circuit. Généralement, ces détecteurs recouvrent une surface de $2 \times 2 \text{ cm}^2$ et peuvent contenir plusieurs millions de pixels. Comme les champs de vue à étudier sont bien plus vastes, un système optique peut être inséré entre le scintillateur et la caméra CCD. Il peut se présenter sous la forme d'un guide de lumière conique constitué de fibres optiques (le plus souvent), ou sous la forme d'un jeu de lentilles. Plusieurs ensembles CCD/système optique peuvent être juxtaposés pour atteindre des surfaces de $40 \times 40 \text{ cm}^2$. Cette technologie de détection présente le grand intérêt d'accéder à de très bonnes résolutions spatiales (de l'ordre de $10 \mu\text{m}$). Néanmoins, elle présente aussi de nombreux inconvénients. La dynamique en énergie est limitée par la profondeur des puits de potentiel diminuée du niveau du bruit intégré. Le temps de lecture est long (de l'ordre de la seconde). Toute accélération produirait une augmentation de ce niveau de bruit. Et surtout, un phénomène de traînée de charges (effet de *smearing*) apparaît lors de la lecture, principalement dans les images à forts contrastes qui dégrade l'information analogique des pixels suivants.

1.2.3.5 Détecteur Flat-panel

Les récents progrès en photolithographie ont permis l'essor de détecteurs de rayons X couvrant de larges surfaces avec leur propre électronique de gestion de lecture embarquée. Le détecteur est segmenté en pixels contenant chacun un élément photo-sensible (une photodiode en silicium amorphe, a-Si) et un composant électronique d'adressage (un transistor). Ces matrices peuvent contenir jusqu'à 10 millions de pixels, d'une taille variant entre $50 \mu\text{m}$ et $500 \mu\text{m}$ en fonction de l'application. Les charges collectées dans chaque pixel sont directement accessibles par une matrice composée de grilles de contrôle horizontales et de bus de transfert verticaux. Durant l'exposition, tous les transistors sont en mode ouvert et les charges s'accumulent dans les capacités de stockage de chaque pixel. La charge intégrée est alors proportionnelle aux flux de rayonnement reçu dans chaque photodiode. Ensuite, chaque ligne de photodiode est lue successivement. Un multiplexeur suivi d'un amplificateur fournit en bas de matrice un signal électrique propre à chaque pixel. Ce signal est numérisé avant d'être transféré vers un ordinateur. La matrice de transistors est réalisée

avec une technologie particulière permettant la réalisation de transistors en couche mince ou TFT (*Thin-Film Transistor*). Elle est déposée sur un substrat de silicium amorphe en plusieurs couches. L'électronique de lecture est implantée sur la couche inférieure, et la matrice de photodiodes est déposée par dessus.

En fonction du type de détecteur fabriqué, la couche supérieure est soit un semiconducteur, soit un scintillateur. Ces détecteurs peuvent être utilisés aussi bien en mode de conversion directe ou indirecte. Dans le cas de la conversion directe (cf. figure 1.10), le capteur semiconducteur est réalisé en sélénium amorphe (a-Se) pour ses propriétés d'absorption et sa haute résolution spatiale intrinsèque [Kot02]. La couche de sélénium est déplétée pour que les charges déposées par le rayonnement X soient collectées. Cette collection se fait avec une très faible dispersion latérale, assurant ainsi une résolution spatiale optimale. Dans le cas de la conversion indirecte, le scintillateur est composé, soit d'iodure de césium activé au thallium (CsI:Tl), soit de sulfure d'oxyde de gadolinium activé au terbium ($Gd_2O_3S:Tb$, ou Gadox). Dans le cas d'un scintillateur CsI:Tl, la structure est réalisée en guide de lumière.

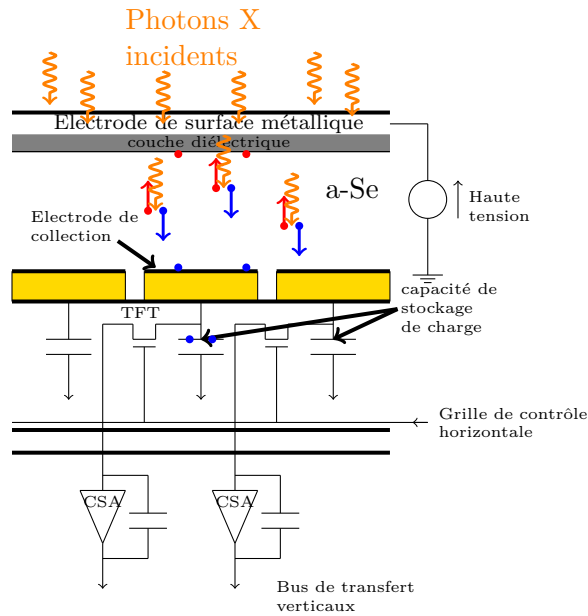


FIGURE 1.10 – Coupe schématique d'une matrice TFT en conversion directe.

1.3 Figures de mérite d'un imageur

La qualité d'une image est subjective. Elle est néanmoins toujours étroitement liée à la faculté de ressortir l'information utile de l'image. Ceci implique qu'un système d'imagerie est forcément dédié à une application spécifique. La définition des spécificités d'un tel système est un compromis entre différentes caractéristiques. Par exemple, les contraintes imposées sur les performances d'un système d'imagerie ne sont pas les mêmes pour l'imagerie de tissus fortement radio-opaques et celle de tissus mous. Un autre aspect est abordé dans le choix de la taille des pixels d'un système d'imagerie numérique. La réduction de la taille des pixels améliore la résolution spatiale au détriment toutefois de la dose administrée au patient. En effet, pour conserver le même rapport signal sur bruit il faut obtenir la même statistique par pixel, et donc augmenter quadratiquement la dose avec la réduction de la taille des pixels pour un examen de radiographie. Cette augmentation de la dose est encore bien plus importante dans le cas d'un tomodensitomètre en deux ou trois dimensions (*fan-beam* ou *cone-beam* respectivement).

En radiographie par rayons X, le radiologue cherche à discerner des anomalies morphométriques. La qualité de l'image est alors fonction de la fidélité du système d'imagerie à reproduire les modulations d'épaisseur et de densité de l'objet. L'image fournie par le système d'imagerie radiologique est appelée image radiologique. Elle est dégradée par le diamètre de la source de rayonnement, la diffusion des rayons X dans la matière et dans le capteur, ainsi que par la reproduction de l'image sur le support final (film radiologique, écran, support papier, ...). Le rapport signal sur bruit est détérioré par le bruit intrinsèque induit par le détecteur, et par l'efficacité de détection du capteur qui est toujours inférieure à 100%. Enfin, la résolution de contraste (l'aptitude d'un système à différencier différents contrastes) est affectée par le spectre de la source de rayons X qui n'est pas monoénergétique. Afin de préciser la notion de qualité d'image des figures de mérites objectives comme la fonction de transfert de modulation, le spectre de puissance du bruit et l'efficacité quantique de détection ont été définies.

1.3.1 Fonction de transfert de modulation

La fonction de transfert de modulation ou MTF (*Modulation Transfer Function*) fournit une description pratique de la résolution spatiale d'un système d'imagerie. La réponse impulsionnelle d'un système d'imagerie caractérise la dispersion spatiale du système. Pour un système parfait, la réponse impulsionnelle est un point de l'image. En réalité, du fait des imperfections, la sortie est une fonction de dispersion plus ou moins gaussienne (voir figure 1.11), appelée fonction d'étalement ponctuelle ou PSF (*Point Spread Function*).

La Transformée de Fourier (TF) de cette réponse impulsionnelle est la fonction de transfert optique ou OTF (*Optic Transfer Function*) [Bra00]. Cette fonction est définie dans le domaine complexe. Son module représente la MTF que l'on normalise à sa valeur à

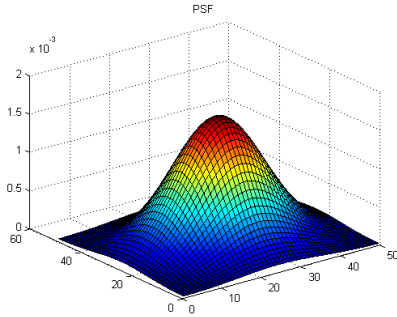


FIGURE 1.11 – Exemple de réponse impulsionnelle gaussienne d'un système d'imagerie.

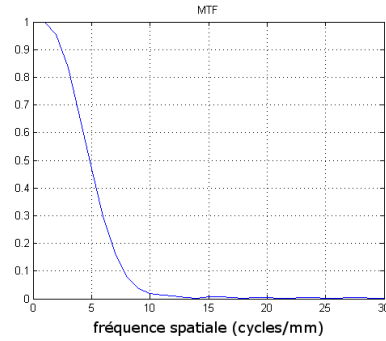


FIGURE 1.12 – MTF d'une réponse impulsionnelle gaussienne.

fréquences nulles.

$$MTF(\nu_x, \nu_y) = \frac{|(TF \text{ PSF})(\nu_x, \nu_y)|}{|(TF \text{ PSF})(0,0)|} \quad (1.13)$$

La MTF traduit la capacité d'un système d'imagerie à reproduire les variations spatiales de contraste de l'image radiante. La figure 1.12 représente la MTF d'une réponse impulsionnelle gaussienne. Cette fonction caractérise le facteur d'atténuation du détecteur en fonction de la fréquence spatiale sur une direction. En pratique la PSF ne peut pas

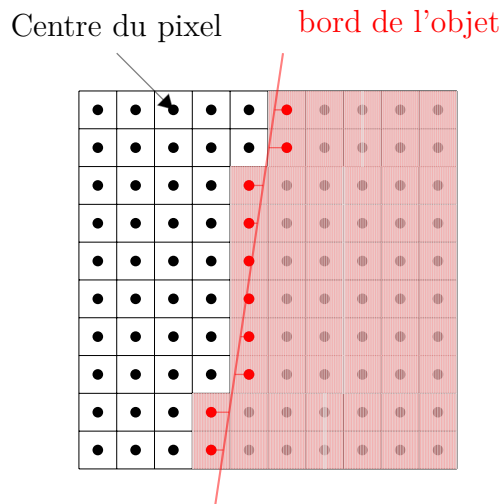


FIGURE 1.13 – Positionnement du bord de l'objet pour le calcul de la LSF.

être mesurée directement. Pour cela, on mesure plutôt la fonction d'étalement linéaire ou LSF (*Line Spread Function*) en plaçant une fente étroite devant la source pour obtenir un pinceau ayant une forme linéaire. Une autre méthode consiste à utiliser un objet opaque entre la source et le détecteur, puis à étudier le profil d'un bord rectiligne (*Edge Response*

Method [Gre00]). Le bord de l'objet est positionné de sorte à être très peu incliné par rapport à un des deux axes du détecteur comme le montre la figure 1.13. La MTF est obtenue en calculant la Transformée de Fourier de la dérivée du profil de ce bord. Un imageur à pixels discrétise le plan de détection. La distance entre le point d'interaction réel du photon dans un pixel et le centre de ce pixel est considéré comme un déphasage. Le profil du bord tient compte des distances du bord réel de l'objet au centre de chaque pixel traversé, l'intégrale sur la direction du bord revient à faire un moyennage sur l'ensemble des phases.

1.3.2 Spectre de puissance du bruit

Le spectre de puissance du bruit ou NPS (*Noise Power Spectrum*) fournit une description du bruit relatif présent dans une image en fonction des fréquences spatiales. Il représente donc la relation entre le bruit et la résolution spatiale. En effectuant l'image d'un champ plat uniforme sur un détecteur (que l'on imagine parfait), le bruit de l'image observée est le même que celui de l'image radiante. Le flux de photons (N) émis par la source suit une distribution de Poisson de variance N . Le NPS moyen est défini comme la variance relative du flux de photons, soit $\langle \text{NPS} \rangle = \left(\frac{\sqrt{N}}{N} \right)^2 = \frac{1}{N}$ [Fly99]. Cette définition permet de rendre le NPS indépendant du taux de comptage du détecteur. Ainsi, elle offre la possibilité de comparer des expériences réalisées sur un même détecteur dans des conditions différentes. En réalité, les détecteurs rajoutent un bruit aux signaux collectés qui est répercuté dans l'image. Par ailleurs le détecteur introduit une coloration du bruit en fonction de la fréquence spatiale. Pour évaluer le NPS, une technique consiste à réaliser un champ plat uniforme, puis à relever pour chaque pixel l'intensité N de comptage relative à la moyenne \overline{N} de la zone d'intérêt,

$$\delta_{x,y} = \frac{N_{x,y} - \overline{N}}{\overline{N}} \quad (1.14)$$

avec, $N_{x,y}$ le comptage du pixel colonne 'x' et ligne 'y' tel que $1 < x < C$ et $1 < y < L$ pour une matrice de C colonnes et L lignes. La Transformée de Fourier 2D de cette matrice nous fournit le NPS en fonction des fréquences spatiales ν_x et ν_y suivant les deux directions : $\text{NPS}(\nu_x, \nu_y)$. Cette fonction est toujours supérieure à la valeur limite fixée par la distribution de Poisson du flux de photons :

$$\text{NPS}(\nu_x, \nu_y) = \frac{|\text{FFT}[\delta_{x,y}]|^2}{CL} \Delta_x \Delta_y \geq \frac{1}{N} \quad (1.15)$$

Avec Δ_x et Δ_y les dimensions des pixels dans les deux directions.

1.3.3 Efficacité quantique de détection

Afin de comparer différents systèmes d'imagerie, une figure de mérite est principalement utilisée, l'efficacité quantique de détection ou DQE (*Detective Quantum Efficiency*). Elle est généralement acceptée comme une estimation objective de l'ensemble de la qualité d'un détecteur, spécialement pour les systèmes numériques. La DQE dépend de plusieurs autres paramètres comme l'efficacité, la résolution et le bruit. Elle fournit ainsi une vue complète des différents aspects déterminant la qualité d'une image. La DQE décrit le transfert du rapport signal sur bruit à travers le détecteur [Dai74].

$$DQE = \frac{SNR_{out}^2}{SNR_{in}^2} \quad (1.16)$$

A fréquences nulles, cette relation est une mesure de l'efficacité du détecteur. Un détecteur idéal ne dégrade pas le rapport signal sur bruit de l'image, on obtient alors une DQE de 100%. En revanche, les bruits induits par les détecteurs réels ainsi que par les fonctions de transfert dépendantes de la fréquence spatiale, dégradent ce rapport. La DQE est donc toujours inférieure à 100%.

Les images radiantes et radiologiques sont composées de contrastes. Le nombre de photons varie dans le plan, or il a été observé précédemment que la MTF d'un système d'imagerie n'est pas constante à travers l'espace des fréquences spatiales. La DQE dépendant par conséquent de la fréquence spatiale. Ainsi, la définition donnée par l'équation 1.16 correspond à la DQE à fréquences nulles. Pour prendre en considération la dépendance avec les fréquences spatiales, la DQE doit être exprimée en fonction de la MTF et du NPS. En notant NNPS, le NPS normalisé à 1 pour des fréquences spatiales nulles, on peut écrire,

$$DQE(\nu_x, \nu_y) = DQE(0,0) \frac{MTF^2(\nu_x, \nu_y)}{NNPS(\nu_x, \nu_y)} \quad (1.17)$$

La DQE est composée des trois paramètres qui forment la base de l'évaluation de la qualité d'une image, la MTF, le NPS et le SNR comme le montre la figure 1.14. Elle se place naturellement comme la mesure des effets combinés du bruit, du contraste, de l'efficacité et de la résolution spatiale du système d'imagerie. Généralement, la DQE(0,0) des détecteurs numériques (CCD et CMOS) est comprise entre 20% et 40% et peut atteindre jusqu'à 60% pour des détecteurs à sélénium amorphe (a-Se) [Goe04].

1.4 Besoins de l'imagerie biomédicale

Contrairement aux idées reçues, la résolution spatiale n'est pas le seul critère à considérer lors de la conception d'un imageur. Aujourd'hui encore, les détecteurs numériques offrent une résolution spatiale bien plus importante que les besoins de la majorité des examens.

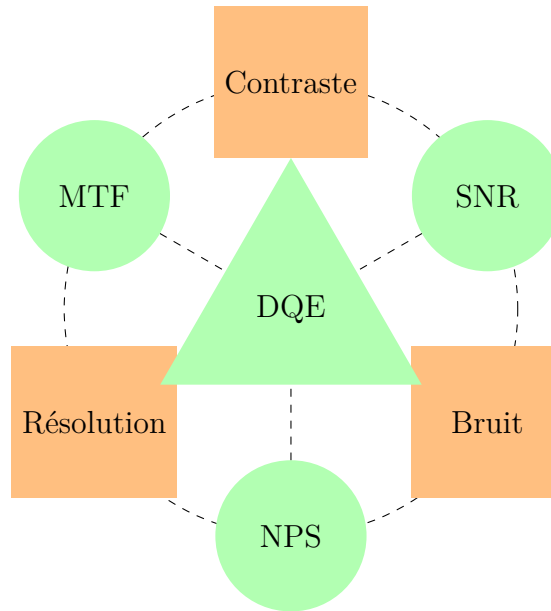


FIGURE 1.14 – Triangle de qualité d’une image : relation entre les paramètres de qualité d’une image et les mesures faites sur l’image [Mar01].

Ce qui est vrai dans l’imagerie clinique, l’est un peu moins pour l’imagerie du petit animal, du fait de la petitesse des organes et vaisseaux sanguins (le diamètre des veines d’une souris fait entre 2 mm et $10\ \mu\text{m}$ [Hui92]). La résolution en contraste (ou en densité) correspond à la plus petite variation de contraste décelable. C’est ce paramètre qui fixe la détectabilité entre deux objets de densité proche. La majorité des examens nécessite davantage une bonne détectabilité à bas contraste qu’une bonne résolution spatiale. Cette notion de contraste est souvent suivie de celle de dynamique. La dynamique d’un système d’imagerie est évaluée par le rapport entre l’amplitude d’un signal non atténué et celle du signal le plus atténué. Elle rend compte de la profondeur de couleur de l’image produite. Plus la dynamique est grande, plus la zone linéaire de la courbe de sensitométrie est large et ainsi, la quantité d’information perdue est minimisée. Une large dynamique permet par exemple, dans le cas du poumon, la visualisation de zones très transparentes (parenchyme) et d’autres très opaques (médiastin) en une même exposition. Par ailleurs, un des défis de l’imagerie en radiologie est la diminution de la dose : il s’agit d’améliorer la qualité des images à dose constante ou de diminuer la dose à qualité d’image constante. Les principaux axes de travail sont les détecteurs à haute densité et à conversion directe (pour éliminer le bruit apporté par une double conversion), la résolution énergétique et le filtrage en énergie. En effet, pour certains examens, l’intégralité du spectre en énergie n’est pas forcément utile et le rapport signal utile sur bruit peut être amélioré si l’on réduit le spectre en énergie à l’émission ou à la réception [Gie04] [Nie05].

Une nouvelle technologie de détecteurs devrait permettre de mieux répondre à ces be-

soins. Il s'agit de la technologie des détecteurs à pixels hybrides développée initialement pour les expériences de physique des hautes énergies. Cette technologie fonctionne en conversion directe par l'intermédiaire d'un substrat de détection pixellisé et connecté à une électronique elle aussi pixellisée.

Les détecteurs en silicium

Sommaire

2.1	Physique du semiconducteur	28
2.2	Principe de détection	36
2.3	Segmentation des détecteurs en deux dimensions	46
2.4	Effet des radiations	50

Ce chapitre rassemble divers fondamentaux sur les détecteurs à base de substrats semi-conducteurs pour la détection de particules. Dans un premier temps, nous abordons les bases nécessaires à la compréhension des phénomènes physiques apparaissant dans les semi-conducteurs. La seconde partie est dédiée à la composition des détecteurs ainsi qu'à la compréhension de leurs caractéristiques. Ensuite, une description spécifique des détecteurs bi-dimensionnels est apportée. Finalement, un aperçu des dommages causés par les radiations clôt ce chapitre.

Introduction

La structure fondamentale de la matière est au cœur des recherches des scientifiques et des philosophes depuis le Vème siècle avant J-C. Démocrite d'Abdère, un philosophe grec, fut le premier homme à supposer que la matière est composée d'atomes et de vide. La connaissance de sa composition a évolué au rythme des modèles théoriques et des expériences. Mais l'étude des noyaux et de leur composition nécessite des particules de très haute énergie pour pénétrer la barrière de potentiel protégeant le noyau. Au début du XXème siècle, les scientifiques ont mis au point des accélérateurs de particules puis des collisionneurs dans le but de réaliser les expériences indispensables à la validation des modèles théoriques des physiciens. Aujourd'hui, le modèle standard permet de décrire la structure corpusculaire de la matière et ses interactions électrofaibles. La détection des particules créées lors de collision à hautes énergies joue un rôle central dans l'observation des phénomènes résultants de ces interactions et dans la vérification des prédictions du modèle standard. Cette détection est rendue possible par l'interaction des particules avec la matière. Dans un premier temps, le gaz (chambre à fils) a été l'élément le plus couramment utilisé pour la détection de particules chargées. Par la suite, l'utilisation des semiconducteurs s'est développée pour la spectroscopie gamma, puis plus récemment pour l'imagerie bi-dimensionnelle de rayons X. Le développement de ces détecteurs a été rendu possible par l'émergence des technologies de fabrication de semiconducteurs (Josef Kemmer a été le pionnier des technologies dédiées aux détecteurs à base de semiconducteurs dans les années 1970). Puis très rapidement, en 1979, l'introduction des détecteurs de particules à micro-pistes (*microstrips*) constitua le premier acte d'une révolution amenant le développement d'électroniques à bas bruit et à faible consommation pour la lecture de ces détecteurs.

2.1 Physique du semiconducteur

2.1.1 Structure des solides

Les solides peuvent être classés selon différents critères. Une des classifications distingue les solides amorphes des solides cristallins. Dans les solides amorphes, l'ordre y est "local" (quelques distances inter-atomiques). Ils peuvent être obtenus par refroidissement brutal de substances liquides (trempe de l'acier, verres). Parmi les solides amorphes, on trouve par exemple le dioxyde de silicium (SiO_2) et une forme de silicium (notée a-Si). Dans les solides cristallins, au contraire, l'ordre règne sur de longues distances. Ils sont constitués par la répétition périodique dans les trois directions de l'espace, et sur des distances de l'ordre de la dimension du cristal, d'une "période spatiale élémentaire". Tous les atomes sont disposés de manière régulière et périodique.

2.1.2 Structure de bande des solides cristallins

L'étude des propriétés électriques d'un solide cristallin passe par la compréhension de sa structure de bandes d'énergie. Les fonctions d'onde fournissent la probabilité de présence d'une particule. Elles sont obtenues en résolvant l'équation de Schrödinger. En imaginant un réseau cristallin avec des distances inter-atomiques infinies, ces fonctions d'onde sont toutes indépendantes. Si au contraire, on considère des distances inter-atomiques faibles, ces fonctions d'onde se chevauchent, et les électrons d'un atome sont influencés par la présence des électrons gravitant autour des atomes voisins. Les niveaux d'énergie permis sont alors modifiés, ils se scindent en N niveaux discrets avec N , le nombre d'atomes dans le réseau. Lorsque N devient très grand, on considère que le spectre des niveaux d'énergie permis devient continu. On parle alors de bandes d'énergie permises. Ces bandes d'énergie sont séparées par une bande d'énergie interdite dans laquelle l'équation de Schrödinger ne possède pas de solution stationnaire.

La bande d'énergie permise située au-dessus de cette bande interdite est appelée bande de conduction E_C . Celle située en-dessous est la bande de valence E_V . L'énergie E_g séparant les extrema des bandes de conduction et de valence est appelée *band gap*, un des paramètres importants pour caractériser un cristal. Il détermine les probabilités de transition des porteurs de charge entre les bandes de conduction et de valence. Prenant en compte la difficulté de calculer exactement le champ électrique périodique résultant du réseau du cristal, la structure de bandes d'énergie est modélisée en modifiant la masse des porteurs de charge. Pour cela, on introduit une notion de masse effective.

L'approximation de la masse effective consiste à ne considérer que les électrons libres et les trous libres proches des extrema des bandes de conduction et de valence. Elle permet alors le calcul à la température T et à l'équilibre thermodynamique de la densité d'états n d'électrons libres présents dans la bande de conduction et de la densité d'états p de trous dans la bande de valence. De cette manière, tout se passe comme si on avait deux niveaux uniques situés en E_C et E_V , respectivement N_C et N_V fois dégénérés et séparés de E_g . On peut donc remplacer tout le schéma de la structure de bandes réelles par le schéma représenté sur la figure 2.1. Sur la figure 2.1, m_{lh}^* et m_{hh}^* représentent respectivement les masses effectives des trous légers et des trous lourds, m_c^* la masse effective des électrons dans la bande de conduction. Ces masses effectives sont calculées par une approximation parabolique des bandes d'énergie autour des extrema. À partir de cette structure de bandes d'énergie simplifiée, on peut classer les solides en trois catégories. La figure 2.2 représente un modèle pour chacune de ces catégories. Dans les isolants, la bande de valence est entièrement remplie d'électrons et la bande de conduction est vide. Le *band gap* est tel que, l'agitation thermique ou l'application d'un champ électrique ne suffit pas à exciter suffisamment un électron pour qu'il passe dans la bande de conduction. C'est ce qui leur confère leur propriété d'isolant électrique. Au contraire, la bande de conduction des métaux est partiellement remplie d'électrons qui les rendent conducteurs. Dans les semiconducteurs, le remplissage des bandes d'énergie est similaire à celui des isolants, à

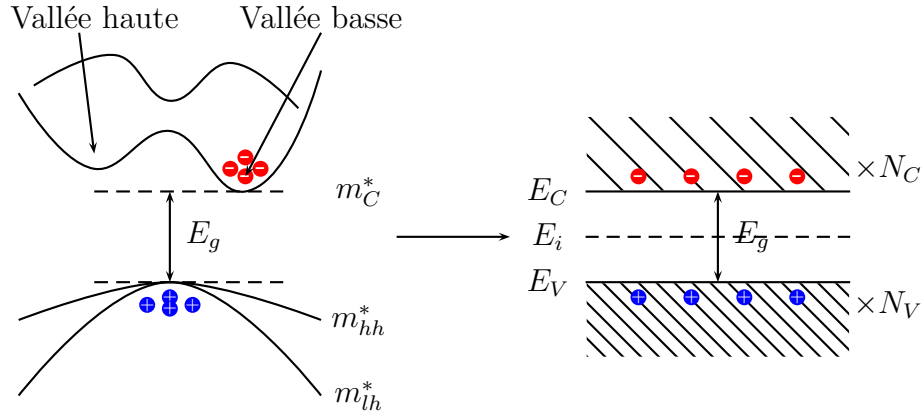


FIGURE 2.1 – Simplification de la représentation de la structure de bande d'un semiconducteur intrinsèque à l'équilibre

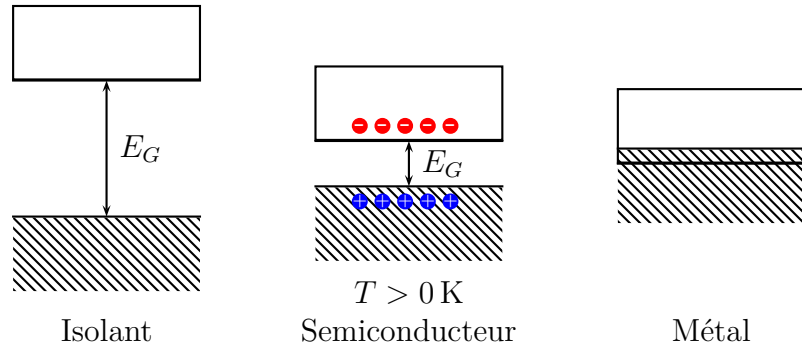


FIGURE 2.2 – Représentation schématique de la structure de bandes d'un isolant, d'un semiconducteur et d'un métal.

la différence que l'énergie de la bande interdite (*band gap*) est suffisamment faible pour que l'agitation thermique ($U_T = 3/2k_B T$, avec k_B la constante de Boltzmann) permette le transfert d'électrons de la bande de valence vers la bande de conduction, créant ainsi des paires électron-trou. La conduction de ces cristaux dépend de la température et des forces extérieures appliquées.

2.1.2.1 Calcul de la concentration de porteurs libres dans un semiconducteur intrinsèque

Le niveau de Fermi E_F d'un semiconducteur est le paramètre statistique caractérisant la répartition des électrons sur les niveaux d'énergie à la température T . Il se situe statis-

tiquement au milieu de la bande interdite de largeur E_g , à égale distance des bandes de valence et de conduction. Dans le cas d'un semiconducteur intrinsèque, le niveau de Fermi est légèrement décalé à cause des impuretés présentes dans le réseau et de ses défauts. Ce niveau de Fermi est appelé niveau de Fermi intrinsèque, il est noté E_i et s'exprime :

$$E_i = \frac{E_C + E_V}{2} + \frac{k_B T}{2} \ln \left(\frac{N_V}{N_C} \right) \quad (2.1)$$

Avec N_C et N_V , les densités d'états effectives dans les bandes de conduction et de valence, k_B la constante de Boltzmann et T la température exprimée en Kelvin. Dans un semiconducteur intrinsèque, la concentration n en électrons est la même que celle en trous p puisqu'un trou est créé dans la bande de valence à chaque fois qu'un électron rejoint la bande de conduction. On appelle n_i la concentration intrinsèque de porteurs libres, telle que $n = p = n_i$ à l'équilibre. On obtient alors quelque soit le nombre de paires électron-trou créées :

$$n p = n_i^2 \quad (2.2)$$

Cette relation est appelée *loi d'action des masses*.

2.1.2.2 Cas du semiconducteur extrinsèque

Le semiconducteur intrinsèque étudié précédemment est un isolant parfait à 0 K et ne devient que très faiblement conducteur à température ambiante. De plus, sa conductivité est extrêmement variable avec la température. Pour mieux contrôler cette conductivité, on fait varier très précisément les concentrations de porteurs libres. Cette opération se fait en remplaçant des atomes du réseau par des atomes dit étrangers, capables d'apporter au système des électrons ou des trous supplémentaires. Un semiconducteur possédant une concentration supérieure en électrons est dit de type N, il est dopé avec des atomes donneurs. Dans le cas contraire, on dit qu'il est de type P, il est alors dopé avec des atomes accepteurs. Les atomes dopants restent en faible quantité devant le nombre d'atomes du réseau. Ainsi, les structures de bandes d'énergie calculées dans le cas d'un semiconducteur intrinsèque restent valables. Néanmoins, les impuretés dopantes introduisent des niveaux d'énergie intermédiaires dans la bande interdite entre E_V et E_C . Ceci se comprend en analysant la manière dont l'atome dopant s'implante dans le réseau cristallin. Quelque soit le type de dopant, la tendance à la covalence est forte. Qu'il apporte un électron ou un trou supplémentaire, dans tous les cas il engage quatre liaisons covalentes avec ses quatre atomes voisins, laissant la bande de valence pleine. Le porteur de charge apporté reste néanmoins attiré par le potentiel coulombien attractif du site dopant, il doit s'en affranchir avant de rejoindre la bande de conduction, ainsi, à 0 K la bande de conduction reste vide.

Dans le cas d'un dopage avec des atomes donneurs (éléments de la colonne V, comme le phosphore, l'arsenic ou l'antimoine pour le dopage du silicium) la concentration en sites

donneurs est notée N_D et le niveau intermédiaire apporté E_D . Pour celui d'un dopage avec des atomes accepteurs (éléments de la colonne III, comme le bore, l'aluminium ou le gallium pour le dopage du silicium) la concentration en sites accepteurs est notée N_A et le niveau intermédiaire E_A (voir figure 2.3).

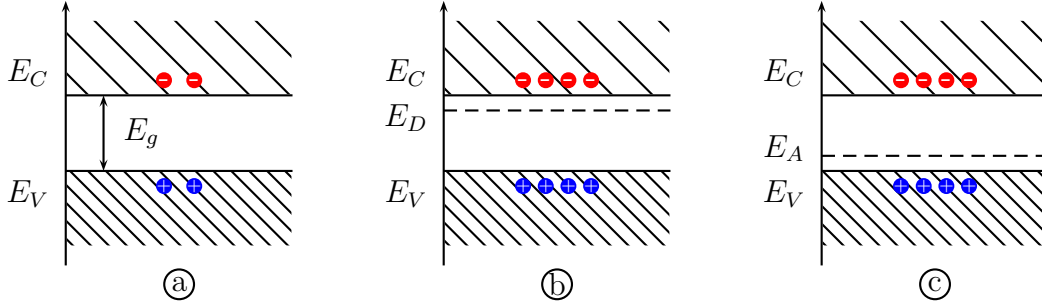


FIGURE 2.3 – Schéma de la structure de bandes simplifiée d'un semiconducteur (a) intrinsèque, (b) de type N et (c) de type P.

Les niveaux intermédiaires peuvent être calculés en considérant les porteurs de charges libres sur le modèle de l'atome d'hydrogène [LB06]. Ils sont très proches de l'extremum du niveau de la bande de conduction pour un dopage de type N (par exemple pour un dopage avec du phosphore) ou de celui de la bande de valence pour un dopage de type P (par exemple pour un dopage avec du bore). Dans les deux cas, la différence avec l'extremum est de l'ordre de 0,045 eV.

A température ambiante, le processus extrinsèque d'ionisation des porteurs est thermiquement activé. C'est-à-dire que pour un substrat de type N, tous les électrons apportés par les atomes dopants se sont libérés de l'attraction coulombienne du site dopant et ont atteint la bande de conduction. Dans ce cas, le niveau de Fermi se détermine en considérant la densité de porteurs dans la bande de conduction égale à la concentration de donneurs N_D . En posant l'hypothèse que la concentration en sites accepteurs est négligeable devant celle en sites donneurs ($N_A \ll N_D$), on obtient alors le niveau de Fermi dans un semiconducteur extrinsèque dopé de type N :

$$E_F = E_C - k_B T \ln \left(\frac{N_C}{N_D} \right) \quad (2.3)$$

Et d'une manière analogue, pour un semiconducteur dopé de type P :

$$E_F = E_V + k_B T \ln \left(\frac{N_V}{N_A} \right) \quad (2.4)$$

2.1.3 Transport des charges

Les principaux phénomènes d'interaction des rayons X dans un semiconducteur ont été détaillés dans la section 1.1. En l'absence de force extérieure, les charges créées par un rayonnement X peuvent être considérées comme des particules libres avec une énergie cinétique E_T induite par l'agitation thermique ($E_T = \frac{3}{2}k_B T$). Cette agitation correspond à une vitesse thermique de 10^7 cm/s pour des électrons dans du silicium à température ambiante. La distance moyenne parcourue par un électron dans ces conditions est de l'ordre de 100 nm, soit un temps de relaxation de 10^{-12} s. Le mouvement des particules est désordonné. En conséquence, on obtient un libre parcours moyen nul sur l'ensemble des porteurs de charge.

La détection de ces rayons X repose sur la collection des porteurs de charge (paires électron-trou) créés. En appliquant un champ électrique dans le volume du semiconducteur, les électrons et les trous se séparent. Le mouvement de ces charges induit un signal sur les électrodes de collection. C'est ce signal qui est amplifié et traité par l'électronique de lecture. Cette section traite du transport de ces porteurs de charge.

2.1.3.1 Méthode de calcul du courant

L'équilibre thermodynamique est caractérisé par l'existence d'un seul niveau de Fermi dans tout le matériau et par la nullité du courant macroscopique $\vec{j} = \vec{0}$. Différentes forces extérieures peuvent venir perturber cet équilibre : un champ électrique, un gradient de température, l'injection de porteurs en excès... Ces perturbations entraînent de façon permanente ou transitoire des mouvements collectifs de charges, c'est-à-dire un courant électrique. Ce courant est composé du mouvement général des électrons, ainsi que de celui des trous dont l'interprétation n'est pas intuitive. Le mouvement d'un trou est défini comme la trajectoire inverse qu'effectue un électron lorsqu'il quitte un site d'une bande de valence pour remplir un trou existant. Sachant que tous les électrons ne sont pas dans la bande de valence, la mobilité des trous ainsi définie, est inférieure à celle des électrons.

Ces mouvements peuvent être mis en équation d'une manière très précise grâce à la mécanique quantique. La perturbation provoque une redistribution hors équilibre des porteurs sur les niveaux d'énergie. Cette partie ne traite que des courants de dérive et de diffusion.

2.1.3.2 Courant de diffusion

La répartition des porteurs de charge dans le volume est inhomogène. Son gradient induit un déplacement collectif des porteurs connu sous le nom de courant de diffusion. Ce

phénomène est décrit par les équations :

$$\begin{cases} \vec{j}_{n,diff} &= +e D_n \vec{\nabla} n_0 \\ \vec{j}_{p,diff} &= -e D_p \vec{\nabla} p_0 \end{cases} \quad (2.5)$$

avec D_n et D_p les coefficients de diffusion (toujours positifs) pour les électrons et les trous exprimés en cm^2/s . Dans le cas d'un semiconducteur non dégénéré, on peut exprimer ces coefficients en fonction de la mobilité des porteurs. Ces relations sont connues sous le nom de relations d'Einstein :

$$D_{n,p} = k_B T \frac{\mu_{n,p}}{e} \quad (2.6)$$

Le courant de diffusion total s'écrit comme la somme de ces deux composantes :

$$\vec{j}_d = +e D_n \vec{\nabla} n_0 - e D_p \vec{\nabla} p_0 \quad (2.7)$$

2.1.3.3 Courant de conduction

L'application d'un champ électrique \vec{E} accélère les charges dans la direction du champ entre deux collisions, ce qui induit des vitesses moyennes de déplacement v_n et v_p pour les électrons et les trous. Le vecteur d'accélération suit les lignes du champ électrique dans le sens de \vec{E} pour les trous et dans le sens opposé pour les électrons. La vitesse moyenne de déplacement des charges due au champ électrique est donnée par :

$$\vec{v}_{n,p} = \mp \mu_{n,p} \vec{E} \quad (2.8)$$

avec $\mu_{n,p}$ la mobilité des électrons (n) ou des trous (p). La somme des déplacements élémentaires de chacune des particules donne lieu à une densité de courant macroscopique \vec{j}_d :

$$\vec{j} = (-en \vec{v}_n + ep \vec{v}_p) \vec{E} = (\sigma_n + \sigma_p) \vec{E} \quad (2.9)$$

avec, $\sigma_{n,p}$ la conductivité du matériau pour les électrons et les trous.

2.1.3.4 Piégeage et recombinaison de charges

A l'équilibre thermique, les concentrations en électrons et en trous sont constantes. Elles obéissent à la loi d'action des masses (voir équation 2.2). En réalité des processus antagonistes se compensent : l'un de génération de charges g et l'autre de recombinaison r . Lorsqu'un événement extérieur vient perturber cet équilibre, les taux g et r s'adaptent pour ramener le semiconducteur dans un état d'équilibre.

La modification du niveau énergétique des porteurs de charge est provoquée par l'apport d'une énergie thermique, un champ électrique ou encore un rayonnement. Dans le cas d'un

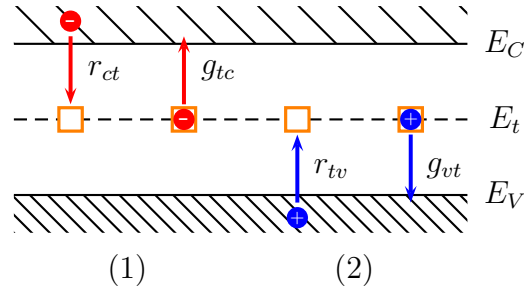


FIGURE 2.4 – Schéma de principe des processus de génération et de recombinaison avec un niveau intermédiaire apporté par un piège pour un électron (1) ou un trou (2). Les taux de transitions sont repérés entre les niveaux du piège t , et les bandes de conduction c et de valence v .

semiconducteur à gap indirect, le processus de transition dominant provient des impuretés et des défauts du substrat. Les impuretés dans un semiconducteur sont apportées par des atomes étrangers dit "polluants", venant d'étapes de fabrication ou par des défauts dans la structure du réseau cristallin. Ces défauts affectent la structure de bandes du semiconducteur au même titre que le feraient des atomes dopants. La seule différence provient des niveaux des bandes d'énergie supplémentaires apportés au réseau par ces impuretés. Alors que les atomes dopants apportent des niveaux intermédiaires proches des bandes de valence et de conduction, les défauts peuvent en apporter autour du niveau de Fermi intrinsèque E_i (proche du milieu de la bande interdite). Si un porteur de charge est capté par un piège, il aura besoin de beaucoup plus d'énergie pour s'en extraire que s'il est piégé par un site dopant. Le temps durant lequel le porteur de charge est piégé est fonction du niveau d'énergie dans lequel il est enfermé. Généralement, ce temps est suffisamment grand devant le temps de collection de toutes les charges déposées par une particule pour que la charge piégée ne participe pas à la charge totale collectée.

Le taux de génération-recombinaison par un piège est décrit par la relation de Shockley-Read-Hall [Sch52]. Il dépend de l'excès de charge $pn - n_i^2$. En fonction du signe de cette différence, le taux de recombinaison ou celui de génération est dominant. Par exemple, en considérant uniquement les pièges introduisant un niveau d'énergie E_t proche de E_i dans un semiconducteur de type n, le taux de recombinaison U des trous peut être approximé [Sch52] :

$$U \approx \sigma_{tp} v_{th} N_t \Delta p \equiv \frac{\Delta p}{\tau_p} \quad (2.10)$$

avec Δp la concentration en excès des trous, σ_{tp} la section efficace du piégeage des trous,

v_{th} la vitesse thermique des porteurs et N_t la densité de pièges. Le paramètre τ_p représente la durée de vie d'un trou, il est défini tel que $\tau_p = (\sigma_p v_{th} N_t)^{-1}$. Une expression similaire peut être obtenue en considérant les électrons. Comme attendu, cette durée de vie est inversement proportionnelle à la densité de pièges N_t . Dans le cas d'une contamination du substrat par différents pièges, plusieurs niveaux d'énergie intermédiaires sont apportés. La durée de vie d'un porteur de charge est alors moyennée par les durées de vie calculées indépendamment pour chaque type de piège.

2.2 Principe de détection

2.2.1 Diodes de jonction

Nous allons étudier ici les caractéristiques électriques de la jonction PN. Nous verrons que cette structure inhomogène est particulièrement utile pour la collection des charges créées par les interactions rayonnement-matière dans le volume de détection. C'est la structure inhomogène de base utilisée non seulement dans les capteurs semiconducteurs, mais également dans l'ensemble des composants microélectroniques. Son étude est indispensable à la bonne compréhension des principes physiques régissant la détection de particules.

2.2.1.1 Description

Dans un capteur à semiconducteur, cette structure permet la collection des charges et l'élimination de la principale source de bruit : le courant de fuite. Elle est composée de deux milieux juxtaposés de dopages opposés. La zone N est dopée avec des atomes donneurs en concentration N_D et la zone P avec des atomes accepteurs en concentration N_A . Une vue schématique de la jonction PN est illustrée sur la figure 2.5 (a). La proximité de ces deux zones induit des forts gradients de concentrations en électrons et en trous $\vec{\nabla}n$ et $\vec{\nabla}p$, provoquant alors un courant de diffusion $\vec{j}_d = \vec{j}_{dn} + \vec{j}_{dp}$. Les électrons migrent vers la zone P et les trous vers la zone N. Ces porteurs migrant vers des zones où ils sont fortement minoritaires, se recombinent avec les porteurs majoritaires. Ils génèrent alors de part et d'autre de la jonction, une zone dépourvue de porteurs libres ; on parle de zone déplétée. A l'intérieur de ces zones, il ne subsiste que des dopants ionisés fixes de charge positive du côté N en concentration N_D , et négative du côté P en concentration N_A . Dans cette zone, la neutralité électrique est localement rompue. Le champ électrique \vec{E} (présenté sur la figure 2.5 (c)) généré par cette répartition des charges dans l'espace, induit un courant de conduction. Ce courant s'oppose à la diffusion des porteurs libres donnant naissance à la zone déplétée. La jonction PN se stabilise alors à un équilibre propre avec un champ \vec{E} qui compense exactement les gradients de concentration en électrons et en

trous. Cet équilibre global peut être mis en équation par :

$$\vec{J}_n = 0 = \underbrace{-en\mu_n\vec{E}}_{\vec{J}_{cn}} + \underbrace{eD_n\nabla n}_{\vec{J}_{dn}} \quad (2.11)$$

$$\vec{J}_p = 0 = \underbrace{ep\mu_p\vec{E}}_{\vec{J}_{cp}} - \underbrace{eD_p\nabla p}_{\vec{J}_{dp}} \quad (2.12)$$

Cet état est appelé équilibre thermodynamique. Il correspond à une stabilité macroscopique composée d'une multitude de mouvements microscopiques qui se compensent. La résistivité ρ du substrat est un des paramètres importants. Elle est exprimée en fonction de la mobilité $\mu_{n,p}$ des porteurs majoritaires et du dopage $N_{D,A}$ du substrat. En considérant un substrat dopé de type N, on écrit :

$$\rho = \frac{1}{\mu_n e N_D} \quad (2.13)$$

Le silicium utilisé dans la fabrication des détecteurs a une résistivité de l'ordre de $\rho = 10 \text{ k}\Omega\cdot\text{cm}$. Cela correspond à un faible dopage du substrat $N_D = 4,4 \cdot 10^{11} \text{ cm}^{-3}$. Nous prendrons ces valeurs pour les applications numériques qui suivent.

2.2.1.2 Calcul des caractéristiques de la zone de déplétion

La barrière de potentiel est la différence de potentiel entre les zones de type N et celles de type P. Elle est notée Φ_{bi} ou V_{bi} et est calculée à partir de l'équation du courant total d'un des porteurs de charge (équation 2.11 ou 2.12). Le profil de ce potentiel est présenté sur la figure 2.5 (d) en prenant pour origine le potentiel dans la zone non déplétée de type P. En intégrant cette équation sur la perpendiculaire à la jonction, on détermine l'intégrale du potentiel au travers de la zone de déplétion (la barrière de potentiel de la jonction PN) :

$$\vec{J}_n = -en\mu_n\vec{E} + eD_n\frac{dn}{dx} = 0 \quad \Rightarrow \quad \int_{-x_p}^{x_n} \frac{d\Phi}{dx} dx = \frac{D_n}{\mu_n} \int_{-x_p}^{x_n} \frac{1}{n} \frac{dn}{dx} dx = V_{bi} \quad (2.14)$$

La loi d'action des masses permet d'écrire :

$$n(x_n) = N_D \quad \text{et} \quad n(x_p) = \frac{n_i^2}{N_A} \quad (2.15)$$

En remplaçant la constante de diffusion D_n avec la relation d'Einstein (voir équation 2.6), la barrière de potentiel de la jonction V_{bi} s'écrit :

$$V_{bi} \simeq \frac{k_B T}{e} \ln \left(\frac{N_D N_A}{n_i^2} \right) \quad (2.16)$$

Cette relation est valable si l'on considère que tous les atomes dopants sont ionisés et que la concentration en porteurs de charge libres est équivalente à la concentration en sites

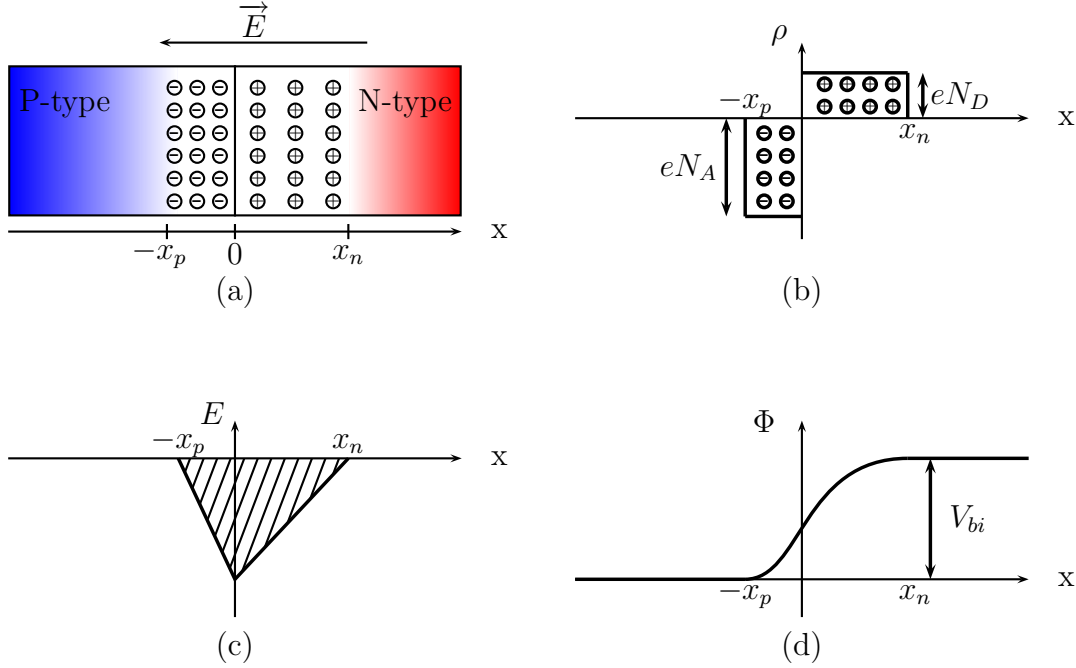


FIGURE 2.5 – Représentation d’une jonction PN abrupte avec ses caractéristiques électriques. (a) Schéma de la jonction en 2D. (b) Distribution des charges. (c) Distribution du champ électrique. (d) Distribution du potentiel.

dopants. La barrière de potentiel pour un capteur en silicium est généralement autour de $V_{bi} \simeq 0,5 \text{ V}$.

L’application d’une tension V_b dans la même direction que la barrière de potentiel V_{bi} permet l’évacuation de porteurs libres supplémentaires et l’élargissement de la zone de déplétion. La jonction est alors dite polarisée en inverse. La largeur W_d de cette zone de déplétion est déterminée par les positions $-x_p$ et x_n , comme indiqué sur la figure 2.5. La largeur totale est donc donnée par $W_d = x_n + x_p$,

$$W_d = \sqrt{\frac{2\epsilon_0\epsilon_{Si}}{e} \frac{N_A + N_D}{N_A N_D} (V_b + V_{bi})} \quad (2.17)$$

Généralement, l’électrode de collection est une zone mince fortement dopée p^+ dans un substrat N faiblement dopé. Cette structure nous permet la simplification de l’équation de la largeur de la zone de déplétion en posant $N_A \gg N_D$,

$$W_d = \sqrt{\frac{2\epsilon_0\epsilon_{Si}}{e} \frac{V_b + V_{bi}}{N_D}} \quad (2.18)$$

En utilisant l’équation 2.18, on peut déterminer la tension V_b de polarisation inverse minimale permettant de dépléter entièrement le substrat d’épaisseur d . On appelle cette

tension $V_{\text{dépl}}$. Elle est exprimée pour $W_d = d$ par :

$$V_{\text{depl}} = \frac{eN_D d^2}{2\epsilon_0 \epsilon_{Si}} - V_{bi} \quad (2.19)$$

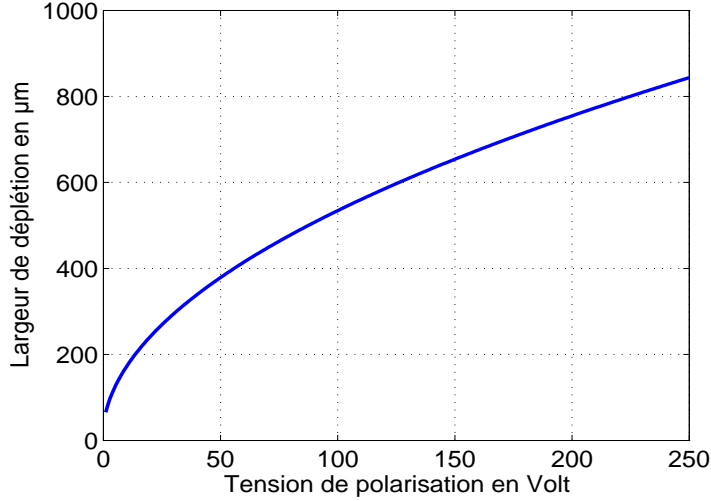


FIGURE 2.6 – Évolution de la largeur de la zone de déplétion en fonction de la tension de polarisation.

La largeur de déplétion est tracée sur la figure 2.6 en fonction de la tension de polarisation du substrat V_b appliquée. Ce tracé a été obtenu en considérant un substrat de type N faiblement dopé ($N_D = 4,4 \cdot 10^{11} \text{ cm}^{-3}$). Il représente la fonction reliant la largeur de déplétion à la tension de polarisation. On peut, par exemple, retenir deux valeurs clés. Pour un substrat en silicium de $300 \mu\text{m}$ d'épaisseur, la tension de déplétion seuil est de 30 V, et pour une épaisseur de $500 \mu\text{m}$, elle est de 90 V.

2.2.2 Collection des charges

La charge créée dans le substrat dépend de l'énergie E_p de création d'une paire électron-trou. En notant E l'énergie de la particule incidente et n_p le nombre de paires électron-trou, on a :

$$n_p = \frac{E}{E_p} \quad (2.20)$$

Le tableau 2.1 recense les principales caractéristiques des matériaux les plus couramment utilisés pour la détection de particules dans les détecteurs à semiconducteurs.

La sélection d'un matériau pour obtenir un bon détecteur dépend de plusieurs paramètres :

Matériau	Z	Densité	E_g	E_p	μ_n	τ_{e^-}	μ_p	τ_{p^+}
Unité		g/cm ⁻³	eV	eV	cm ² /(Vs)	s	cm ² /(Vs)	s
Si	14	2,32	1,12	3,60	1 450	1.10 ⁻³	450	2.10 ⁻³
Ge	32	5,33	0,67	2,96	3 900	1.10 ⁻³	1 900	1.10 ⁻³
AsGa	32	5,32	1,43	4,30	8 000	10.10 ⁻⁹	400	100.10 ⁻⁷
CdTe	50	5,85	1,52	4,43	1 100	3.10 ⁻⁶	100	2.10 ⁻⁶
Cd _{0,9} Zn _{0,1} Te	49,1	5,78	1,57	4,64	1 000	3.10 ⁻⁶	80	1.10 ⁻⁶
Diamant	6	3,52	5,5	13,00	1 800		1 200	
a-Si	14	2,30	1,80	4,00	1	7.10 ⁻⁹	5.10 ⁻³	4.10 ⁻⁶
a-Se	34	4,30	2,20	7,00	5.10 ⁻³	1.10 ⁻⁶	1,4.10 ⁻¹	1.10 ⁻⁶
HgI ₂	62	6,40	2,13	4,20	100	1.10 ⁻⁶	4	1.10 ⁻⁵
PbI ₂	62,7	6,20	2,32	4,90	8		2	

TABLE 2.1 – Recensement des principales caractéristiques des matériaux utilisés pour la détection de particules

- l'épaisseur d du substrat doit être déterminée en fonction du temps de vie τ des porteurs de charge et de leur vitesse de déplacement v exprimée par l'équation 2.8. On obtient alors :

$$\frac{d}{v} = \frac{d}{\mu E} \ll \tau \quad (2.21)$$

- la largeur de la bande interdite E_g est déterminante pour le courant de fuite. Le taux de génération-recombinaison dépend de cette valeur. Ainsi, pour réduire le courant de fuite, on choisit de préférence des matériaux présentant une large bande interdite ;
- l'énergie de création d'une paire électron-trou fixe le nombre de paires créées par une particule incidente. Pour la réalisation de détecteurs possédant une bonne résolution en énergie, en spectroscopie par exemple, des matériaux avec une faible énergie de création de paires sont préférés ;
- pour la détection de photons de haute énergie, toute l'attention doit être portée sur la densité du matériau et au numéro atomique effectif Z du matériau. Cependant, les cristaux semiconducteurs actuels de haut Z et de forte densité (AsGa et CdTe) ont une assez faible durée de vie des porteurs et notamment des trous. Il faut alors faire un compromis avec l'épaisseur du détecteur.

L'idée d'utiliser une jonction inhomogène PN pour la détection de particules consiste à dépléter entièrement le volume de détection (par exemple, $W_d = d = 500 \mu\text{m}$) pour faciliter la collection des charges. En effet, la déplétion permet de "vider" le volume de porteurs de charges libres et ainsi d'éviter la recombinaison des charges durant leur parcours de collection. Ainsi, le courant induit par les charges collectées donne une image fidèle de l'énergie de la particule incidente.

Les électrons et les trous libres créés par le rayonnement se déplacent sous l'influence d'un champ électrique dans la jonction PN. Le temps de parcours de ces charges dans le

volume du capteur est appelé temps de collection, il dépend du champ électrique $E(x)$ défini par :

$$E(x) = \frac{2(V_b + V_{bi})}{W_d} \left(1 - \frac{x}{W_d}\right) \quad (2.22)$$

avec V_b , la tension de polarisation inverse appliquée aux bornes de la jonction PN, V_{bi} , la barrière de potentiel de la jonction (équation 2.16), W_d , la profondeur de déplétion (équation 2.18), et x , la profondeur dans le volume avec $x = 0$ sur la jonction (figure 2.7 (a)). En admettant l'hypothèse de l'absence de piège dans le substrat, on peut approximer le champ électrique dans le volume suivant la direction perpendiculaire aux électrodes, comme étant linéairement décroissant depuis son maximum (à la jonction PN) jusqu'à zéro (sur le contact du *backplane*). Généralement, pour s'assurer que le volume est entièrement déplété, la tension de polarisation est toujours supérieure à la valeur limite de déplétion totale $V_b > V_{depl}$ (voir équation 2.19), on dit que le capteur est sur-déplété. La tension au-delà de V_{depl} ajoute alors une composante uniforme au champ électrique :

$$E(x) = \underbrace{\frac{2V_{di}}{d}}_{E_0} \left(1 - \frac{x}{d}\right) + \underbrace{\frac{V_b - V_{di}}{d}}_{E_{ovd}} \quad (2.23)$$

avec $V_{di} = V_{depl} + V_{bi}$, étant définie comme la tension interne de déplétion, et E_{ovd} , la composante uniforme du champ électrique ajoutée par la sur-déplétion. Les profils du champ électrique en fonction de la distance x aux électrodes dans le semiconducteur sont présentés sur la figure 2.7.

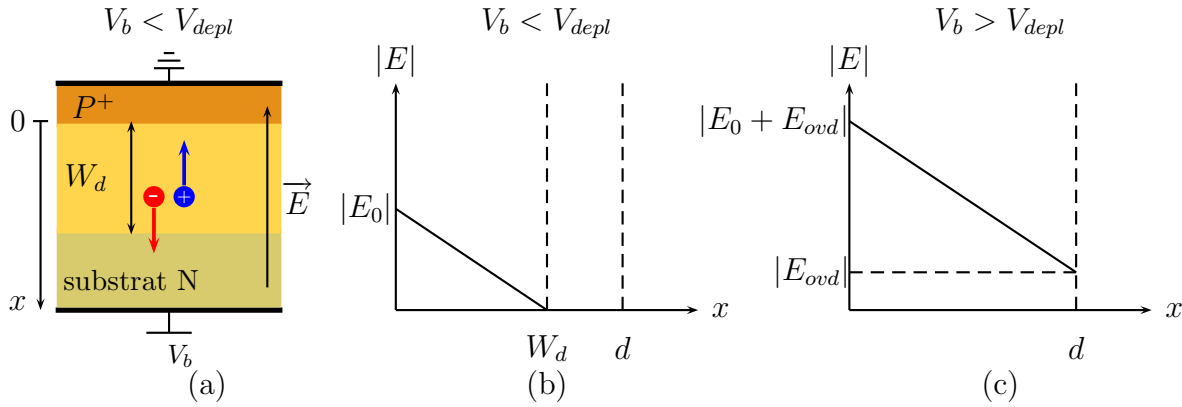


FIGURE 2.7 – Collection de charges dans une diode PN en régime de sous-déplétion et de sur-déplétion. (a) Schéma de principe de la diode en régime de sous-déplétion. Évolution du champ électrique en fonction de la profondeur x dans la diode en régime de sous-déplétion (b) et en régime de sur-déplétion (c).

La sur-déplétion permet la réduction du temps de parcours des charges $t(x)$. Pour une charge partant d'une position en x_0 jusqu'à une position quelconque en x , $t(x)$ peut être

exprimé à partir de l'équation de la vitesse de déplacement locale des porteurs de charge ($v(x) = \mu E(x)$) :

$$t(x) = \int_{x_0}^x \frac{1}{v(x)} dx = \frac{1}{\mu} \int_{x_0}^x \frac{1}{E_0 \left(1 - \frac{x}{d}\right) + E_{ovd}} dx$$

$$t(x) = \frac{d}{\mu E_0} \ln \left[\frac{E_0 + E_{ovd} - E_0 \frac{x}{d}}{E_0 + E_{ovd} - E_0 \frac{x_0}{d}} \right]$$

Pour un porteur collecté sur une électrode, on parle de temps de collection t_c . Dans le cas où il est créé initialement en $x_0 = d$ et collecté à l'opposé du volume en $x = 0$, le temps de collection t_c est :

$$t_c = \frac{d}{\mu E_0} \ln \left(1 + \frac{E_0}{E_{ovd}} \right) \quad (2.24)$$

Cette équation est valable aussi bien pour un électron ($\mu = \mu_n$) que pour un trou ($\mu = \mu_p$). Dans le cas d'une sur-déplétion très importante $E_{ovd} \gg E_0$, on peut faire l'approximation : $\ln \left(1 + \frac{E_0}{E_{ovd}} \right) \approx \frac{E_0}{E_{ovd}}$. L'expression du temps de collection devient alors :

$$t_c \approx \frac{d}{\mu E_{ovd}} \quad (2.25)$$

L'expression générale de ce temps de collection 2.24 peut être réécrite en termes de tension 2.24 :

$$t_c = \frac{d^2}{2\mu V_{di}} \ln \left(\frac{V_b + V_{di}}{V_b - V_{di}} \right) \quad (2.26)$$

La même résolution peut être obtenue avec un volume sous-déplété. Dans ce cas, le temps de collection s'exprime [Spi07] :

$$t(x_0) = \underbrace{\frac{\epsilon_0 \epsilon_{Si}}{\mu e N_D}}_{\tau} \ln \left(\frac{W_d}{W_d - x_0} \right) \quad (2.27)$$

L'évolution des temps de collection pour des électrons et des trous en fonction de la tension de déplétion est représentée sur la figure 2.8. Pour cet exemple, nous considérons un substrat en silicium de type N et de résistivité $10 \text{ k}\Omega \cdot \text{cm}$ de $500 \mu\text{m}$ d'épaisseur. La mobilité des porteurs de charge est déterminée en fonction du dopage [Tsi03]. Dans cette application, on prend $\mu_n = 1350 \text{ cm}^2/\text{V/s}$ et $\mu_p = 480 \text{ cm}^2/\text{V/s}$. La tension de déplétion seuil est donnée à titre de repère : $V_{depl} = 90 \text{ V}$.

Le graphique de gauche présente l'évolution du temps de collection des charges pour le cas d'un substrat sous-déplété ($V_b < V_{depl}$), et celui de droite pour un substrat sur-déplété ($V_b > V_{depl}$). Pour un capteur de $500 \mu\text{m}$ d'épaisseur, et pour une tension de déplétion deux fois supérieure à la limite $V_{depl} = 90 \text{ V}$, le temps de collection moyen des trous est de l'ordre de 30 ns .

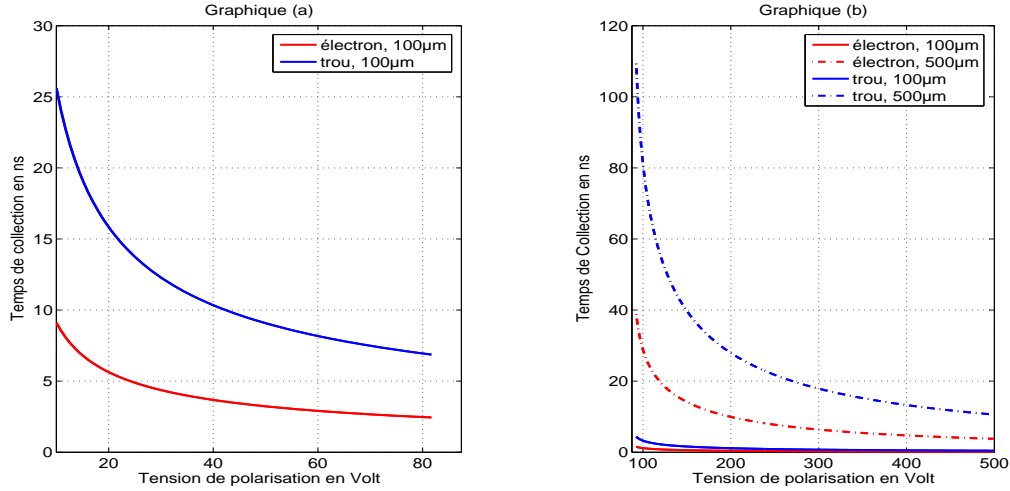


FIGURE 2.8 – Évolution du temps de collection des porteurs de charge dans un substrat en silicium de résistivité 10 kΩ.cm en fonction de la tension de polarisation. Graphique (a) : cas d'un capteur sous-déplété pour des porteurs de charge parcourant une distance de 100 μm. Graphique (b) : cas d'un capteur sur-déplété pour des porteurs de charge parcourant des distances de 100 μm et 500 μm.

2.2.3 Formation du signal

Contrairement aux idées reçues, le signal n'est pas formé par la collection des charges mais par leur mouvement. Dès que des paires électron-trou sont créées, les charges positives et négatives sont séparées par le champ électrique régnant dans le substrat. Un signal est alors immédiatement induit dans les électrodes et ce, sans qu'aucune charge n'ait été collectée. Le signal décroît au fur et à mesure que les charges sont collectées et prend fin avec la collection de la dernière charge libre dans le volume. Pour étudier la formation d'un signal, considérons un détecteur non segmenté avec deux plans infinis, représenté sur la figure 2.9 (a). Cette étude peut être menée en faisant le bilan énergétique dans la capacité formée par les deux électrodes. L'énergie stockée dans une capacité est déterminée par :

$$E = \frac{1}{2} CV_b^2 \quad (2.28)$$

Supposons alors qu'une paire électron-trou est créée à une distance x de l'électrode en 0. La mise en mouvement de ces porteurs de charge par le champ électrique modifie l'énergie dans le détecteur. Étant donné la loi de conservation de l'énergie, la variation d'énergie δE sur l'électrode en 0 s'exprime alors comme la somme des travaux des forces appliquées aux deux porteurs de charge. Considérons comme seule force appliquée, un champ électrique E normalisé par une différence de potentielle $V_b = 1V$. La variation d'énergie $dE = CV_b dV_b$

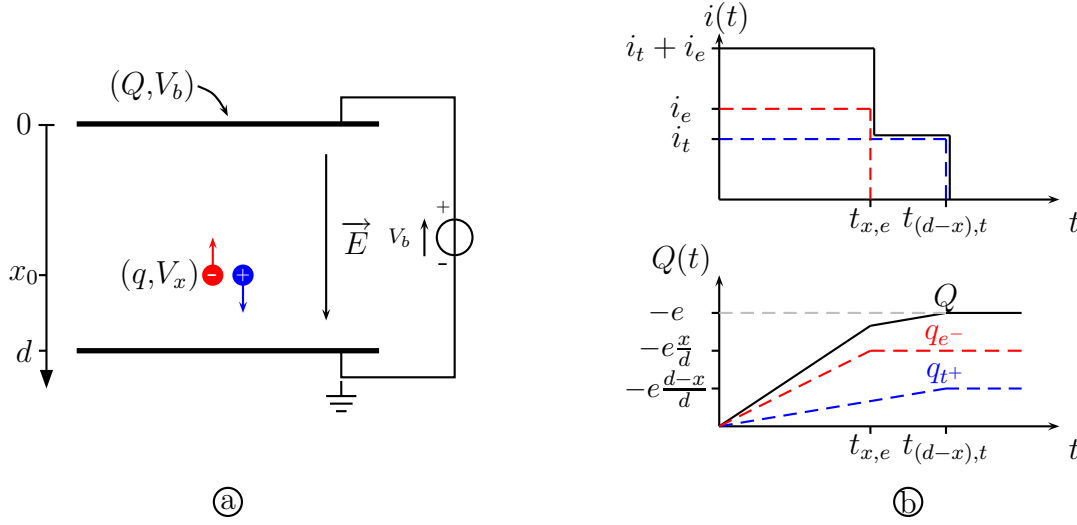


FIGURE 2.9 – Principe de formation d'un signal dans une capacité. (a) Modélisation simplifiée d'un détecteur infini. (b) Profil du courant et de la charge induit sur l'électrode de collection.

est alors équivalente à la variation de charge dQ , on peut donc écrire :

$$dQ = dE = \sum W \quad (2.29)$$

$$dQ = q_t(\vec{E} \cdot \vec{x}_t)dx + q_e(\vec{E} \cdot \vec{x}_e)dx \quad (2.30)$$

Avec, \vec{x}_t et \vec{x}_e les vecteurs élémentaires du parcours des porteurs de charge positive et négative et q_t , q_e , leur charge respective. En dérivant par rapport au temps l'expression de la charge 2.30, on obtient l'équation du courant induit $i(t)$:

$$i(t) = \frac{dQ}{dt} = q_t(\vec{E} \cdot \vec{v}_t) + q_e(\vec{E} \cdot \vec{v}_e) \quad (2.31)$$

Afin de réaliser une étude générale, le potentiel de polarisation, et donc le champ électrique, sont normalisés. En posant $V_b = 1 \text{ V}$, on obtient $|\vec{E}| = \frac{1}{d}$. L'expression 2.30 met en évidence une variation de charge induite par le déplacement des porteurs de charges dans le détecteur.

$$i(t) = \frac{e v_t}{d} - \frac{-e v_e}{d} = \frac{e}{t_{d,t}} + \frac{e}{t_{d,e}} \quad (2.32)$$

Dans cette expression, $t_{d,(t,e)}$ représente les temps de parcours du trou et de l'électron sur une distance d . Les contributions induites par le déplacement des deux porteurs sont de même signe et s'ajoutent. Le déplacement d'un porteur de charge induit un courant constant durant toute la durée du déplacement. Les profils des courants induits sont représentés sur la figure 2.9 (b) ainsi que le courant total (somme des deux contributions). Entre les figures 2.9 (a) et (b), les échelles sont conservées en considérant une mobilité des électrons trois fois supérieure à celle des trous.

La variation de la charge sur l'électrode de collection s'exprime comme l'intégrale de ce courant :

$$Q = \int_0^{t_{(d-x),t}} i_t(t) dt + \int_0^{t_{x,e}} i_e(t) dt \quad (2.33)$$

$$Q = \frac{e}{t_{d,t}} t_{(d-x),t} + \frac{e}{t_{d,e}} t_{x,e} = e \frac{d-x}{d} + e \frac{x}{d} = e \quad (2.34)$$

La variation totale de la charge sur une électrode est donc égale au nombre de paires créées dans le détecteur. Les contributions aux variations de la charge Q induites par les deux types de porteur ainsi que sa variation totale sont tracées sur la figure 2.9 (b).

2.2.3.1 Cas d'un détecteur segmenté

L'étude présentée dans cette partie traite de la formation d'un signal dans les électrodes d'un détecteur segmenté dans une seule direction (détecteurs à micro-pistes). Le raisonnement suivi, et présenté dans [Pro39], consiste à superposer deux modèles. L'un étant une représentation classique du détecteur avec le champ électrique \vec{E} dit "réel", dans lequel la trajectoire et la vitesse des porteurs de charge sont déterminées. L'autre est une représentation d'un champ électrique \vec{E}_w dit "virtuel" (voir figure 2.10), obtenu en considérant le potentiel de l'électrode étudiée à 1 V et celui de toutes les autres à 0 V. La charge totale

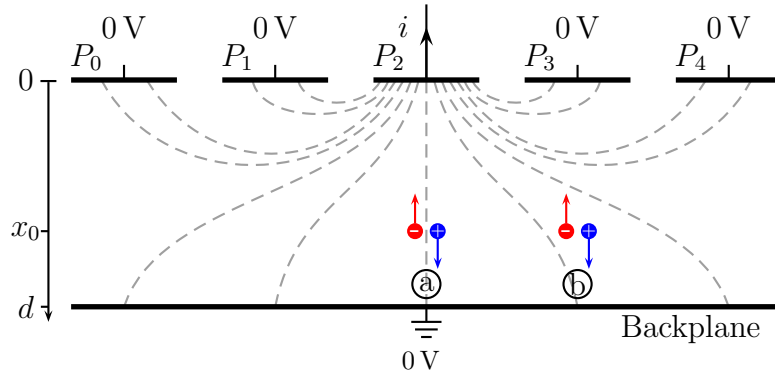


FIGURE 2.10 – Superposition d'un champ électrique virtuel et pondéré sur le mouvement de charges libres dans un substrat déplété [Rad86].

induite sur l'électrode P_2 est déterminée en intégrant les lignes du champ électrique sur le parcours des porteurs de charge :

$$Q(t) = \int_0^t i(t) dt = q_t \int_{x_0}^d (\vec{E}_w \cdot \vec{x}_t) dx + q_e \int_{x_0}^0 (\vec{E}_w \cdot \vec{x}_e) dx \quad (2.35)$$

Ainsi, dans le cas d'une paire électron-trou créée dans le détecteur tel que le déplacement des porteurs de charge soit colinéaire au champ électrique "virtuel" \vec{E}_w ; les expressions de

la charge Q induite et du courant $i(t)$ induit sont identiques à celles déterminées en 2.30 et 2.31. Dans le cas général où le vecteur de déplacement des porteurs de charges n'est pas colinéaire à \vec{E}_w , la résolution de l'intégrale du champ virtuel sur le parcours des porteurs de charge donne :

$$Q = q_t (V(d) - V(x_0)) + q_e (V(0) - V(x_0)) = e (V(d) - V(0)) \quad (2.36)$$

On peut alors distinguer deux cas :

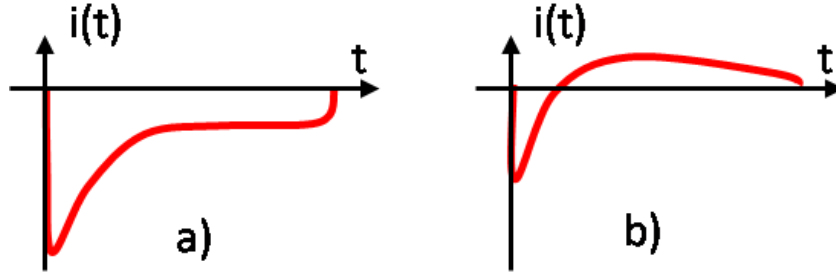


FIGURE 2.11 – Profil des courants induits dans l'électrode P_2 en fonction de l'électrode de collection des porteurs de charge. Collection des charges par (a) l'électrode P_2 , (b) l'électrode P_3 .

- Si l'électron est collecté en $x = 0$ sur la piste P_2 , la charge induite sur cette électrode est $Q = -e$ (figure 2.11 (a)).
- Si l'électron est collecté en $x = 0$ sur une autre piste que P_2 , la charge induite sur cette électrode est $Q = 0$. Le profil du courant induit est alors composé de deux parties de polarités et d'intégrales opposées (figure 2.11 (b)).

Les amplificateurs des électroniques de lecture connectées aux électrodes doivent être conçus avec une constante de temps d'intégration supérieure à la durée du signal afin d'intégrer la totalité de la charge. Dans ces conditions, le cas de la figure (b) n'est pas compromettant puisque la charge totale induite est nulle.

2.3 Segmentation des détecteurs en deux dimensions

Cette partie traite uniquement des détecteurs à comptage, pour lesquels chaque interaction d'une particule avec le détecteur produit un signal (voir paragraphe 2.2.3 pour la formation d'un signal) permettant d'identifier la position et l'énergie de la particule incidente. À l'origine, ces détecteurs étaient utilisés uniquement pour la spectrométrie et ne permettaient pas d'avoir véritablement une information spatiale. Leur évolution, depuis le milieu du siècle dernier jusqu'à aujourd'hui, a été conduite par l'amélioration des procédés technologiques de fabrication des semiconducteurs. Dans les années 1970, d'énormes

progrès ont été réalisés sur l'oxydation du silicium, comme la réalisation de jonction PN par implantation ionique et par les procédés de lithographie. Toutes ces évolutions technologiques ont permis la fabrication en 1980 du premier volume de détection entièrement déplété [Kem80]. Il s'agissait d'une diode en silicium de $100\ \mu\text{m}$ d'épaisseur polarisée en inverse avec une tension de 100 V.

2.3.1 Segmentation des détecteurs

Différents concepts sont apparus au fil des années et des progrès technologiques avec pour but d'obtenir une information spatiale sur le rayonnement détecté. Certains détecteurs utilisent le principe de la division des charges sur une piste résistive [Lut99]. Des électrodes qui permettent la collection du signal, sont disposées de chaque côté de cette piste et la position initiale des charges est estimée en fonction du rapport des amplitudes entre les signaux sur chacune des électrodes. Un autre principe plus simple, mais bien plus coûteux en électronique, consiste à diviser la diode en plusieurs régions parallèles et à lire chacune de ces régions séparément. Dans un premier temps, ces détecteurs ont été divisés en pistes [Hei80] [Bel83] (détecteur à micro-pistes) délivrant une information spatiale sur une dimension. Les pistes sont des diodes fabriquées par implantation ionique, sur lesquelles un dépôt métallique est réalisé pour extraire les signaux. L'électronique de lecture est ensuite connectée à l'extrémité des pistes par *wire-bonding*. Pour avoir une information en deux dimensions, il est nécessaire de disposer deux épaisseurs de micro-pistes rapprochées et orientées dans des directions différentes. La figure 2.12 représente le schéma général d'un détecteur à micro-pistes double faces. Le premier détecteur à micro-pistes double faces a été réalisé en 1989 [Hol89]. La position d'une interaction dans le plan est déterminée lorsqu'un signal est détecté simultanément sur une piste de chacun des deux plans. Le croisement des pistes fournit une position en deux dimensions. Le principal inconvénient de cette technologie vient du risque d'ambiguïté lorsque plusieurs interactions quasi-simultanées interviennent. Dans l'exemple illustré sur la figure 2.13, trois interactions ont lieu quasi-simultanément. Les positions d'interaction fournis par le système de détection sont représentés par des croix et des ronds en fonction de l'exactitude de la reconstruction. Pour n interactions simultanées, le système interprète $n^2 - n$ interactions "fantômes" en plus des réelles.

2.3.2 Détecteurs à pixels hybrides

Afin de s'affranchir des comptages fantômes et d'obtenir un seul plan de détection, les détecteurs ont ensuite été segmentés dans les deux directions. En fonction du nombre et de la taille des cellules élémentaires, on utilise le terme *détecteur à pads* lorsque chaque élément possède une connexion spécifique vers l'extérieur, et le terme *détecteur à pixels* lorsque les éléments doivent être connectés par soudure à micro-bille (ou *bump-bonding*).

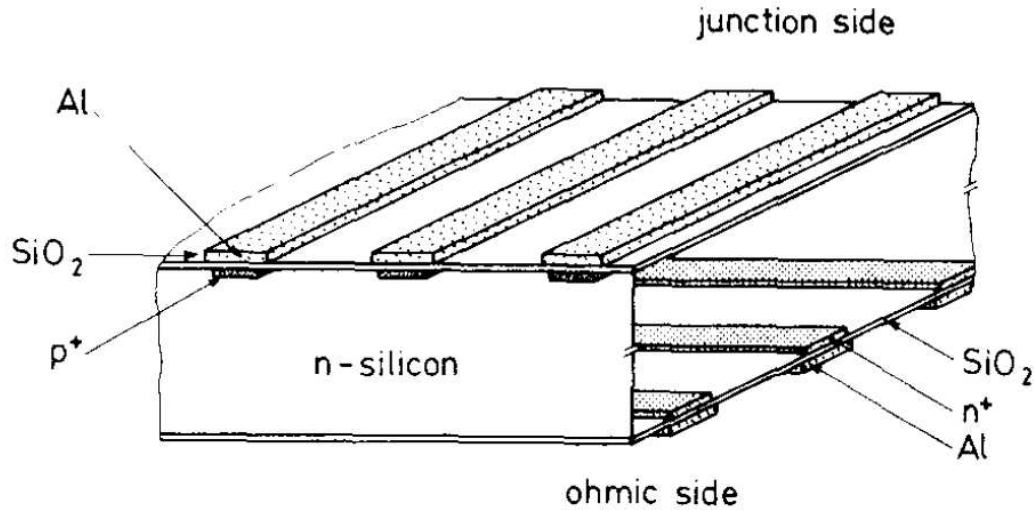


FIGURE 2.12 – Schéma d'un détecteur à micro-pistes double faces [Hol89]. Dans cet exemple, les pistes sont implantées en P⁺ sur un substrat en silicium de type N. La métallisation est réalisée avec de l'aluminium.

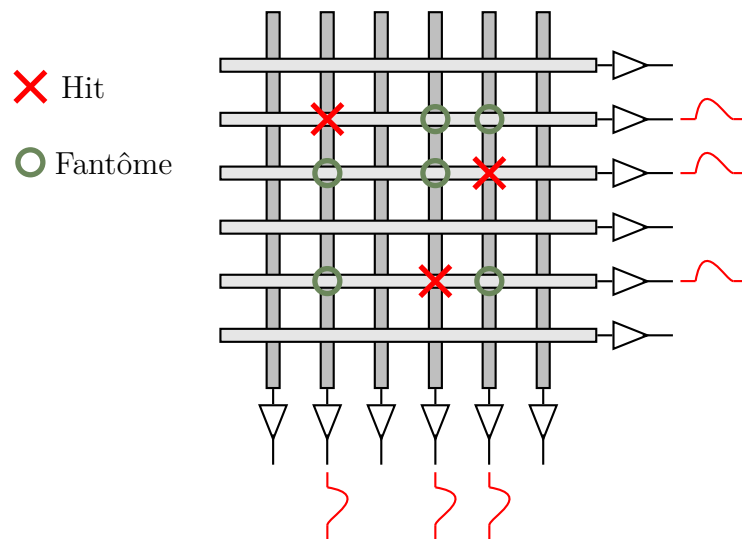


FIGURE 2.13 – Représentation de l'apparition d'une ambiguïté dans la détection de particules avec un détecteur à micro-pistes double faces

Une des difficultés dans la réalisation d'un détecteur à pixels provient de la grande densité de connexions entre le détecteur et l'électronique de lecture. La figure 2.14 représente une vue schématique d'un détecteur à pixels hybrides.

Le capteur et l'électronique sont segmentés avec la même géométrie. Les deux parties sont

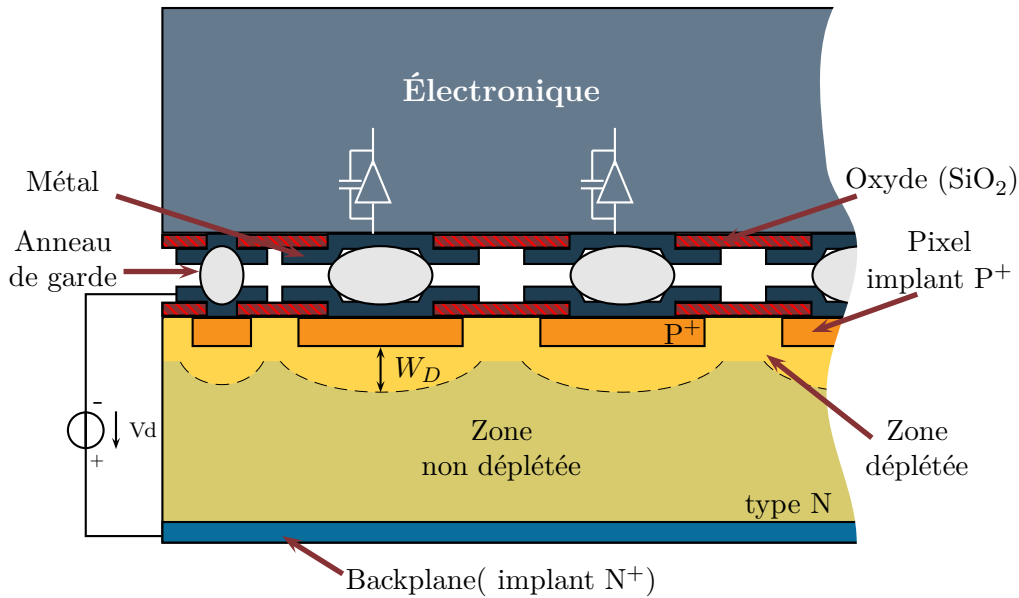


FIGURE 2.14 – Vue schématique d'un détecteur à pixels hybrides

connectées par la technologie dite de *flip-chip* [Asg02]. En comparaison avec les autres détecteurs bi-dimensionnels à conversion directe détaillés dans la partie 1.2.3, cette technologie présente l'intérêt particulier de découpler la partie capteur de la partie électronique. Il est alors possible d'utiliser des substrats spécifiques avec des densités supérieures à celle du silicium (AsGa, Cd(Zn)Te, ...). L'électronique est fabriquée avec les technologies usuelles de l'industrie du semiconducteur, ce qui permet une grande densité de transistors et ainsi l'implantation dans chaque pixel d'une intelligence et d'une chaîne de traitement du signal complète.

La couche capteur peut être réalisée avec quatre types de structures différentes en fonction du dopage des électrodes et du substrat. Les électrodes de collection peuvent être obtenues par un dopage de type N⁺ ou P⁺ dans un substrat de type N ou P. La manière la plus simple et la moins onéreuse est de placer des implants (pixels) dopés P⁺ sur un substrat de type N. La tension de déplétion est appliquée entre ces implants et le plan arrière du substrat (*backplane*). Ce plan possède un contact ohmique obtenu par l'implantation d'une zone N⁺ recouverte d'aluminium (voir figure 2.14). L'application d'une tension V_b augmente la zone de déplétion qui croît à partir des pixels (jonction de la diode P⁺N, voir paragraphe 2.2.1). En fonction du type de détecteur réalisé, les pixels ne collectent pas le même type de porteur de charge, et la polarité du signal traité par l'électronique est différente.

2.4 Effet des radiations

Une étude des interactions rayonnement-matière est présentée en section 1.1. Toutes les interactions n'y sont pas listées, cette étude ne concerne que les interactions utiles pour l'imagerie biomédicale ou pour la science des matériaux. Le lecteur peut se référer à [Sie65] pour des études complètes. Les caractéristiques électriques des détecteurs et des électroniques subissent des dérives provoquées par leur exposition au rayonnement. Les effets résultants de ces interactions sont généralement classés en deux catégories [Wun97] :

- les dommages dans le substrat : ils résultent de défauts dans le réseau cristallin, causés par les pertes d'énergies non-ionisantes ou NIEL (*non ionizing energy losses*). Ces dommages ont une réelle influence uniquement dans le substrat de la partie capteur.
- les effets de surface : ils résultent d'une ionisation des couches de passivation (par exemple les oxydes). Les conséquences de ces effets se font principalement ressentir sur la partie électronique.

Les interactions rayonnement-matière induisent les mêmes dommages, que ce soit dans le capteur ou dans la couche d'électronique. Seules leurs conséquences sont différentes. En fonction de la tenue aux radiations recherchée, différentes améliorations sont réalisables. On dit d'une électronique qu'elle est tolérante aux radiations si la technologie est choisie pour sa tolérance aux effets de surface. Ce choix se fait principalement par rapport aux couches de passivation (SiO_2). Par contre, si l'on veut réellement rendre le détecteur résistant aux radiations, on peut d'une part réaliser un design spécifique en utilisant par exemple des transistors ronds pour limiter les effets de surface. D'autre part, on peut ajouter un dopage à l'oxygène dans le capteur pour réduire les effets de substrat.

2.4.1 Effets de substrat

Les pertes d'énergies non-ionisantes produisent des effets permanents comme le déplacement de noyaux dans le réseau cristallin, laissant une structure localement désordonnée. Une particule de haute énergie peut transmettre suffisamment d'énergie au noyau pour lui permettre de s'extraire de son site. Pour des particules de très haute énergie, ces collisions peuvent provoquer une transmutation du noyau et une pollution locale du substrat par les fragments libres du noyau. Ces fragments sont très fortement ionisés. Lorsqu'un seul noyau est déplacé par une collision, le défaut est ponctuel. Si au contraire le noyau déplacé entre en collision avec au moins un autre noyau et qu'au final plusieurs noyaux sont déplacés, on parle d'un cluster de défauts. Le seuil d'énergie nécessaire pour provoquer le déplacement d'un noyau dépend de la masse de la particule incidente. Les valeurs minimales pour l'électron, le proton, et le neutron, sont données dans le tableau 2.2. Ces valeurs d'énergies sont encore plus élevées dans le cas de l'interaction d'un photon. Pour ces raisons, notre détecteur n'est pas soumis à ces effets de substrat pour des applications

Type de particule	E_{min} pour un défaut ponctuel	E_{min} pour un cluster de défauts
Électron	260 keV	4,6 MeV
Proton ou neutron	190 eV	15 keV

TABLE 2.2 – Énergie de radiation minimale pour la création d’un défaut ponctuel et d’un cluster de défauts dans un volume de silicium en fonction du type de particule [Lut99].

d’imagerie sur faisceau de lumière synchrotron et avec une source de rayons polychromatique utilisée pour l’imagerie biomédicale.

2.4.2 Effets de surface

A la différence des défauts créés dans le substrat, le terme *effets de surface* regroupe l’ensemble des défauts créés dans les couches de passivation, généralement les couches de dioxyde de silicium et ses interfaces Si–SiO₂.

Mis à part la différence de localisation, les effets de substrat et de surface se distinguent par leur origine. Alors que dans un semiconducteur déplété, les créations de paires électron-trou sont recherchées pour la formation d’un signal permettant la détection des particules. Ces mêmes interactions sont dommageables dans un isolant. Cette différence est simplement due au fait que les porteurs de charge ont une grande mobilité dans un semiconducteur rendant les effets transitoires. Au contraire, dans les couches de SiO₂, dont la structure du réseau est amorphe, ils peuvent être bien moins mobiles et se retrouvent souvent piégés. Les effets sont alors semi-permanents.

La figure 2.15 est un diagramme de bandes d’énergie d’une structure MOS (Métal-Oxyde-Semiconducteur) représentant les différents effets de surface qui interviennent suite à une interaction ionisante dans la couche de SiO₂. L’électron et le trou créés par l’interaction d’une particule dans la couche de SiO₂ sont sur deux niveaux d’énergie distincts. Le mécanisme de transport de l’électrons est dessiné en rouge et celui du trou en bleu. Les effets d’interfaces sont représentés par une accumulation de porteurs de charge positive dans le dioxyde de silicium proche de l’interface avec le silicium. Cette accumulation crée alors une couche d’inversion dans le silicium (représentée par une concentration de porteur de charge négative sur la figure). Dans une structure de transistor MOS comme celle de la figure 2.15 ces effets conduisent à un déplacement des tensions de seuil et vont perturber le fonctionnement.

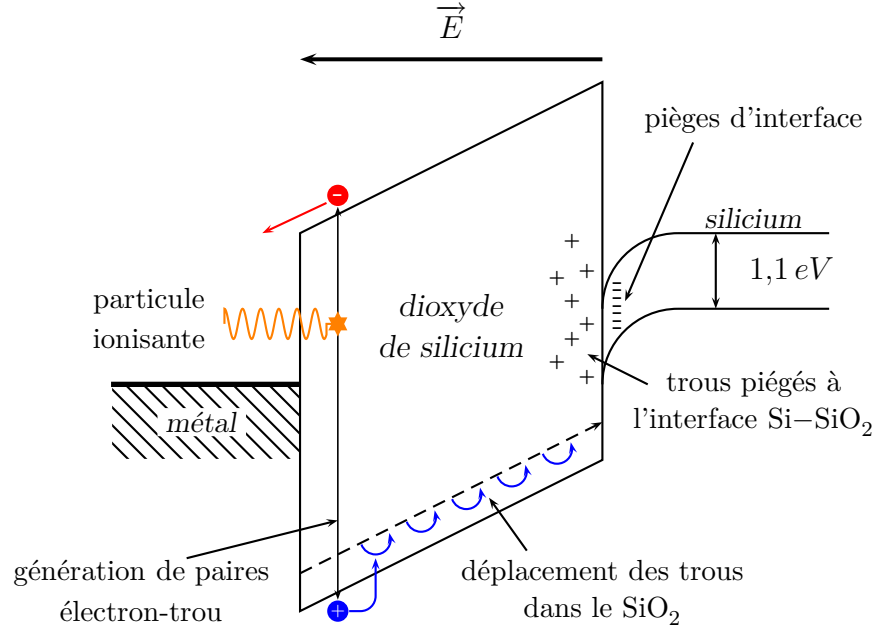


FIGURE 2.15 – Représentation schématique des effets de surface dans un dioxyde de silicium subissant une interaction ionisante [Kou05].

2.4.2.1 Conclusion sur les effets des radiations

L'étude des effets liés aux radiations dépasse le cadre de cette thèse. Par ailleurs, dans les applications qui nous intéressent (imagerie avec lumière synchrotron et imagerie biomédicale avec des sources polychromatiques de laboratoire), le détecteur subit un rayonnement X d'énergie inférieure à 100 keV. L'énergie minimale de création de défauts de substrat est donc bien au-delà des énergies envisagées dans nos applications. Nous avons choisi de développer notre détecteur dans une technologie sub-micronique (IBM $0,25 \mu\text{m}$), en partie pour sa tolérance aux radiations induites par la faible épaisseur d'oxyde. Une description complète des effets des radiations dans les semiconducteurs est présentée dans [Cla02].

XPAD3-S et -C : deux électroniques de lecture

Sommaire

3.1	Définition des besoins	54
3.2	Géométrie générale du circuit	57
3.3	Chaîne préamplificatrice analogique	58
3.4	Gestion des seuils en énergie	85
3.5	Architecture du pixel numérique	88
3.6	Architecture globale du circuit	93
3.7	Mesures mises en œuvre pour limiter la pollution numérique	104
3.8	Topologie	107

Après une brève présentation des besoins en science des matériaux et en imagerie biomédicale, ce chapitre détaillera l'architecture électronique retenue pour la conception des circuits XPAD3. Dans un premier temps, l'électronique des pixels est exposée. Ensuite, nous présenterons l'architecture globale du circuit avant de conclure sur les problématiques spécifiques liées à l'aspect matriciel du circuit.

3.1 Définition des besoins

Les progrès enregistrés au cours de ces dernières années sur les synchrotrons, et plus récemment avec l'arrivée des synchrotrons de troisième génération, permettent d'étendre les applications de l'imagerie X. La faible divergence des faisceaux de lumière synchrotron actuels offre la possibilité de focaliser sur des surfaces toujours plus petites, la taille minimale des échantillons peut être alors réduite. De plus, l'augmentation de la brillance conduit à une réduction des temps d'exposition. Les progrès sont tels qu'aujourd'hui, les performances des détecteurs limitent les expériences [Pur07]. En effet, l'efficacité et le taux maximum de comptage des détecteurs, font que l'intégralité du flux de photons de la source n'est pas utilisée. Cette perte d'information induit un rayonnement supplémentaire qui peut être dommageable pour l'étude d'échantillons sensibles au rayonnement X comme des structures biologiques (fibres, protéines, ...). Par ailleurs, la quantité d'information fournie par l'échantillon est limitée par la dynamique de comptage, la sensibilité, la surface de détection et les résolutions spatiale, temporelle et en énergie des détecteurs. L'émergence de nouvelles technologies de détection est aujourd'hui indispensable pour tirer profit au maximum des lignes de lumière des synchrotrons modernes. La miniaturisation de l'électronique permet d'implémenter toujours plus de fonctionnalités et d'intelligence dans les pixels. Ces innovations permettent aussi d'imaginer de nouvelles applications en imagerie biomédicale à rayons X. Certains paramètres, comme la détectabilité à faible contraste et la dose administrée au sujet, pourraient être grandement améliorés [Nie05],[Ros07].

La suite de cette partie dresse un bilan des besoins en détection pour l'imagerie biomédicale et les expériences sur faisceau de lumière synchrotron.

Temps d'acquisition et temps de lecture

Chaque application possède des exigences particulières. La réduction de la dose de rayonnement nécessaire pour une acquisition est une des priorités de l'imagerie biomédicale. Pour cela, en plus de réduire le bruit à faible statistique, il faut diminuer le temps de lecture des circuits entre chaque image qui provoque une irradiation inutile du sujet. Cette problématique est aussi valable pour certaines expériences sur faisceau de lumière synchrotron dans lesquelles l'échantillon peut être endommagé par les rayons X. Par ailleurs, les besoins en temps d'acquisition sont spécifiques à chaque application. Ils s'étendent de quelques micro-secondes à quelques secondes. Certaines applications nécessitent l'observation d'un événement aléatoire très bref sur une longue période. Finalement, de plus en plus d'applications expriment le besoin de synchroniser l'acquisition sur un événement externe, par exemple avec la structure temporelle du faisceau pour les expériences sur faisceau de lumière synchrotron ou sur le rythme respiratoire ou cardiaque pour l'imagerie biomédicale du petit animal. Il apparaît que le détecteur idéal doit être capable de fonctionner en mode continu (acquisition ininterrompue avec une lecture continue des

pixels), sans limitation dans le temps, avec une bonne précision temporelle et une synchronisation externe rapide [Pur07]. Ces besoins nous ont permis de déterminer l'architecture de lecture du circuit et plusieurs paramètres concernant la problématique de conception mixte (analogique/numérique) dans les pixels. Plusieurs innovations ont été nécessaires pour réaliser un mode continu sans limitation dans le temps et pour obtenir une réduction du temps de lecture des imageurs (diminution voire élimination du temps mort).

Surface du détecteur et résolution spatiale

Les besoins en surface de détection et en résolution spatiale des différentes expériences sur faisceau de lumière synchrotron sont très variés. Par exemple, les expériences de diffraction aux grands angles peuvent se contenter de faibles surfaces de détection (de quelques centimètres carrés à notre standard de $8 \times 12 \text{ cm}^2$) montées sur un bras mobile, alors que celles aux très petits angles (Ultra-SAXS) et *cutting-edge* nécessitent de plus grandes surfaces de détection ($20 \times 20 \text{ cm}^2$ ou plus) pour observer l'ensemble du motif intéressant en une seule acquisition. Le facteur important en terme de résolution est la résolution angulaire. Elle dépend de la résolution spatiale du détecteur et de la distance du détecteur à l'échantillon. En considérant la dimension du spot d'une source de lumière synchrotron ($\sim 50 - 100 \mu\text{m}$), une résolution spatiale du détecteur proche de $100 \mu\text{m}$ est correcte. L'imagerie du petit animal nécessite des imageurs dimensionnés en fonction du sujet. L'ensemble des dimensions des organes d'une souris sont de l'ordre du millimètre ou du centimètre. Les veines mesurent entre 2 mm et $10 \mu\text{m}$ de diamètre [Hui92], mais les biologistes ne concentrent pas leurs intérêts sur les plus fines. Nous avons ainsi déterminé que pour l'imagerie de la souris, un détecteur $8 \times 12 \text{ cm}^2$ avec une résolution de l'ordre de $100 \mu\text{m}$ serait suffisante. Il existe aussi une large gamme d'applications pour lesquelles une résolution de l'ordre de $10 \mu\text{m}$ est requise (en imagerie biomédicale et surtout en astronomie), mais notre développement n'est pas destiné à ces applications.

Résolution et linéarité en énergie

La majorité des lignes de lumière des synchrotrons fonctionne avec des énergies inférieures à 25 keV. Quelques lignes de lumière utilisent des énergies proches de 50 keV, mais elles restent marginales. Les expériences classiques utilisent un seuillage en énergie pour éliminer les différentes sources de bruit de l'électronique. Il est généralement réglé à la demi énergie du faisceau, le seuil minimum doit alors être le plus faible possible. Nous avons identifié qu'une limite de 4 keV est suffisante pour les applications envisagées. D'autres expériences, dites anormales, utilisent le seuillage pour éliminer la fluorescence et récupérer uniquement le signal utile. Les besoins de ces expériences s'expriment en termes de résolution relative en énergie. Le pic le plus important de fluorescence est généralement situé à une énergie 10% inférieure à celle du faisceau, le seuil est donc réglé 5% en dessous de l'énergie du faisceau. On détermine ainsi, que la résolution en énergie doit être d'au moins 0,5 keV

pour un faisceau de 10 keV. Les applications en imagerie X du petit animal nécessitent une dynamique en énergie plus importante, jusqu'à 60 keV, mais les contraintes sur le niveau minimum et la précision du réglage du seuil sont moins contraignantes. Néanmoins, quelle que soit l'application biomédicale, il est important d'avoir une bonne linéarité ($> 90\%$) du gain et du réglage du seuil sur l'ensemble de la dynamique en énergie. Pour réduire la dose administrée au sujet il est important de choisir le matériau le mieux adapté pour chaque application. Le silicium possède une efficacité suffisante jusqu'à 20 keV environ, alors que le tellure de cadmium (CdTe) a une très bonne efficacité jusqu'à 60 keV. Par ailleurs, l'utilisation d'un second seuil pour effectuer un fenêtrage en énergie en temps réel serait souhaitable pour certaines applications biomédicales qui utilisent des agents de contraste comme l'iode ou le gadolinium.

Solution de conception retenue

Le CPPM a participé au développement de la technologie des détecteurs à pixels hybrides pour la physique des hautes énergies (expériences DELPHI et ATLAS au CERN, Genève). Les améliorations apportées par ces détecteurs hybrides (pixels ou micro-pistes) par rapport aux technologies CMOS et CCD sont incontestables, de leur application couronnée de succès en physique des particules [Rad74], à leur utilisation sur faisceau de lumière synchrotron aujourd'hui [Pur07]. Ces améliorations motivent les efforts mis en œuvre pour concevoir des détecteurs encore plus performants et plus intelligents. C'est pour répondre à ces besoins qu'un groupe de recherche du CPPM, aujourd'hui appelé imXgam (imagerie X et gamma), a lancé en 1998 la réalisation d'un premier prototype de détecteur à pixels hybrides (XPAD1, [Bla00] [Del00]) en collaboration avec le groupe D2AM de l'institut Néel à Grenoble. La validation des performances apportées par ce prototype, a conduit à la réalisation d'un second détecteur (XPAD2, [Del02] [Bas05]). Aujourd'hui, les progrès des technologies microélectroniques permettent d'accroître l'intelligence embarquée dans les pixels et d'améliorer les performances de la chaîne de traitement analogique, tout en augmentant la résolution spatiale. Ce chapitre présente la troisième version de notre détecteur (XPAD3) développée pour la science des matériaux [Pan08] et pour l'imagerie biomédicale [Pan07]. Ces développements ont été réalisés en collaboration avec l'institut Néel de Grenoble, et le groupe instrumentation de SOLEIL à Gif sur Yvette. Cette génération de détecteurs à pixels hybrides a été conçue pour améliorer la dispersion et la résolution spatiale des versions précédentes et pour exploiter une technologie pérenne permettant d'assurer une production sur plusieurs années. Nous avons choisi de réaliser des pixels de $130\ \mu\text{m}$ afin de faire le meilleur compromis possible entre intelligence embarquée et résolution spatiale avec la technologie choisie (IBM $0,25\ \mu\text{m}$). Les besoins de l'imagerie biomédicale et des expériences sur faisceau de lumière synchrotron sont différents. Pour concevoir une réponse optimale nous avons donc opté pour deux circuits à l'architecture similaire, avec des caractéristiques optimisées pour chacun des deux milieux. Le circuit dédié aux applications biomédicales est couplé à un capteur en CdTe et est baptisé

XPAD3-C. Il possède un double seuil par pixel. Le circuit dédié aux applications synchrotrons, XPAD3-S, est couplé à un capteur en silicium et possède un unique seuil par pixel.

3.2 Géométrie générale du circuit

Ces deux circuits ont une architecture générale similaire : ils sont divisés en deux parties, une matrice de pixels et une zone de configuration et d'entrées/sorties. Le détecteur final est composé de plusieurs circuits juxtaposés dans une architecture modulaire permettant la réalisation de différentes dimensions de détection. Afin de minimiser la taille des zones mortes lors de l'assemblage du détecteur, nous avons choisi de maximiser la taille du circuit. Cette dimension est, d'une part fixée par la technologie (taille maximale du réticule pour accueillir les deux circuits : $21,420 \times 18,425 \text{ mm}^2$), et d'autre part, par la taille des pixels, déterminée en fonction des besoins détaillés au paragraphe 3.1 (pixels carrés de $130 \mu\text{m}$). La hauteur nécessaire pour la zone de configuration et d'entrée/sortie a été évaluée à moins de 2 mm. La figure 3.1 représente une vue schématique du réticule.

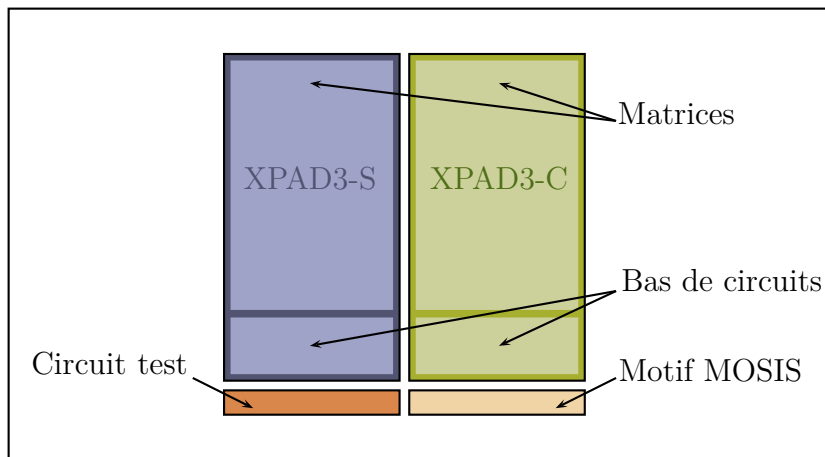


FIGURE 3.1 – Vue schématique du réticule.

Nous avons ainsi déterminé que la matrice doit être composée de 9600 pixels disposés en 80 colonnes de 120 lignes. La conception des circuits sera exposée dans une logique *bottom-up*. Les paragraphes suivants seront consacrés à la description des trois parties du pixel, la chaîne préamplificatrice (voir paragraphe 3.3), la gestion des seuils (voir paragraphe 3.4) et la partie numérique (voir paragraphe 3.5). L'architecture globale du circuit avec la gestion des mémoires, des polarisations et des entrées/sorties sera détaillée dans le paragraphe 3.6.

3.3 Chaîne préamplificatrice analogique

La charge déposée dans le capteur par un photon est collectée sur les électrodes et transmise à la chaîne préamplificatrice du pixel par une micro-bille. Cette charge est l'image de l'énergie du photon incident. Elle est intégrée par le préamplificateur de charge ou CSA (*Charge Sensitive Amplifier*) au travers de sa capacité de contre-réaction C_f . Cette capacité est remise à zéro par une résistance de décharge R_f , créant ainsi une impulsion en tension d'amplitude Q/C_f . L'utilisation d'un CSA est souhaitée pour son faible bruit et l'indépendance de son gain par rapport aux variations de la capacité du capteur, qui est difficile à déterminer. Le signal est ensuite amplifié et filtré à travers un amplificateur de transconductance ou OTA (*Operationnal Transconductance Amplifier*) afin de réduire la bande passante pour diminuer le bruit électronique ramené à l'entrée ou ENC (*Equivalent Noise Charge*). Le signal est converti en courant pour être traité par une chaîne de décision qui sélectionne les signaux à prendre en compte en fonction de leur énergie. Cet étage est constitué d'un (ou deux pour XPAD3-C) comparateur(s) associé(s) à un (deux) système(s) de DAC pour le seuillage et la compensation du niveau continu ou *offset*. La figure 3.2 présente le synoptique de la chaîne de traitement analogique.

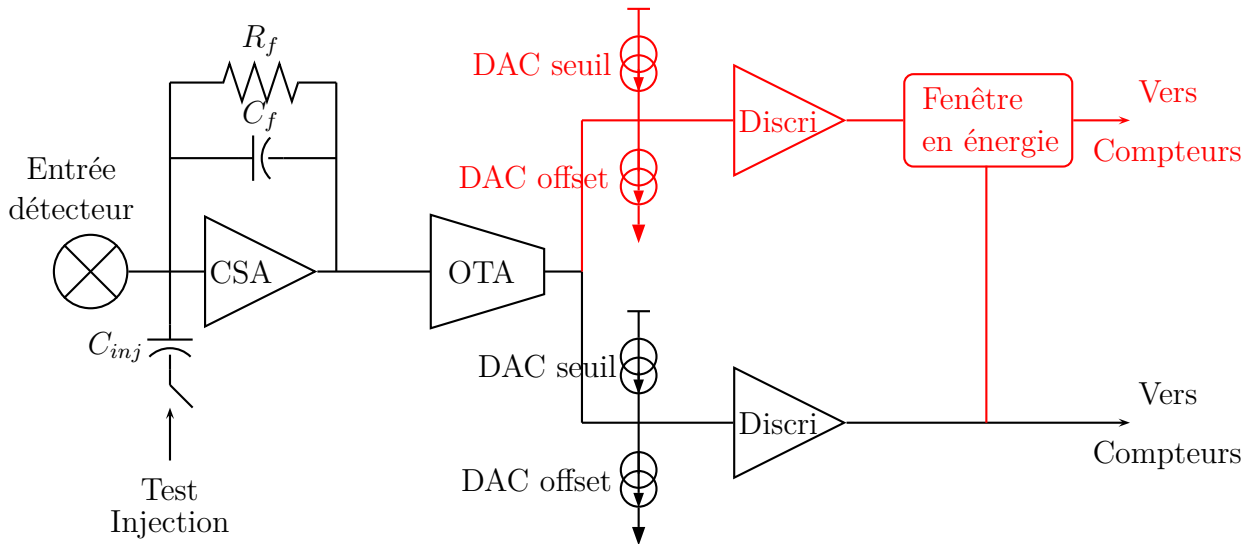


FIGURE 3.2 – Architecture du pixel analogique, la partie en rouge concerne uniquement le circuit XPAD3-C.

3.3.1 Détermination des spécifications

Les pixels des deux circuits ont la même dimension, mais ceux du circuit XPAD3-C comportent une chaîne de décision plus encombrante en raison du second seuil. Pour ces raisons, les performances de la chaîne préamplificatrice des pixels XPAD3-C sont sensiblement réduites par rapport à celles de l'autre circuit. Les spécifications du circuit XPAD3-S sont basées sur les besoins des applications synchrotrons. Le bruit électronique et le pas des DAC de seuil ont été déterminés en fonction des besoins en termes de seuil minimum et de résolution en énergie (voir 3.1).

La résolution en énergie est bien plus contraignante que le seuil minimum de 4 keV, elle est définie par le rapport $\frac{\Delta E}{E}$, avec ΔE , la précision du réglage du seuil. Nous avons en effet déterminé que l'application visée la plus contraignante est celle de fluorescence avec du gallium et un faisceau d'énergie 10,3 keV. La raie de fluorescence la plus importante est située à 9,3 keV. Pour récupérer le signal en limitant les perturbations, on place le seuil 9,8 keV. Ce qui nous laisse une marge de ± 500 eV, soit une équivalence de ± 140 e⁻ avec un capteur en silicium. En réalité, la valeur absolue du seuil en énergie est perturbée par plusieurs facteurs comme le bruit électronique, le pas du DAC de réglage du seuil, les variations de température, de polarisation et la diaphonie. Nous étudierons ici uniquement les deux premiers points (bruit électronique et pas de DAC). Nous avons choisi d'avoir un pas de DAC équivalent à la moitié du bruit électronique afin de ne pas dégrader la résolution en énergie par le réglage du seuil. Ainsi, on obtient $\sigma_{DAC} = \sigma_{bruit}/2$. Les différentes contributions du bruit sont décorrélées, elle s'ajoutent donc quadratiquement. On détermine ainsi qu'avec un bruit électronique de 100 e⁻ rms et un pas de réglage des seuils de 50 e⁻, on obtient,

$$\sigma_{seuil} \geq \sqrt{\sigma_{DAC}^2 + \sigma_{bruit}^2} = 111,8 \text{ e}^- \quad (3.1)$$

La marge de ± 140 e⁻ revient à placer le seuil à $\pm 1,25 \sigma_{seuil}$ entre le pic de fluorescence et le signal. On peut considérer que le pic de fluorescence et le faisceau sont monochromatiques, car la précision des lignes de lumière synchrotron et la largeur du pic de fluorescence (inférieures à 1 eV) sont négligeables devant la résolution en énergie des détecteurs. Dans ces conditions, le pixel comptabilise 20% de la fluorescence et 80% du signal. La résolution relative est calculée à partir du terme ΔE qui correspond à la valeur à mi-hauteur (FWMH) de la distribution du seuil. Pour un seuil réglé à 9,8 KeV, on obtient :

$$\frac{\Delta E}{E} \leq \frac{2\sqrt{2 \ln 2} \sigma_{seuil}}{E_{seuil}} \simeq 2,35 \frac{\sigma_{seuil}}{E_{seuil}} \simeq 10\% \quad (3.2)$$

Par ailleurs, on fixe la limite en énergie de détectabilité ($Seuil_{min}$) à six sigma du bruit pour rejeter la quasi-totalité du comptage dû au bruit. On peut alors déterminer que cette limite est de 2,4 keV. En tenant compte de différents autres phénomènes plus difficiles à évaluer, comme la diaphonie inter-pixel (ou intra-pixel entre les parties analogique et numérique lors d'un comptage ou d'un cycle de lecture), on estime que le réglage du

seuil minimum sera inférieur à 4 keV. Le circuit XPAD3-C est destiné aux applications biomédicales pour des énergies plus élevées et la notion de seuil minimum n'a pas vraiment de sens (un seuil minimum de 10 keV serait suffisant dans ce cas). A partir de cette étude, des besoins déterminés dans la partie 3.1 et des spécifications de la technologie IBM retenue pour la fonderie, nous avons dressé la table 3.1 qui présente les spécifications du circuit à concevoir. Les valeurs de gain et de consommation ont été déterminées en fonction de la technologie et des choix de polarisation.

	XPAD3-S	XPAD3-C
Charge détectée	1 k à 10 ke ⁻	2,25 k à 15 ke ⁻
Capacité du capteur	~ 200 fF	~ 200 fF
Temps de recouvrement	< 500 ns	
Taux de comptage par pixel	1,6 × 10 ⁶ ph/s récurrent	
Gain d'amplification	36 nA/100 e ⁻	20 nA/100 e ⁻
Courant de fuite capteur	10 pA - 10 nA	10 pA - 10 nA
Consommation par pixel	40 μW	< 50 μW
Bruit ENC	100 e ⁻ rms	< 200 e ⁻ rms
Dispersion des seuils	50 e ⁻ rms	< 100 e ⁻ rms

TABLE 3.1 – Principales spécifications du préamplificateur.

3.3.2 Étude du préamplificateur

L'étude du préamplificateur est divisée en six étapes. Après une présentation de l'architecture retenue, une étude préliminaire est proposée afin de fixer quelques uns des paramètres fondamentaux pour la conception de l'amplificateur. Ensuite l'étude de la fonction de transfert de l'amplificateur cascode est réalisée. Elle permet d'obtenir une expression du gain en fréquence. Cette expression est réutilisée pour déterminer la fonction de transfert du préamplificateur de charge en boucle fermée. Une présentation de l'architecture du circuit de contre réaction suivra. Enfin, l'étude complète du bruit ainsi qu'une application numérique est exposée pour clore cette section dédiée au préamplificateur.

3.3.2.1 Définition de l'architecture du préamplificateur

L'architecture des amplificateurs de charge a été imaginée avec l'apparition des premiers capteurs à semiconducteur [Gou82]. A cette époque, en comparaison à aujourd'hui, la ré-

sistivité des semiconducteurs était moindre. La tension de déplétion nécessaire était trop élevée et les substrats n'étaient jamais entièrement déplétés. La capacité du capteur variait donc en fonction de la tension appliquée. En disposant une capacité de contre-réaction sur une entrée haute impédance, le gain de la cellule (Q/C_f) était rendu totalement insensible aux variations de la capacité du capteur. Aujourd'hui encore, même si cette capacité est constante pour un capteur entièrement déplété, il n'est pas facile de prévoir précisément sa valeur C_{det} qui dépend du semiconducteur (Si, Cd(Zn)Te, AsGa,...) et des interconnexions avec l'électronique de lecture (*bump-bonding* ou *wire-bonding*) ainsi que des capacités parasites avec les pixels voisins [Bol02]. C'est pourquoi les CSA sont encore largement employés dans les chaînes de préamplification des détecteurs de particules. Le bruit et le temps de réponse (garant de la rapidité de traitement avec le système de remise à zéro) sont déterminés par les caractéristiques intrinsèques de l'amplificateur, notamment son produit gain-bande ou GBW (*Gain BandWidth*). Le CSA est la première partie de la chaîne de traitement analogique et, à ce titre, est un élément clé du système global. L'amplificateur cascode replié a été imaginé par V. Radeka pour les électroniques de lecture des détecteurs à micropiste [Rad74]. Il permet de répondre aux exigences en termes de bande-passante, de gain et de faible consommation. Pour limiter la puissance consommée par les pixels, nous avons opté pour une tension d'alimentation de 2 V. Cette faible tension d'alimentation complique la conception d'une cellule combinant fort gain, linéarité et grande dynamique en amplitude. L'architecture retenue pour réaliser l'amplificateur des deux versions du circuit XPAD3 est représentée sur la figure 3.3. Le premier

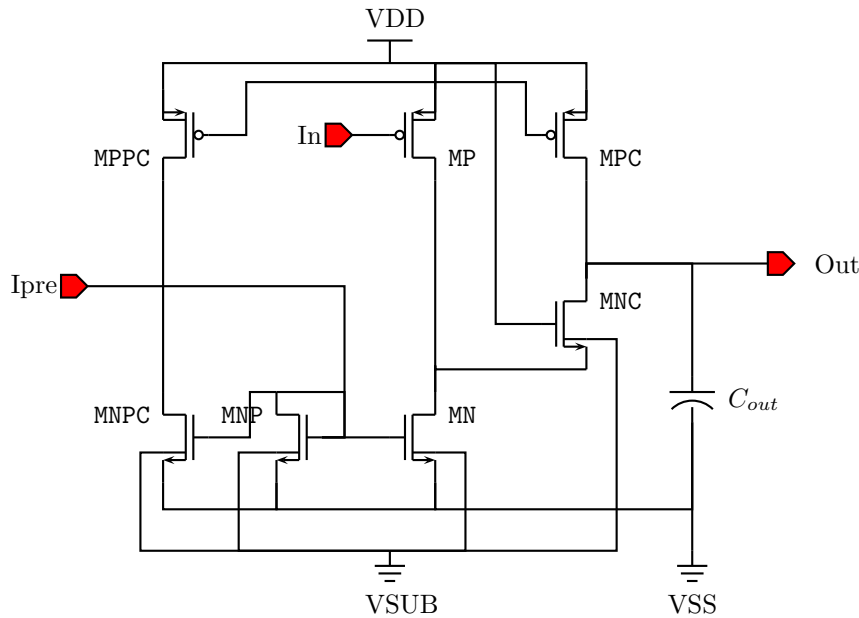


FIGURE 3.3 – Schéma électrique du préamplificateur cascode replié.

étage d'amplification de cette cellule faible bruit, réalisé par le transistor MP, possède un

fort gain afin de limiter les contributions au bruit total des étages suivants. Aussi, les deux sources de bruit dominantes de l'amplificateur sont issues du transistor d'entrée [Cha91] (cf. section 3.3.3.3), le bruit thermique dans la couche d'inversion et le bruit en $\frac{1}{f}$.

3.3.2.2 Etudes préliminaires

Afin de fixer les premiers paramètres du design en fonction des objectifs listés dans la table 3.1, nous allons étudier quelques unes des relations fondamentales de notre design. Le gain du CSA est fixé par la capacité C_f de contre-réaction. Dans le cas d'un amplificateur idéal (gain et impédance d'entrée infinis), l'entrée est considérée comme une masse virtuelle et on peut exprimer le gain du CSA en Volt par électron ainsi :

$$H_{CSA} = \frac{-1}{C_f} \quad (3.3)$$

Néanmoins, dans le cas réel, en tenant compte des défauts de l'amplificateur, la tension d'entrée varie sensiblement avec le signal. Cette variation est exprimée par :

$$\Delta U_{in} = \frac{Q_{in}}{C_{in} + (1 + A_{v0})C_f} \quad (3.4)$$

Le gain en boucle ouverte A_{v0} de l'amplificateur est directement responsable de cette variation résiduelle de tension en entrée. Le transfert de charges de la capacité d'entrée C_{in} vers la capacité de conversion C_f et donc le signal de sortie sont réduits par cette variation :

$$\Delta U_{out} = -\frac{Q_{in}}{C_f} \frac{1}{1 + \frac{C_{in} + C_f}{A_{v0}C_f}} \quad (3.5)$$

D'une part, le gain de conversion est inversement proportionnel à la valeur de C_f . On utilise alors la capacité de contre-réaction la plus faible possible. D'autre part, il est important de conserver un bon transfert de charges entre les capacités. On veille donc à avoir le gain A_{v0} de l'amplificateur le plus élevé possible pour assurer la relation suivante :

$$A_{v0}C_f \gg C_{in} \quad (3.6)$$

La limite inférieure de la valeur de la capacité C_f est imposée par des éléments parasites qui doivent rester faibles devant sa valeur typique, comme les variations de "process" et la capacité parasite de l'élément de contre-réaction. Le gain ne doit pas être trop dépendant de la technologie. On a ainsi choisi une capacité $C_f = 10$ fF. Afin d'étudier le comportement dynamique de l'amplificateur, nous avons besoin de déterminer la capacité totale au nœud d'entrée C_{in} :

$$C_{in} = C_{det} + C_f + C_{gs_{MP}} + C_{gd_{MP}} \quad (3.7)$$

avec, $C_{gs_{MP}}$, $C_{gd_{MP}}$ les capacités grille-source et grille-drain du transistor d'entrée, C_{det} la capacité du capteur. On estime que C_{in} doit avoir une valeur typique proche de 200 fF. Cette valeur est très difficile à prévoir. Pour conserver une certaine assurance dans la conception de la chaîne d'amplification du pixel, on peut estimer que dans le pire des cas, elle se rapproche de 400 fF. On peut aussi estimer en fonction de la technologie que la charge capacitive du CSA C_{out} sera de l'ordre de 100 fF. Pour obtenir un temps de recouvrement inférieur à 500 ns (cf. table 3.1), le temps de montée t_r (10% – 90%) de l'amplificateur doit être inférieur à 100 ns. Néanmoins, pour assurer l'intégration de l'ensemble de la charge déposée dans le capteur, cette constante de temps doit rester supérieure au temps de collection des porteurs de charges qui est de l'ordre de 30 ns (voir paragraphe 2.2.2). Le temps de montée de l'amplificateur est exprimé par [Cha91] :

$$t_r = 2,2 \times \frac{C_{in}}{2\pi \times GBW \times C_f} \quad (3.8)$$

On peut alors déterminer que le produit gain-bande doit être supérieur à 140 MHz. Nous verrons dans l'étude du bruit (cf. paragraphe 3.3.3.3) que pour minimiser le bruit il faut une forte valeur de transconductance d'entrée. Cette valeur a été déterminée en simulant un modèle simple du bruit dans le transistor. Le résultat de cette simulation nous indique que la transconductance d'entrée doit être de l'ordre de 100 μ S, et sachant que :

$$GBW = \frac{gm_{MP}}{2\pi C_{out}} \quad (3.9)$$

Nous obtenons un produit gain-bande GBW de 160 MHz et un temps de montée 10%-90% de 90 ns. Par ailleurs, le temps de recouvrement est $t_T = t_r + t_f$, avec :

$$t_f = 2,2R_fC_f \quad (3.10)$$

En fixant une résistance de contre réaction R_f à 10 M Ω , on obtient un temps de rétablissement t_f de 220 ns, et donc un temps total de recouvrement t_T de 310 ns. Ces valeurs nous permettent de traiter un flux supérieur à 10⁶ photons/pixel/s.

3.3.2.3 Etude petits signaux

Une étude petits signaux de l'amplificateur cascode replié nous renseigne sur la réponse en fréquence du gain de la cellule. Pour cela, les différents nœuds de l'architecture peuvent être étudiés séparément [Raz00]. Le schéma 3.4 sert de base pour l'ensemble de l'étude petits signaux. L'architecture est composée de deux nœuds, nous pouvons donc écrire la fonction de transfert en fonction du gain DC A_{v0} , et des pulsations propres aux nœuds X et Y ω_X et ω_Y .

$$G(s) = \frac{v_{out}}{v_{in}} = \frac{A_{v0}}{(1 + j\frac{\omega}{\omega_X})(1 + j\frac{\omega}{\omega_Y})} \quad (3.11)$$

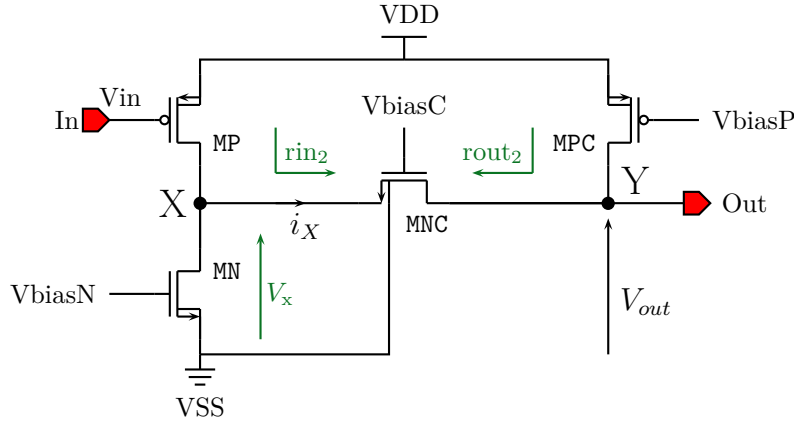


FIGURE 3.4 – Modèle de l'amplificateur cascode replié.

Calcul du gain DC

Le gain DC $A_{v0} = \frac{v_{out}}{v_{in}}$ peut être estimé à partir de l'expression de la tension de sortie :

$$v_{out} = i_X \times rds_{MPC} = \underbrace{-gm_{MP}v_{in}}_{i_{ac}} \underbrace{\frac{rds_{MN}}{rds_{MN} + r_{in2}}}_{\tau_{1 \rightarrow 2}} rds_{MPC} \quad (3.12)$$

Avec, rds_{MPC} et rds_{MN} respectivement les résistances de canal des sources de courant MPC et MN, $\tau_{1 \rightarrow 2}$ le coefficient de transmission de courant du premier étage vers la sortie. Les paramètres petits signaux des transistors gm_i , gmb_i et gds_i sont respectivement la transconductance de grille, de bulk et la conductance drain-source du transistor Mi. La résistance d'entrée r_{in2} vue du nœud X peut s'exprimer comme :

$$r_{in2} = \frac{v_X}{i_X} = \frac{1 + gds_{MNC}rds_{MPC}}{gm_{MNC} + gmb_{MNC} + gds_{MNC}} \quad (3.13)$$

L'équation 3.12 montre que pour optimiser le gain DC, il faut une forte résistance rds_{MPC} et un coefficient de transmission de courant proche de 100% : $\tau_{1 \rightarrow 2} \rightarrow 1$. Pour cela, il faut d'une part que la résistance de la source de courant MN soit grande et d'autre part que le transistor cascode MNC soit dimensionné de manière à obtenir une forte transconductance $gm + gmb$ et une faible conductance gds , donc un rapport W/L important. En considérant ces remarques, on peut simplifier l'expression de la tension de sortie et on obtient l'expression du gain DC :

$$A_{v0} = -gm_{MP}rds_{MPC} \quad (3.14)$$

Calcul des pôles

Les résultats suivants se limitent uniquement à l'étude des deux premiers pôles. Le pôle principal est associé au nœud Y et le second au nœud X. Le détail des calculs est présenté en annexe B.

Pour l'expression du pôle associé au nœud X, on note $C_X = C_{XN} + C_{XC} + C_{XP} + Cgd_{XMP}$ avec :

- $C_{Xn} = Cgd_{MN} + Cdb_{MN}$
- $C_{Xc} = Cgs_{MNC} + Csb_{MNC}$
- $C_{Xp} = Cdb_{MP}$
- $Cgd_{XMP} = Cgd_{MP}(1 - A_{vMP}^{-1})$

Cgd_{XMP} représente l'influence de la capacité grille-drain du transistor MP sur le nœud X par effet Miller. On peut l'exprimer ainsi :

$$Cgd_{XMP} = Cgd_{MP} \left(1 + \frac{1}{gm_{MP} R_X} \right) \quad (3.15)$$

En notant $R_X = rds_{MN} // rds_{MP} // rin_2$, on peut maintenant déterminer le pôle associé au nœud X.

$$\omega_{p,X} = \frac{1}{R_X C_X} \quad (3.16)$$

L'expression du pôle principal est simplement exprimé en tenant compte de l'ensemble des capacités parasites au nœud Y (transistor MNC, MP et OTA, contre-réaction),

$$\omega_Y = \frac{1}{r_{out} C_{out}} \quad (3.17)$$

3.3.2.4 Fonction de transfert du CSA

L'étude de la fonction de transfert du CSA en boucle fermée est valable pour les deux architectures de préamplifications, XPAD3-S et -C. Pour cela, la modélisation du capteur est importante car elle détermine le bruit du CSA. Nous modéliserons le capteur par le schéma 3.5 :

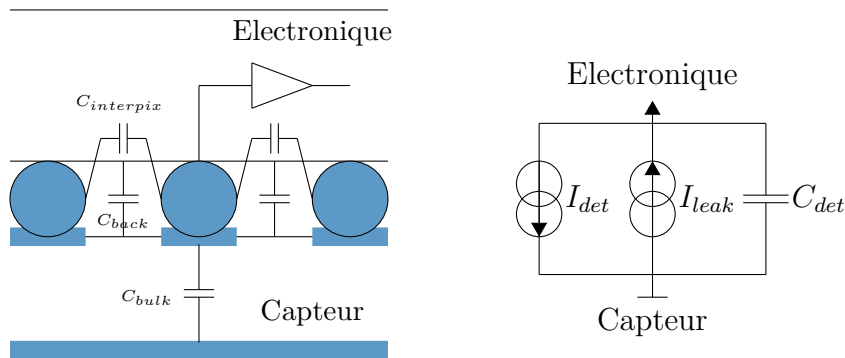


FIGURE 3.5 – Modèle du capteur.

Le modèle du capteur comprend :

- une capacité C_{det} qui représente la somme des capacités vue par un pixel. Elle est déterminée en faisant l’hypothèse que l’entrée du CSA est une masse virtuelle. La capacité totale d’entrée d’un pixel est une somme de capacités :

$$C_{det} = C_{interpix} + C_{bulk} + C_{back} \quad (3.18)$$

avec $C_{interpix}$ la somme des capacités inter-pixels (limitée aux 8 pixels voisins), la capacité C_{bulk} entre le pixel capteur et le plan de masse, et C_{back} la capacité entre l’électronique et le capteur. Dans notre cas, la capacité C_{bulk} est difficile à déterminer car l’épaisseur du substrat est grande devant la taille des pixels ($500\ \mu\text{m}$). Cette capacité dépend de l’évolution du champ électrique qui dépend lui même du profil de dopage [Kav94]. La valeur de C_{det} est difficile à prévoir, mais on sait par expérience qu’elle est dominée par $C_{interpix}$. Les mesures faites pour les expériences de physique des hautes énergies nous permettent d’estimer que $C_{det} \simeq 200\ \text{fF}$.

- Une source de courant I_{det} qui représente le profil de collection des charges. Pour un capteur entièrement déplété, ce profil dépend du type des charges collectées dans le pixel (électrons ou trous), de leur mobilité dans le matériau, de la profondeur de création des paires électron-trou et de la qualité du matériau (effet de piégeage).
- Une source de courant constante I_{leak} qui modélise la fraction du courant de fuite du capteur circulant dans le pixel considéré. Pour notre design, nous pouvons considérer un courant d’une valeur typique de $10\ \text{pA}$ par pixel. Ce courant augmente avec le taux d’irradiation du capteur.

Estimation des différentes capacités du détecteurs

Dans une approximation grossière, on peut considérer que la capacité dans le capteur entre chaque pixel et le plan de masse dépend seulement de la surface \mathcal{A} du pixel, de l’épaisseur d du substrat et des constantes diélectriques ϵ du matériau. On peut alors écrire la capacité entre deux plans dans un semiconducteur,

$$C_{bulk} = \epsilon_0 \epsilon_{\text{Si}} \frac{\mathcal{A}}{d} \quad (3.19)$$

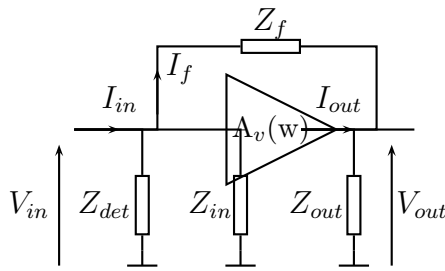
Pour notre étude, nous avons des pixels de $100\ \mu\text{m}$ de côté, on obtient alors une capacité C_{bulk} de $2,1\ \text{fF}$ entre les pixels (du capteur) et le plan de masse. De même, la capacité créée entre le capteur et l’électronique de lecture pour des pixels électroniques de $130\ \mu\text{m}$ de côté et une distance inter-plans dans l’air de $20\ \mu\text{m}$ peut être estimée à $C_{back} = 3\ \text{fF}$.

Cette estimation est minimale, car la totalité des effets parasites ne sont pas pris en compte. C’est pour cela que l’on préfère l’estimer par retour d’expérience sur les circuits précédents. Dans les détecteurs à pixels de l’expérience CMS, qui ont approximativement la même taille que ceux de XPAD3, cette capacité est estimée à environ $30\ \text{fF}$ (mesure [Bol02] et calcul [Bon95]). La capacité inter-pixels domine largement la capacité du détecteur [Bol02], elle sera étudiée plus en détails dans la partie 4.6.3.

Etude en fréquence du préamplificateur

Pour réaliser l'étude du préamplificateur de charge en boucle fermée, nous aurons besoin du modèle présenté sur la figure 3.6 [Kou05].

L'impédance du capteur vue par le pixel est déterminée d'après le modèle de la figure 3.5. L'entrée du préamplificateur sera considérée comme purement capacitive ($C_{in} = C_{gd_{in}} + C_{gs_{in}}$). Le circuit de contre-réaction est composé de la capacité d'intégration des charges et de la résistance de décharge.



$$\begin{aligned}
 Z_{det} &= C_{det} = (sC_{det})^{-1} \\
 Z_{in} &= \frac{1}{s(C_{gd_{in}} + C_{gs_{in}})} \\
 Z_{out} &= r_{out} // C_{out} = \left(\frac{1}{r_{out}} + sC_{out} \right)^{-1} \\
 Z_f &= R_f // C_f = \left(\frac{1}{R_f} + sC_f \right)^{-1}
 \end{aligned}$$

FIGURE 3.6 – Modèle du préamplificateur de charge.

Nous pouvons écrire l'équation du courant d'entrée :

$$i_{in} = \frac{v_{in}}{Z_{in} // Z_{det}} + (v_{in} - v_{out}) \left(\frac{1}{R_f} + sC_f \right) \quad (3.20)$$

On réécrit cette équation en remplaçant v_{in} grâce à l'expression du gain A_{v0} de l'amplificateur cascode calculée à l'équation 3.11. En ne retenant que le pôle principal $\omega_0 = \omega_{p,Y}$ dans l'expression de A_{v0} , on obtient :

$$-\frac{v_{out}}{i_{in}} = \frac{A_{v0}}{\left(\frac{1}{Z_{in} // Z_{det}} + \frac{1+A_{v0}}{Z_f} \right) + \frac{s}{\omega_0} \left(\frac{1}{Z_{in} // Z_{det}} + \frac{1}{Z_f} \right)} \quad (3.21)$$

En utilisant les équations d'impédances ci-dessus,

$$-\frac{v_{out}}{i_{in}} = \frac{A_{v0}}{\frac{1+A_{v0}}{R_f} + \frac{s}{\omega_0} \left(\frac{1}{R_f} + C_{det} + C_{in} + (1+A_{v0})C_f \right) + \frac{s^2}{\omega_0^2} (C_{det} + C_{in} + C_f)} \quad (3.22)$$

Par principe, la capacité de contre-réaction est faible devant la capacité du capteur afin d'assurer un fort gain de conversion et le gain DC A_{v0} de l'amplificateur suffisamment grand pour poser :

$$A_{v0}C_f \gg C_{det} \gg C_f \quad (3.23)$$

En remplaçant A_{v_0} par son expression donnée par l'équation 3.14 et ω_0 par son expression donnée par l'équation B.5 on écrit :

$$-\frac{v_{out}}{i_{in}} = \frac{R_f}{1 + s(R_f C_f + \frac{C_{out}}{gm_{MP}}) + s^2(\frac{C_{out} R_f (C_{det} + C_{in})}{gm_{MP}})} \quad (3.24)$$

$R_f C_f$ est la constante de temps liée au temps de recouvrement que nous avons fixé autour de 500 ns. Afin de permettre au CSA d'intégrer correctement la totalité des charge déposées dans le capteur, nous avons fixé cette constante de temps bien au-delà du temps de montée du signal de sortie déterminé dans l'équation 3.8. Nous pouvons donc poser :

$$R_f C_f > GBW \frac{C_{det}}{C_f} = \frac{C_{out}}{gm_{MP}} \frac{C_{det}}{C_f} \gg \frac{C_{out}}{gm_{MP}}$$

Cette relation nous permet de simplifier encore l'expression de la fonction de transfert :

$$-\frac{v_{out}}{i_{in}} = \frac{R_f}{1 + s R_f C_f + s^2(\frac{C_{out} R_f (C_{det} + C_{in})}{gm_{MP}})} \quad (3.25)$$

On peut mettre cette équation sous une forme plus commune [Cha91] :

$$H(s) = \frac{R_f}{(1 + \frac{s}{\omega_1})(1 + \frac{s}{\omega_2})}$$

avec :

$$\omega_1 \approx \frac{1}{R_f C_f} \quad \text{et} \quad \omega_2 \approx \frac{gm_{MP}}{C_{out}} \frac{C_f}{C_{det} + C_{in}} \quad (3.26)$$

3.3.2.5 Étude du circuit de contre-réaction négative

Le circuit de contre-réaction négative a pour principal objectif la maîtrise du gain. Cette maîtrise est obtenue en désensibilisant le gain du détecteur des paramètres technologiques et des polarisations qui peuvent fluctuer entre différents pixels d'une extrémité à l'autre de la matrice. Le circuit de contre-réaction comporte une capacité C_f pour intégrer des charges et un système de remise à zéro pour repolariser le CSA sur son point DC après chaque événement. Différents systèmes de remise à zéro existent : résistif, photodiode, optoélectronique ou par switch. Nous avons opté pour un système résistif réalisé par le transistor (MF) polarisé dans sa zone linéaire. Ce choix permet de maîtriser la consommation, l'encombrement et les capacités parasites qui sont responsables de la réduction du gain de conversion du CSA. De plus, il permet d'obtenir une forte valeur de résistance R_f afin de réduire le bruit parallèle qui s'ajoute directement à l'entrée de la chaîne (cf. paragraphe 3.3.3.2). La valeur de la résistance R_f est fixée pour assurer un temps de recouvrement inférieur à 500 ns. Nous avons alors opté pour une capacité C_f métal-métal (ou M1-M1) de 10 fF et une résistance R_f équivalente à 10 MΩ. Ces valeurs ont été

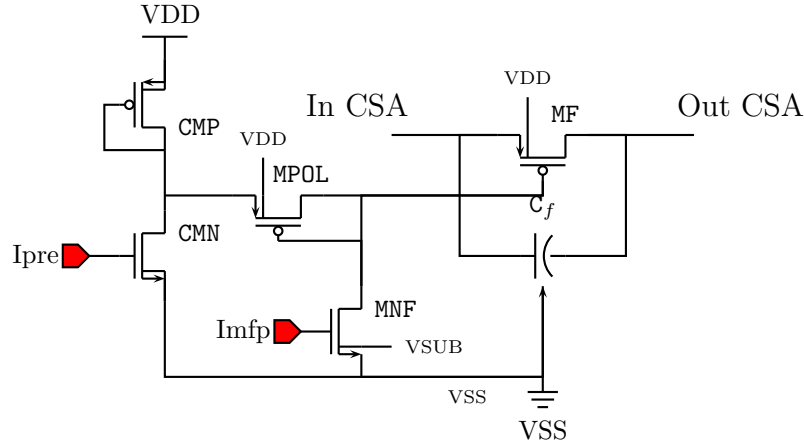


FIGURE 3.7 – Schéma électrique de la contre-réaction de l'amplificateur de charge XPAD3-S.

déterminées au paragraphe 3.3.2.2. La figure 3.7 présente l'architecture retenue pour la contre-réaction de l'amplificateur XPAD3-S. La version XPAD3-C du système de remise à zéro est effectuée par un amplificateur opérationnel de transconductance. Le circuit de contre-réaction ajuste deux des paramètres importants de l'électronique frontale du pixel, le gain et le temps de recouvrement. Afin de le rendre insensible aux variations de "process", nous avons adopté une technique originale de suivi du "process".

En effet, les transistors CMP et CMN sont une recopie des transistors MP et MN (voir figure 3.3), ils permettent de générer une tension qui suit le point DC. Ainsi, MF et la diode MPOL qui le polarise dans sa zone linéaire ont le même potentiel de source et la même tension de seuil, quelles que soient les variations de "process". Durant la phase transitoire de formation d'un signal, la tension entre le drain et la source du transistor MF peut varier fortement. Le courant drain-source qui le traverse décharge la capacité. Tant que le transistor reste polarisé dans sa zone linéaire, ce courant est fortement dépendant de la tension V_{ds} dont l'expression générale est donnée par [San94] :

$$I_{ds} = \beta \frac{W}{L} V_{ds} (V_{gs} - V_T - \frac{1}{2} V_{ds}) \quad (3.27)$$

Pour de grandes amplitudes de signal, il arrive que l'on ait $V_{ds} > V_{ds_{sat}}$ et le transistor entre en région de saturation fournissant un courant de décharge important et peu dépendant de la tension V_{ds} . Plusieurs phénomènes peuvent causer la saturation d'un CSA : une particule d'énergie trop grande, ou à la suite d'un phénomène d'empilement (temps entre deux signaux inférieur au temps de recouvrement du CSA). Dans notre cas, cette dépendance à l'amplitude du signal est très bénéfique au fonctionnement du CSA, car elle adapte le temps de décharge de la capacité C_f en fonction de la charge accumulée.

3.3.3 Étude du bruit

La conception d'une chaîne de détection bas bruit est très fortement contrainte par notre volonté d'obtenir une bonne résolution en énergie et la meilleure détectabilité possible des particules à faible énergie ($E < 10 \text{ keV}$). Les sources de bruit sont multiples, mais elles n'ont pas toutes la même contribution au bruit total. Pour évaluer l'impact d'une source de bruit sur le signal, nous utiliserons un outil communément utilisé pour l'instrumentation des expériences de physique des particules, la charge de bruit équivalente ou ENC (*Equivalent Noise Charge*). Cet outil permet d'évaluer la charge en entrée qui induit la même amplitude de signal que celle générée par le bruit. Cette valeur est un moyen simple et efficace de comparer rapidement la limite de détectabilité en énergie de différents systèmes. Elle est obtenue en effectuant le rapport du niveau de bruit rms en sortie de la chaîne d'amplification avec l'amplitude du signal créée par une charge déposée dans le capteur équivalente à une paire électron-trou. Dans cette expression, l'offset de la chaîne analogique est considéré comme nul.

$$ENC_T = \frac{\sqrt{\langle v_{out_T}^2 \rangle}}{\langle v_{out_{1e^-}} \rangle} \quad (3.28)$$

La modélisation du comportement du CSA est réalisée avec quatre sources de bruit comme l'illustre la figure 3.8. Nous pouvons isoler trois origines différentes pour le bruit : le courant de fuite du capteur génère un bruit que nous modéliserons par une source de courant parallèle $\langle i_{leak}^2 \rangle$, le bruit de la contre-réaction du CSA sera modélisé par une autre source de bruit parallèle $\langle i_{R_f}^2 \rangle$ et enfin le bruit induit par l'électronique de l'amplificateur pourra l'être soit par une source de tension série $\langle v_{amp}^2 \rangle$ soit par son équivalent en courant $\langle i_{amp}^2 \rangle$. Toutes ces sources de bruit sont décorrélées. On peut donc les étudier séparément, puis les additionner quadratiquement. Pour cela, il faut ramener toutes les contributions au bruit en entrée du CSA et les convertir en sources de courant équivalentes. Le résultat de cette addition est la source $\langle v_{eqi}^2 \rangle$. Pour obtenir le bruit total présent en sortie, il faudra ensuite faire l'intégrale du bruit de cette source par la fonction de transfert du CSA sur toute la gamme des fréquences.

$$\langle v_{out}^2 \rangle = \int_0^\infty |A_v(w)|^2 (\langle i_{amp}^2 \rangle + \langle i_{leak}^2 \rangle + \langle i_{R_f}^2 \rangle) dw \quad (3.29)$$

Par ailleurs, dans le cas d'une mise en cascade de plusieurs étages d'amplification, le bruit généré par le premier étage est généralement dominant. En effet, lors de la détermination du bruit équivalent en entrée, le bruit d'un étage est divisé par le produit des gains des étages précédents :

$$\langle v_{in}^2 \rangle = \langle v_1^2 \rangle + \frac{\langle v_2^2 \rangle}{G_1^2} + \frac{\langle v_3^2 \rangle}{G_1^2 G_2^2} + \dots \quad (3.30)$$

avec $\langle v_i^2 \rangle$ et G_i la source de bruit série et le gain de l'étage i . Cette étude est donc uniquement consacrée au capteur et au premier étage d'amplification, le CSA.

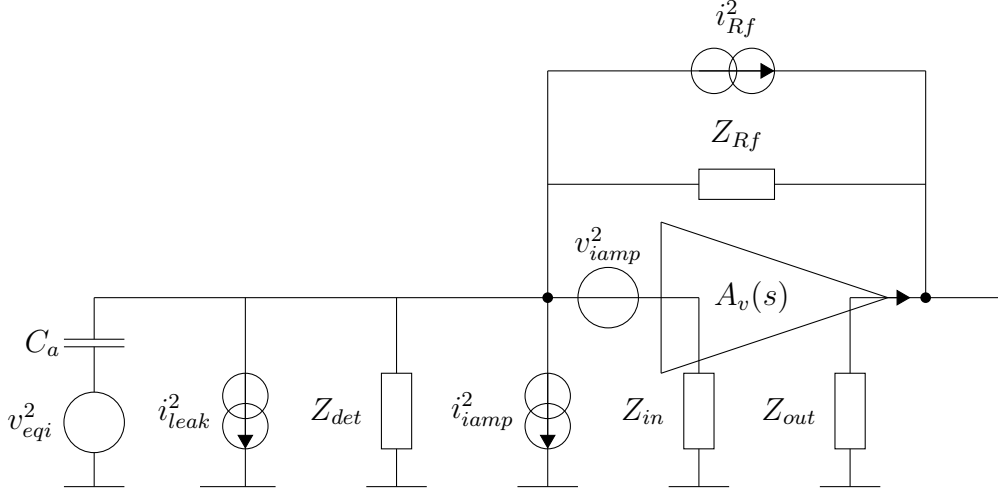


FIGURE 3.8 – Modèle du préamplificateur de charge et du capteur avec leurs sources de bruit respectives.

3.3.3.1 Bruit généré par le capteur

Le courant de fuite du capteur possède un spectre uniforme. Le bruit qu'il induit peut-être modélisé par une source de bruit parallèle.

$$\langle i_{leak}^2 \rangle = 2qI_{leak} + \frac{4kT}{R_B} \Delta f \approx 2qI_{leak} \quad (3.31)$$

R_B étant la résistance de polarisation du capteur. Généralement cette résistance est tellement grande que le bruit qu'elle génère est négligeable. Pour exprimer l'influence de cette source de bruit sur le signal en sortie du CSA, nous allons intégrer le bruit en entrée par la fonction de transfert du CSA équation 3.25 (les détails du calcul sont présentés dans l'annexe A équation A.1) :

$$\langle v_{out_{leak}}^2 \rangle = 2qI_{leak}R_f^2 \int_0^\infty \left| \frac{1}{1 + sR_fC_f + s^2 \left(\frac{C_{out}R_f(C_{det} + C_{in})}{gm_{MP}} \right)} \right|^2 dw \quad (3.32)$$

$$\simeq 2qI_{leak}R_f^2 \frac{1}{4R_fC_f} \quad (3.33)$$

$$\simeq qI_{leak} \frac{R_f}{2C_f} \quad (3.34)$$

Il faut ensuite comparer cette valeur avec le signal créé par une charge équivalente à 1 électron ($Q = q/C_f$). On obtient alors :

$$ENC_{leak} \simeq \frac{C_f}{q} \sqrt{\frac{qI_{leak}}{2} \frac{R_f}{C_f}} \quad (3.35)$$

En considérant un courant de fuite du capteur (I_{leak}) typique de 10 pA par pixel et le réseau de contre-réaction de notre design, nous obtenons un bruit de $ENC_{leak} = 3,5 e^-$ rms évoluant en $\sqrt{I_{leak}}$ avec le vieillissement du capteur causé par l'irradiation.

3.3.3.2 Bruit généré par la contre-réaction

La résistance R_f de contre réaction ajoute une source de bruit parallèle. Ce bruit est issu de l'agitation thermique dans la résistance et s'exprime de la manière suivante :

$$\langle i_{R_f}^2 \rangle = \frac{4kT}{R_f} \quad (3.36)$$

La démarche pour déterminer le bruit ENC de la contre-réaction est la même que pour le bruit généré par le capteur. On intègre le bruit en entrée par la fonction de transfert du CSA :

$$\langle v_{out_{R_f}}^2 \rangle = \frac{4kT}{R_f} R_f^2 \frac{1}{4R_f C_f} = \frac{kT}{C_f} \quad (3.37)$$

Et le bruit ENC est déterminé de la même façon (détail des calculs en annexe A, équation A.1) :

$$ENC_{R_f} = \frac{C_f}{q} \sqrt{\frac{kT}{C_f}} \quad (3.38)$$

Ce qui nous donne pour notre design un bruit équivalent en électron à l'entrée de $ENC_{R_f} = 40 e^-$ rms.

3.3.3.3 Bruit généré par l'amplificateur

Nous allons maintenant caractériser le bruit de l'amplificateur cascode avec une source de bruit modélisée par une tension série. Cette source de bruit $\langle v_{amp}^2 \rangle$ est plus complexe à déterminer, car plusieurs sources de bruit sont présentes dans l'amplificateur. Il s'agit de prendre en considération les plus importantes et de négliger les autres. Le lecteur pourra se référer au modèle petits signaux de l'amplificateur cascode replié qui est illustré dans la figure 3.4. Différents phénomènes sont à l'origine du bruit dans les transistors. Les deux principales sources sont le bruit thermique induit par le mouvement aléatoire des porteurs de charges libres dans le canal de conduction et le bruit en $\frac{1}{f}$.

Le bruit des sources de courant MN et MPC (voir figure 3.3) est en parallèle avec le courant du canal du transistor d'entrée. On peut donc les ajouter directement au bruit du transistor d'entrée. On dessine les sources de courant avec un canal long pour réduire le bruit en $\frac{1}{f}$ et on les polarise avec une grande tension ($V_{gs} - V_t$) pour réduire le bruit thermique. Ainsi, on s'intéresse principalement aux deux sources de bruit du transistor d'entrée, le bruit thermique et le bruit en $\frac{1}{f}$. Mais qu'en est-t'il du bruit induit par le transistor cascode ?

La figure 3.9 représente le modèle petits signaux de l'amplificateur cascode en considérant la grille du transistor MP à un potentiel constant (son point DC) et une source de bruit série sur la grille du transistor MNC. Dans les architectures d'amplificateur cascode à fort

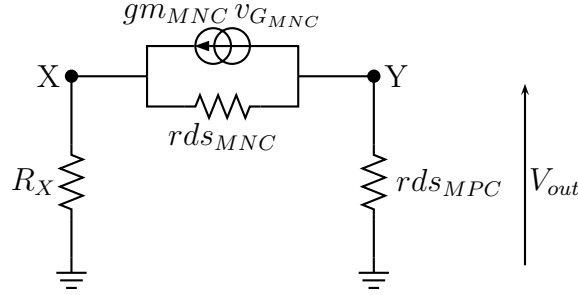


FIGURE 3.9 – Modele petits signaux pour l'étude du bruit du transistor cascode.

gain (rds_{MPC} grand), cette source de bruit est négligée, mais pour des amplificateurs large bande passante (rds_{MPC} faible), sa contribution n'est plus négligeable [Raz00][San94]. Le gain en tension entre la source de bruit modélisée sur la grille du transistor cascode et la sortie est exprimé comme suit (le détail des calculs est présenté en annexe A) :

$$A_{v_{casc}} = \frac{v_{out}}{v_{G_{MNC}}} = -\frac{rds_{MPC}}{R_X} \frac{1}{1 + \frac{rds_{MPC}}{gm_{MNC} R_X rds_{MNC}}} \quad (3.39)$$

On constate qu'en fonction du rapport $\frac{rds_{MPC}}{gm_{MNC} R_X rds_{MNC}}$, deux approximations du gain sont possibles :

- pour $rds_{MPC} \ll gm_{MNC} R_X rds_{MNC}$, on peut écrire $A_{v_{casc}} \approx -\frac{rds_{MPC}}{R_X}$;
- pour $rds_{MPC} \gg gm_{MNC} R_X rds_{MNC}$, on peut écrire $A_{v_{casc}} \approx -gm_{MNC} rds_{MNC}$.

Dans notre design nous avons $A_{v_{casc}} \sim 15$ et $A_v \sim 750$. Nous pouvons donc négliger le bruit induit par le transistor cascode. La source de bruit série équivalent en entrée a une composante liée au bruit thermique du canal de conduction du transistor d'entrée et une composante liée à son bruit en $\frac{1}{f}$:

$$\langle v_{iamp}^2 \rangle = \langle v_{therm}^2 \rangle + \langle v_{\frac{1}{f}}^2 \rangle = 4kT \left(\frac{\alpha}{gm_{MP}} \right) + \frac{K_f}{C_{ox} \frac{W_1}{L_1}} \frac{1}{f} \quad (3.40)$$

avec α , un coefficient dépendant du régime d'inversion du transistor. Il vaut 2/3 en forte inversion et 1/2 en faible inversion. Le terme K_f est une constante dépendante de la technologie et C_{ox} la capacité d'oxyde par unité de surface. On peut maintenant convertir la source de bruit de tension série en une source de bruit en courant parallèle. Pour cela, il faut tenir compte de l'ensemble des impédances rapportées à l'entrée :

$$\langle i_{iamp}^2 \rangle = \langle v_{iamp}^2 \rangle |s(C_{det} + C_f + C_{in})|^2 \quad (3.41)$$

Les deux composantes de cette source de bruit sont décorrélées, on peut alors les exprimer indépendamment (détail des calculs en annexe A, équation A.6) :

$$\langle v_{outamp_{therm}}^2 \rangle = \frac{2kT}{3} \frac{(C_{det} + C_f + C_{in})^2}{C_f C_{out} (C_{det} + C_{in})} \quad (3.42)$$

$$\langle v_{outamp_{\frac{1}{f}}}^2 \rangle = \frac{K_f}{C_{ox} \frac{W_{MP}}{L_{MP}}} \frac{C_{det}^2}{C_f^2} \ln(\tau_f \frac{gm_{MP}}{C_{out}} \frac{C_f}{C_{det}}) \quad (3.43)$$

avec $\tau_f = R_f C_f$. Il est intéressant de noter que le bruit thermique est indépendant de la transconductance du transistor. Le terme gm_{MP} disparaît grâce au produit avec la fonction de transfert du préamplificateur. En effet, deux phénomènes se compensent lorsque la transconductance gm_{MP} augmente. D'un côté, le bruit thermique diminue, de l'autre, la bande passante de la fonction de transfert augmente, entraînant un accroissement du bruit total intégré. On peut ensuite déterminer le bruit ENC dû au bruit électronique de l'amplificateur :

$$ENC_{therm} = \frac{C_f}{q} \sqrt{\frac{2kT}{3} \frac{(C_{det} + C_f + C_{in})^2}{C_f C_{out} (C_{det} + C_{in})}} \quad (3.44)$$

$$ENC_{\frac{1}{f}} = \frac{C_f}{q} \sqrt{\frac{K_f}{C_{ox} W_{MP} L_{MP}} \frac{C_{det}^2}{C_f^2} \ln(\tau_f \frac{gm_{MP}}{C_{out}} \frac{C_f}{C_{det}})} \quad (3.45)$$

En prenant $C_f = 10$ fF, $C_{det} = 200$ fF, $C_{in} = 40$ fF et $C_{out} = 40$ fF (C_{in} et C_{out} sont extraites du design), nous obtenons dans notre design un bruit dû à l'agitation thermique compris entre 72 et 84 e^- rms en fonction du coefficient d'inversion du transistor MP. Pour déterminer le coefficient de bruit en $\frac{1}{f}$, il faut se souvenir que pour augmenter la transconductance du transistor d'entrée, nous l'avons polarisé à faible V_{gs} , à la limite de la faible inversion. On obtient donc un coefficient très faible, car il dépend de la tension V_{gs} . Avec une capacité d'oxyde par unité de surface $C'_{ox} = 61$ fF/ μm^2 , on obtient un bruit en $\frac{1}{f}$ négligeable équivalent à 1 e^- rms. Le bruit total issu de l'amplificateur cascode est calculé par la somme quadratique des deux composantes principales qui le composent :

$$ENC_{amp} = \sqrt{ENC_{\frac{1}{f}}^2 + ENC_{therm}^2} \quad (3.46)$$

Nous obtenons alors un bruit total inférieur à 84 e^- rms.

3.3.3.4 Bruit ENC total du CSA

Pour déterminer le bruit ENC total du CSA, on peut ajouter quadratiquement les différentes contributions :

$$ENC_T = \sqrt{ENC_{leak} + ENC_{R_f} + ENC_{amp}} < 93 e^- \text{ rms} \quad (3.47)$$

Le bruit est dominé par la composante thermique dans le transistor d'entrée.

3.3.4 Étude de la cellule d'amplification et de conversion tension-courant

L'utilisation d'une chaîne en courant permet d'implanter un discriminateur plus compact et plus précis qu'avec une chaîne en tension [Tou90], [Che00a]. Le signal en tension généré par le CSA est donc converti en un signal en courant par l'intermédiaire d'un amplificateur opérationnel de transconductance ou OTA (*Operational Transconductance Amplifier*). Afin d'amplifier uniquement le signal, le niveau DC du CSA est pris comme référence sur une des entrées de l'OTA. Pour obtenir cette référence constante dans le temps et fidèle au niveau DC du CSA, l'étage de sortie du CSA est recopié et déconnecté du signal. Ainsi, l'offset entre le véritable niveau DC et cette référence est minimisé quelle que soit la déviation des paramètres technologique. L'OTA est conçu autour d'une paire différentielle dont un schéma de principe est illustré dans la figure 3.10. Les courants de chacune des deux branches (à travers M1 et M2) sont recopiés et soustraits grâce à des miroirs de courants.

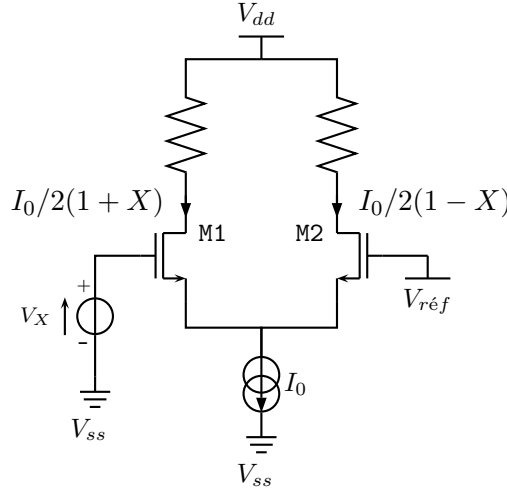


FIGURE 3.10 – Schéma simplifié d'une paire différentielle.

Afin d'améliorer la sensibilité du système et donc de réduire le pas des DAC (en équivalent énergie) il faut une transconductance élevée. Pour une architecture dans laquelle chaque miroir de courant possède un gain unitaire, la transconductance de l'OTA est fixée par les transistors d'entrée de la paire différentielle. On note g_{mSI} la transconductance d'un transistor forte inversion (*strong inversion*), et g_{mWI} celle en faible inversion (*weak inversion*) :

$$g_{mSI} = \sqrt{\frac{\beta I_d}{n}} \quad \text{et} \quad g_{mWI} = \frac{I_d}{2nU_T} \quad (3.48)$$

avec I_d le courant de canal dans un transistor, n un facteur de pente du transistor, U_T la

tension d'agitation thermique et β un facteur technologique dépendant en partie de la taille du transistor. On observe que pour augmenter la transconductance, il suffit d'accroître le courant de polarisation $I_0 = 2I_d$. Il faut toutefois prendre garde à ne pas avoir recours à une consommation trop élevée. L'optimisation de ces paramètres est obtenue en maximisant le rapport g_m/I_d , ce qui nous amène à travailler en faible inversion. Il intervient alors un compromis entre une transconductance et des tailles de transistors élevées nécessaire pour être en faible inversion. L'autre conséquence en polarisant les transistors d'entrées de l'OTA en faible inversion est de limiter la linéarité. Pour concevoir un système de seuillage en énergie précis, il faut que le gain de la chaîne d'amplification et de mise en forme soit constant. Il est donc important d'avoir une transconductance g_m constante sur une large dynamique de tension V_{in} en entrée.

3.3.4.1 Etude de la linéarité

L'étude de la linéarité de l'OTA consiste à observer la variation de son gain de transconductance en fonction du signal en entrée. Lorsque les transistors d'entrée de la paire différentielle de l'OTA sont en faible inversion, cette étude s'inspire de celle couramment utilisée avec une architecture de transistors bipolaires [Gil07]. L'expression du courant de canal d'un transistor bipolaire est très proche de celle d'un transistor MOS saturé en régime de faible inversion. Cette dernière s'écrit [Enz06] :

$$I_d = I_{ss} \exp\left(\frac{V_g}{nU_T}\right) \left[\underbrace{\exp\left(\frac{-V_s}{U_T}\right)}_{\propto I_F} - \underbrace{\exp\left(\frac{-V_d}{U_T}\right)}_{\propto I_R} \right] \quad (3.49)$$

avec V_g , V_s et V_d les tensions de grille, de source et de drain du transistor. On peut estimer que pour une tension de canal $V_{ds} > 4nU_T$, le transistor MOS est saturé. Le terme dépendant de la tension de drain est alors négligeable devant celui dépendant de la tension de source. En d'autres termes, le courant direct I_F est dominant devant le courant inverse I_R . Le terme I_{ss} représente le courant de drain hypothétique pour $V_g = 0$, $V_s = 0$ et $V_d \gg U_T$. Il dépend d'un facteur technologique K_W sans dimension et s'exprime par :

$$I_{ss} = K_W \beta U_T^2 \exp\left(-\frac{V_{T0}}{nU_T}\right) \quad (3.50)$$

avec V_{T0} , la tension de seuil du transistor. En posant X , la variable de partage du courant de polarisation I_0 entre les deux branches tel que $-1 \leq X \leq 1$, on exprime les courants dans chacune des deux branches par :

$$\begin{cases} I_{d1} = \frac{I_0}{2}(1 + X) \\ I_{d2} = \frac{I_0}{2}(1 - X) \end{cases} \quad (3.51)$$

Pour une tension d'entrée positive constante $V_{in}^+ = V_{ref}$, on nomme V_X le signal sur V_{in}^- . On peut exprimer simplement ce signal en fonction des tensions de grille des deux transistors d'entrée de la paire différentielle : $V_X = V_{gs1} - V_{gs2} = V_{g1} - V_{g2}$. On obtient alors une relation entre la tension du signal et la variable X de partage du courant :

$$V_X = nU_T \ln \left(\frac{(1+X)I_0}{2I_{ss}} \right) - nU_T \ln \left(\frac{(1-X)I_0}{2I_{ss}} \right) = nU_T \ln \left(\frac{1+X}{1-X} \right) \quad (3.52)$$

Une méthode de réarrangement par l'utilisation de la fonction \tanh [Gil07] permet de simplifier cette expression :

$$V_X = 2nU_T \tanh^{-1}(X) \quad (3.53)$$

Ce résultat très important met en évidence que la tension du signal n'est pas liée au courant traversant chaque branche de la paire différentielle. Elle est liée uniquement à la variable X de partage. Le courant de sortie est la soustraction des courants des deux branches :

$$I_{out} = (1+X)I_0/2 - (1-X)I_0/2 = XI_0 \quad (3.54)$$

En remplaçant l'expression de X déterminée à partir de l'équation 3.53 dans l'équation 3.54 de I_{out} , on obtient le courant de sortie de l'OTA en fonction du signal d'entrée :

$$I_{out} = I_0 \tanh \left(\frac{V_X}{2nU_T} \right) \quad (3.55)$$

Le gain de l'OTA est fixé par la dérivée de ce courant I_{out} sur la tension du signal d'entrée V_X , soit :

$$g_m = \frac{\partial}{\partial V_{in}} \left[I_0 \tanh \left(\frac{V_X}{2nU_T} \right) \right] = \underbrace{\frac{I_0}{2nU_T}}_{g_{m0}} \operatorname{sech}^2 \left(\frac{V_X}{2nU_T} \right) \quad (3.56)$$

Le courant de sortie ainsi que la transconductance de l'OTA sont présentés sur les graphiques 3.11 et 3.12 pour un courant de polarisation I_0 de $2 \mu A$.

La tangente en $V_X = 0$ de la courbe de courant est tracée en vert sur la figure 3.11. Cette tangente coupe les deux droites horizontales $I = \pm 2 \mu A$ en deux points caractéristiques de la linéarité de l'OTA que l'on nommera V_{lim+} et V_{lim-} . On obtient :

$$V_{lim+} = -V_{lim-} = 2nU_T \quad (3.57)$$

Pour agrandir cette plage caractéristique de la linéarité, nous utilisons une structure originale basée sur la cellule de Gilbert [Gil98] et représentée sur la figure 3.13. La conception de cette cellule a été un compromis entre gain, linéarité et consommation. Chacune des deux paires différentielles est polarisée avec un courant de $2 \mu A$ et la somme des transconductances des deux transistors appairés est de $25 \mu S$. Les deux transistors d'une même paire différentielle n'ont pas le même rapport de taille afin de décaler le point milieu. En décalant dans les directions opposés les deux paires différentielles, on arrive à augmenter

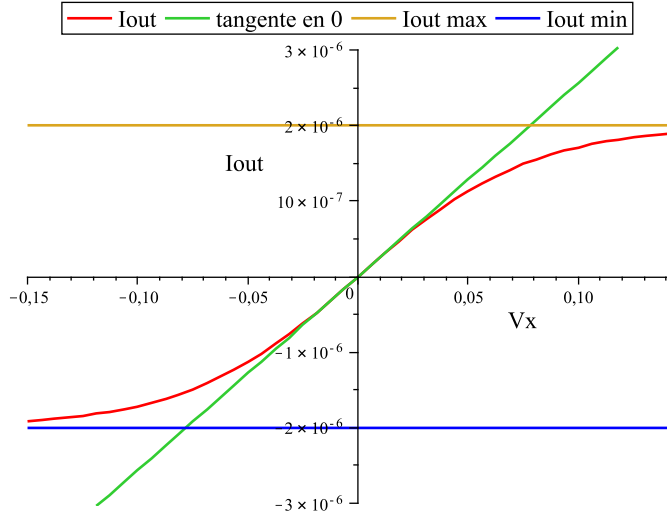


FIGURE 3.11 – Tracée du courant de sortie de l'OTA en fonction de la tension d'entrée.

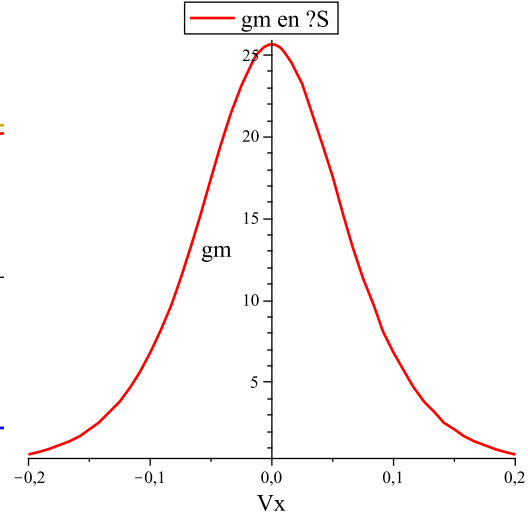


FIGURE 3.12 – Tracée de la transconductance en μS de l'OTA en fonction de la tension d'entrée.

la linéarité de la cellule. La figure 3.14 représente les courants dans chacune des paires différentielles en rouge et en bleu, ainsi que le courant total dans une branche de l'OTA (courant traversant MP1). Cet amplificateur de transconductance permet d'augmenter le gain de la chaîne et de filtrer le signal. Ainsi nous réduisons le bruit ENC total.

3.3.4.2 Minimisation de l'offset de sortie

Le courant d'offset de la chaîne d'amplification est principalement causé par deux sources de dispersion. Tout d'abord par l'offset en tension présent entre le niveau DC de sortie du CSA et la référence générée par la recopie de son étage de sortie. Ensuite par les non-uniformités des paramètres technologiques entre les deux branches de la paire différentielle. Ce dernier point fera l'objet de cette section. Pour comprendre l'intérêt de la faible inversion concernant la réduction du désappariement (*mismatch*), il faut observer l'équation du courant dans un transistor en forte inversion et étudier les variations produites par les différentes non-uniformités [Kay] :

$$\Delta I_d = \frac{\partial I_d}{\partial \beta} \Delta \beta + \frac{\partial I_d}{\partial (V_{gs} - V_{t_0})} \Delta (V_{gs} - V_{t_0}) = \frac{1}{2n} (V_{gs} - V_{t_0})^2 \Delta \beta - g_m \Delta V_{t_0}$$

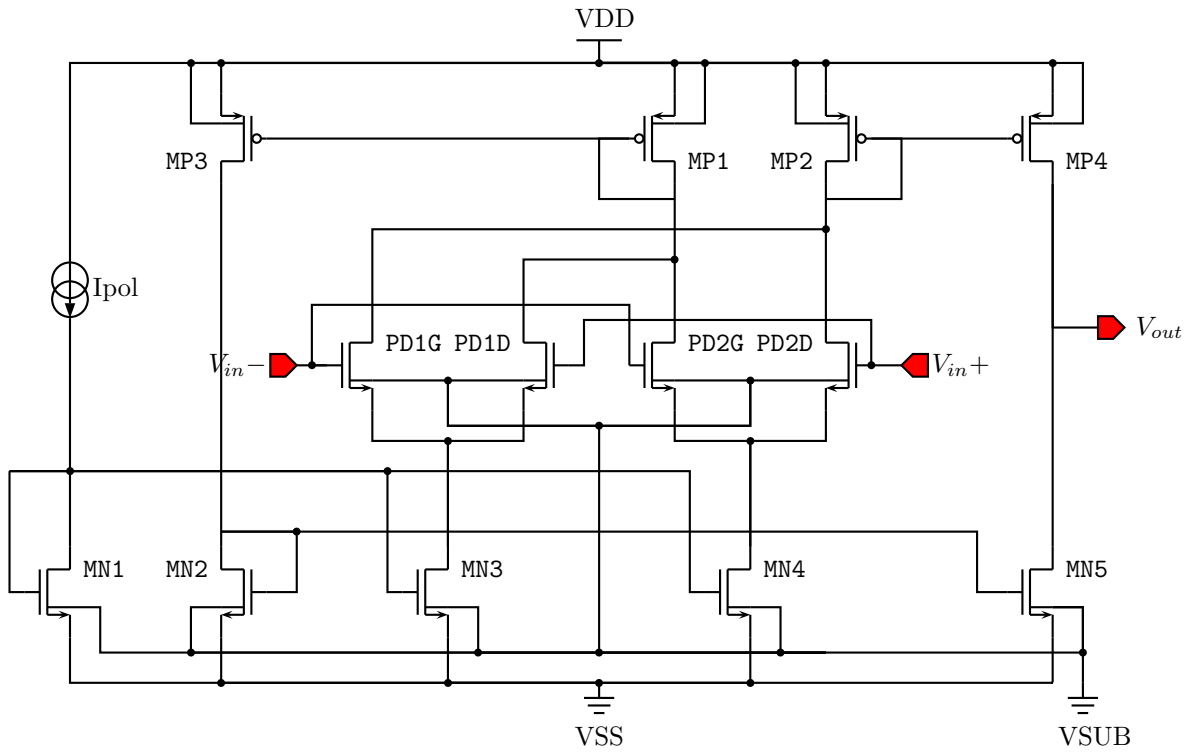


FIGURE 3.13 – Architecture de l'OTA basée sur la cellule de Gilbert.

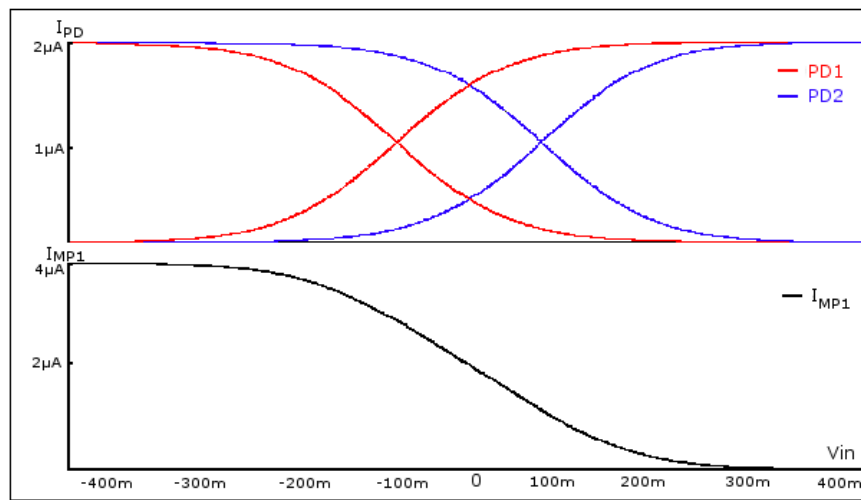


FIGURE 3.14 – Etude de la linéarité du filtre, réponse DC de l'OTA.

L'offset d'un transistor peut aussi bien s'exprimer en courant qu'en tension. Le choix de la forme utilisée dépend de l'étude réalisée.

$$\begin{cases} \frac{\Delta I_d}{I_d} = \frac{\Delta \beta}{\beta} - \frac{g_m}{I_d} \Delta V_{t_0} \\ \Delta V_{gs} = \Delta V_{t_0} - \frac{I_d}{g_m} \frac{\Delta \beta}{\beta} \end{cases} \quad (3.58)$$

Des paramètres technologiques fournis par le fondeur permettent de quantifier ces effets, il s'agit de A_β et A_T définis par :

$$A_\beta = \sigma_\beta \sqrt{WL} \quad \text{et} \quad A_T = \sigma_T \sqrt{WL} \quad (3.59)$$

avec les variances relatives $\sigma_\beta = \sigma(\Delta\beta/\beta)$ et $\sigma_T = \sigma(\Delta V_{t_0})$. Il apparaît alors clairement trois degrés de libertés pour réduire l'offset en tension :

- augmenter le rapport g_m/I_d ;
- augmenter le produit WL des tailles des transistors pour minimiser l'influence des paramètres A_T et A_β ;
- augmenter le rapport W/L des tailles des transistors présent dans la variable β .

Pour minimiser l'offset, il faut donc optimiser la taille des transistors. On utilise de grand rapport W/L en privilégiant une augmentation de la largeur des grilles devant une diminution de leur longueur. La faible inversion est le régime de fonctionnement d'un transistor pour lequel le rapport g_m/I_d et le produit WL sont maximum. En première approximation, on peut tracer la courbe de variation de l'offset en tension sur la grille en fonction du coefficient d'inversion I_c défini par :

$$I_c = \frac{I_d}{2n\beta U_T^2} \quad (3.60)$$

La variance de cet offset ramenée en tension sur la grille s'exprime par l'équation suivante :

$$\sigma(\Delta V_{gs}) = \sqrt{\sigma_T^2 + \left(\frac{I_d}{g_m} \sigma_\beta\right)^2} \quad (3.61)$$

La figure 3.15 représente l'évolution de cette variance en fonction du coefficient d'inversion I_c pour une technologie avec $\sigma_\beta = 2\%$ et $\sigma_T = 5\text{ mV}$. Cette figure nous fournit un bon aperçu de l'importance du coefficient d'inversion pour la réduction de l'offset.

3.3.5 Étude du discriminateur

La conception de l'étage de décision s'est faite à partir des critères de simplicité, de consommation, de rapidité et d'offset. Le choix d'un discriminateur en courant s'est rapidement avéré judicieux [Tou90], [Che00a]. La cellule de Träff représentée sur la figure 3.16

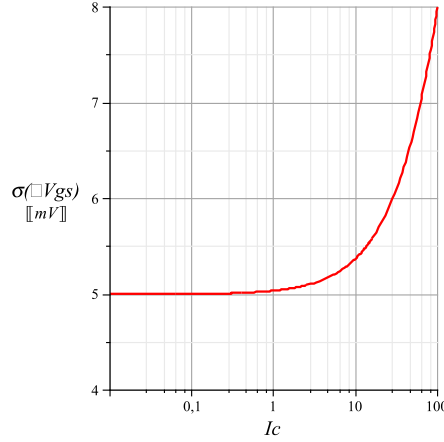


FIGURE 3.15 – Évolution du paramètre $\sigma(\Delta V_g)$ d'un transistor en fonction du coefficient d'inversion I_c .

et modélisée sur la figure 3.17 permet d'utiliser seulement quatre transistors (l'inverseur de sortie sert à adapter le signal pour la partie numérique) et d'avoir une consommation statique nulle. Mais ces caractéristiques se font au détriment de la rapidité. Néanmoins, en optimisant la taille des transistors pour réduire les capacités parasites, on obtient des performances suffisantes pour notre application.

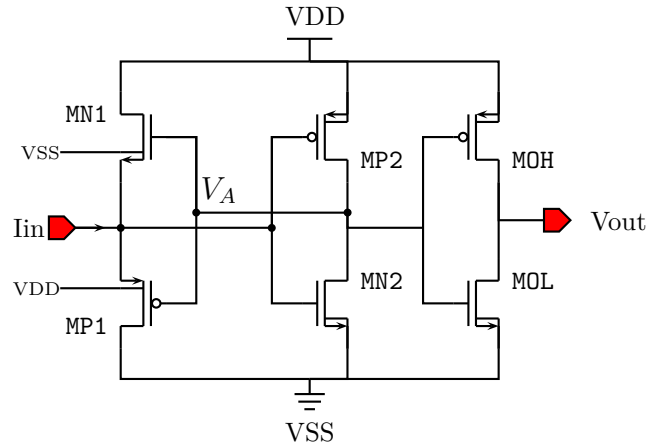


FIGURE 3.16 – Architecture de la cellule de Träff.

Cette cellule se décompose en trois étages. L'étage d'entrée est composée des transistors MN1 et MP1, les deux étages suivants sont des inverseurs (MN2-MP2 et MOL-MOH). La figure 3.17 représente deux modélisations des deux premiers étages. La figure 3.17 (a) illustre le modèle usuel dans lequel l'inverseur est représenté par une cellule idéale et la figure 3.17 (b) illustre un modèle valable uniquement lorsque la tension V_{in} est loin du point de basculement de l'inverseur, l'étage d'entrée y est remplacé par un modèle petits signaux.

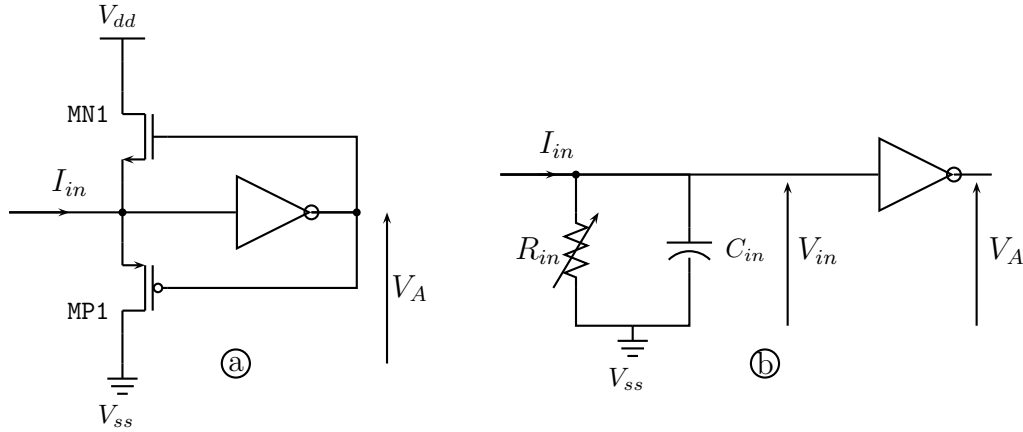


FIGURE 3.17 – Deux modélisations de la cellule de Träff. (a) modèle valable quel que soit le courant d’entrée. (b) modèle valable uniquement pour un courant d’entrée non nul.

3.3.5.1 Étude en régime DC

Pour étudier cette cellule, nous commencerons par présenter ses trois régions de fonctionnement en fonction du courant d’entrée I_{in} . Dans cette étude, nous considérons que le DAC de compensation est éteint (voir figure 3.2), le courant d’entrée est alors la somme de deux contributions : $I_{in} = I_{sig} - I_{seuil}$, avec I_{sig} le signal issu de l’OTA et I_{seuil} le courant absorbé par le DAC de seuil. Les tensions sont données pour une alimentation 0 – 2 V :

- Région 1 : $I_{in} < 0 \text{ A} \Rightarrow V_{in} < 1 \text{ V}, V_{out} = 0 \text{ V}$;
- Région 2 : $I_{in} > 0 \text{ A} \Rightarrow V_{in} > 1 \text{ V}, V_{out} = 2 \text{ V}$;
- Région 3 : $I_{in} \rightarrow 0 \text{ A} \Rightarrow V_{in} \sim 1 \text{ V}, V_{out} = \text{état intermédiaire}$.

En l’absence de signal (et de seuil), nous avons $I_{in} = I_{MN1} = I_{MP1} = 0$. Les deux premiers étages du discriminateur sont rebouclés et le système se stabilise sur le niveau DC $V_{in} = 1 \text{ V}$. Ce niveau est le point de basculement de l’inverseur, nous l’appellerons V_{seuil} . Le discriminateur est dans la région 3.

Lorsqu’un seuil est appliqué, le courant d’entrée est négatif (région 1), le transistor MN1 conduit l’intégralité de I_{in} et MP1 est bloqué. La contre réaction régule la tension grille-source du transistor MN1 pour lui permettre de fournir le courant I_{in} . Plus le courant négatif est important, plus la tension V_{in} est faible. Nous avons donc $V_{in} < V_{seuil}$, $V_A \approx 2 \text{ V}$ et la sortie du discriminateur est à l’état bas.

Pour un courant d’entrée positif ($I_{sig} > I_{seuil}$), l’inverse se produit. Le transistor MP1 conduit l’intégralité de I_{in} et MN1 est bloqué. La contre réaction régule la tension grille-source du transistor MP1 pour lui permettre d’absorber le courant I_{in} . Plus le courant positif est important, plus la tension V_{in} augmente. Nous avons donc $V_{in} > V_{seuil}$, $V_A \approx 0 \text{ V}$

et la sortie du discriminateur est à l'état haut.

L'intérêt particulier de cette cellule est sa sensibilité infinie en mode DC. En effet, le gain de conversion courant-tension à travers l'impédance d'entrée augmente lorsque le courant I_{in} tend à s'annuler. Et pour un courant nul, nous avons $R_{in} = 1/g_{m_{in}} \rightarrow \infty$, avec $g_{m_{in}}$ la somme des transconductances de source des deux transistors d'entrée. De plus, dans la région 3 nous avons $V_{in} \approx V_{seuil}$. Le gain de l'inverseur est donc maximal dans cette région. Cette sensibilité infinie se traduit par une commutation instantanée lorsque le courant I_{in} change de polarité.

3.3.5.2 Étude transitoire

L'intérêt de cette étude est d'observer la sensibilité du discriminateur en fonctionnement normal. Cela revient à analyser les phénomènes causant des différences de comportement entre des signaux à basses fréquences, et d'autres à fréquences plus élevées. Étant donné la discontinuité de fonctionnement du discriminateur entre un courant positif et négatif, nous considérons uniquement le cas qui nous intéresse. Prenons un courant DC de seuil négatif I_{seuil} , sur lequel se rajoute un signal positif I_{sig} fourni par l'OTA. Tant que la somme des deux composantes reste négative, le discriminateur est dans la région 1 de fonctionnement. Le transistor MN1 conduit alors l'intégralité du courant avec $I_{MN1} = I_{sig} + I_{seuil}$.

La réponse en tension de l'entrée V_{in} est déterminante pour comprendre le fonctionnement du discriminateur. Elle dépend directement de l'impédance d'entrée, qui se compose d'une partie résistive (la transconductance des transistors d'entrée) et d'une partie capacitive C_{in} (la capacité parasite dominée par les capacités grille-source des transistors MN1 et MP1).

$$Z_{in} = \frac{1}{(gms_{MN1} + gms_{MP1}) + sC_{in}} \quad (3.62)$$

La tension d'entrée V_{in} ainsi que la tension V_A varient peu dans une même région de fonctionnement ($\Delta V \approx 200$ mV pour chacune de ces deux tensions). Nous considérons donc les capacités comme étant constantes. Dans la région 1, nous avons $I_{MN1} \gg I_{MP1}$. On peut donc poser $g_{m_{in}} = gms_{MN1}$. Entre les régions 1, 2 et 3, les deux transistors traversent différents modes de fonctionnement. Avec l'application d'un seuil important (posons $I_{seuil} = 2 \mu A$), le potentiel de source du transistor MN1 est faible. Il est donc en forte inversion. Lorsqu'un signal apparaît, le courant I_{MN1} diminue. Son potentiel de source augmente et il rentre en faible inversion avant d'être bloqué pour $I_{MN1} = 0$. Il convient donc de déterminer une modélisation valable pour les différents degrés d'inversion du canal. Nous utilisons l'expression de la transconductance de source fournie par le modèle EKV [Enz06] :

$$gms = I_{ds} \frac{G(I_c)}{U_T} \quad (3.63)$$

avec :

$$G(I_c) = \frac{1 - \exp(-\sqrt{I_c})}{\sqrt{I_c}} \quad \text{et} \quad I_c = \frac{I_{ds}}{2n\beta U_T^2} \quad (3.64)$$

Le terme $G(I_c)$ est une interpolation mathématique permettant d'obtenir une expression analytique valable dans les trois régions d'inversions (faible, modérée et forte). Tant que le discriminateur reste dans la région 1, nous pouvons nous satisfaire d'une étude en boucle ouverte avec le schéma de la figure 3.17 (b). La tension d'entrée en petits signaux est alors déterminée par :

$$V_{in} = I_{in} \frac{1/gm_{s_{MN1}}}{1 + s \frac{C_{in}}{gm_{s_{MN1}}}} \quad (3.65)$$

La bande passante de cet étage dégrade alors la sensibilité du discriminateur. La constante de temps de cet étage est caractérisée par :

$$\tau^{-1} = \frac{gm_{s_{MN1}}}{C_{in}} = \frac{\sqrt{2n\beta I_{in}}}{C_{in}} \left(1 - \exp \left(-\sqrt{\frac{I_{in}}{2n\beta U_T^2}} \right) \right) \quad (3.66)$$

Cette constante de temps évolue avec le signal, rendant la caractérisation de la sensibilité complexe. En l'absence de signal, avec un courant d'entrée déterminé simplement par le seuil, l'entrée du discriminateur est à faible impédance. Sa constante de temps est alors réduite et sa réponse rapide. Lorsqu'un signal est fourni par l'OTA, le courant d'entrée diminue en valeur absolue. Dans le cas où le signal est suffisamment important, ce courant d'entrée tend à s'annuler avant de devenir positif. C'est ce cas précis qui nous intéresse ici, lorsque le courant d'entrée s'annule et que la tension d'entrée augmente jusqu'à V_{seuil} . A l'approche de cette valeur de basculement, l'impédance d'entrée augmente considérablement à cause de l'exponentielle négative présente dans l'équation 3.63 de la transconductance d'entrée $gm_{s_{MN1}}$. L'entrée du discriminateur se comporte alors comme un filtre passe bas qui amortit le signal de plus en plus en fonction de sa valeur. Par conséquent, l'évolution de la tension d'entrée est retardée. En fonction de la fréquence du courant d'entrée, la tension d'entrée est réduite et le système nécessite un courant supplémentaire pour arriver à la tension $V_{in} = V_{seuil}$ qui permet le basculement de l'inverseur. Le retard de V_{in} s'intègre donc sur l'ensemble des valeurs du courant d'entrée. Ainsi, lors de l'apparition d'un signal, pour un même courant I_{in} maximum, le retard est fonction du courant initial de seuil I_{seuil} . La figure 3.18 représente l'évolution de la tension d'entrée V_{in} en fonction du courant d'entrée I_{in} pour des signaux de différentes fréquences et pour un seuil I_{seuil} de $1 \mu A$ (en pointillé) et $2 \mu A$ (en trait plein). Toutes ces valeurs sont issues d'une modélisation Matlab réalisée à partir des équations précédentes. La comparaison des résultats de ce modèle avec ceux obtenues par des simulations réalisées avec l'outil SPECTRE a montré une différence de moins de 10%.

L'écart entre la tension d'entrée V_{in} pour un courant d'entrée quasi-nul et la tension V_{seuil} de basculement de l'inverseur est tracé sur la figure 3.19 (axe des ordonnées de gauche). Cet écart est relevé pour deux configurations différentes : avec un courant de seuil de $1 \mu A$ ou de $2 \mu A$. La différence entre les deux configurations est tracée sur ce même graphique

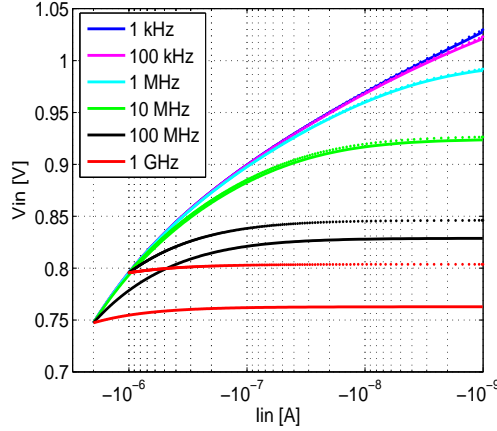


FIGURE 3.18 – Évolution de la tension d'entrée V_{in} en fonction du courant d'entrée I_{in} pour des signaux de différentes fréquences avec un seuil à $2\mu A$ et $1\mu A$.

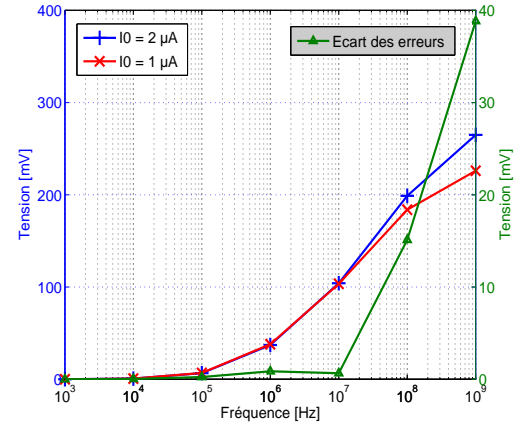


FIGURE 3.19 – Retard de la tension d'entrée en fonction de la fréquence du signal par rapport au niveau DC pour un courant d'entrée I_{in} tendant à s'annuler.

en vert (axe des ordonnées de droite). Cet écart relatif au retard causé par la constante de temps de l'étage d'entrée (équation 3.66) augmente avec la fréquence du signal. Il est négligeable pour des fréquences de l'ordre du kHz. Par ailleurs, il est intéressant de noter la différence de réponse de V_{in} pour des signaux de même fréquence lorsque le seuil est réglé différemment. Le retard s'intègre sur toutes valeurs du courant d'entrée. Ainsi, plus le seuil est réglé loin du point de basculement, plus l'écart $V_{seuil} - V_{in_{max}}$ sera grand.

Le signal mis en forme par la chaîne d'amplification a un temps de montée de l'ordre de 100 ns. On peut comparer le filtrage opéré par l'entrée du discriminateur sur ce signal à celui opéré sur une sinusoïde de fréquence 2,5 MHz. Le retard accusé par l'évolution de la tension d'entrée V_{in} équivaut à une perte de tension de 60 mV lorsque le courant d'entrée devient quasi-nul. Pour compenser ce retard et déclencher le basculement du discriminateur, il faut que le courant d'entrée soit supérieur de 10 nA au courant de seuil I_{seuil} . Cet écart correspond à une sous-évaluation de l'énergie de 100 eV.

3.4 Gestion des seuils en énergie

L'utilisation d'un seuil en énergie dans la chaîne de détection permet de nombreuses améliorations de la qualité de l'image. Elle permet principalement de s'affranchir complètement du bruit électronique en l'absence de signal. Les seuils sont obtenus à l'aide d'un DAC en mode courant unique en bas de matrice, qui permet la soustraction d'un niveau continu au signal fourni par l'OTA. Le discriminateur compare ensuite l'impulsion en courant résultante de la soustraction par rapport au zéro. Ainsi, seuls les signaux d'am-

plitude supérieure au seuil déclenchent le discriminateur qui envoie une impulsion dans le compteur.

3.4.1 Uniformisation des seuils

Le réglage du seuil est une référence absolue pour discriminer l'énergie des particules. Pour être commun à l'ensemble des pixels, il est généré en bas de matrice et est recopié dans chaque pixel (voir paragraphe 3.6.4). Pour répondre aux besoins exprimés dans la section 3.1, il est important de rendre cette mesure la plus fiable possible. Néanmoins, les dispersions technologiques induites par la fonderie (*mismatch*) sur l'électronique ainsi que la distribution des polarisations provoquent inévitablement dans chaque pixel un *offset* sur le niveau DC d'une part, et, d'autre part, une dispersion sur la copie des seuils. On peut alors écrire pour chaque pixel les équations de I_{signal} , le signal généré par l'OTA, et de I_{seuil} , le courant de seuil réel dans chaque pixel. Pour le signal :

$$I_{signal} = I_{amp} + \delta_{offset} \quad (3.67)$$

avec I_{amp} l'amplitude en courant du signal délivré par la chaîne d'amplification du pixel suite à l'interaction d'une particule dans le détecteur, et δ_{offset} la déviation du niveau continu (typiquement à zéro) en sortie de l'OTA. Pour le seuil :

$$I_{seuil} = I_{DACseuil} + \delta_{seuil} \quad (3.68)$$

avec $I_{DACseuil}$ le courant du DAC de seuil généré en bas de matrice, et δ_{seuil} l'erreur sur ce courant engendré par la copie dans le pixel. Pour pallier ces non-uniformités, il a fallu intégrer un système de compensation. Cette compensation est réalisée par l'injection d'un courant continu I_{comp} qui s'ajoute au signal fourni par l'OTA (voir figure 3.2). Ce courant est généré par un DAC local (nommé "DAC de compensation") avec un réglage indépendant dans chaque pixel. Ainsi, le signal entrant dans le comparateur est la combinaison du courant issu de la chaîne d'amplification avec ceux issus des DAC de seuil et de compensation :

$$I_{discr} = I_{amp} - I_{DACseuil} + \underbrace{(\delta_{offset} - \delta_{seuil} + I_{comp})}_{\delta_{discr}} \quad (3.69)$$

L'objectif est d'obtenir pour chaque pixel $\delta_{discr} \rightarrow 0$ afin que les seuils de la matrice soient homogènes. La figure 3.20 présente le principe de seuillage pour les circuits XPAD3-S et -C.

3.4.2 Définition des DAC de seuil et de compensation

Le DAC global de seuil (fournissant le courant I_{th}) est situé en bas de matrice. Il génère un seuil qui est commun à l'ensemble des pixels. C'est un DAC de 8 bits avec un pas variable

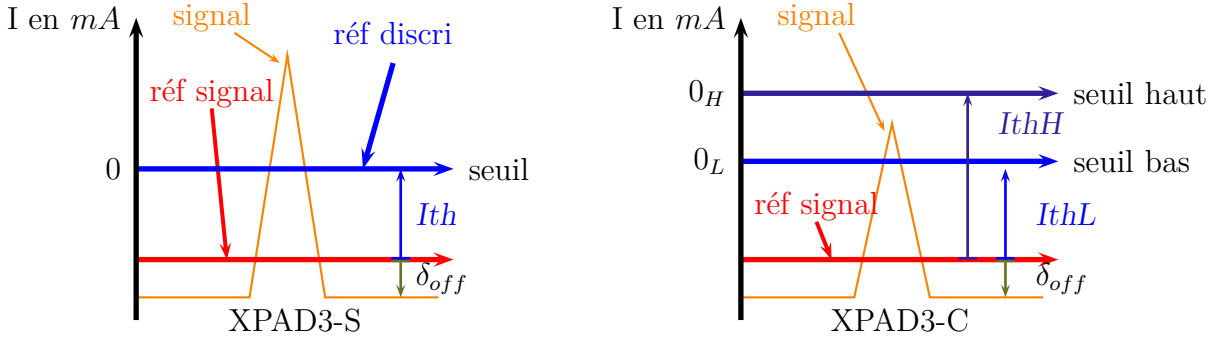


FIGURE 3.20 – Principe du seuillage : composition des courants dans l'étage de décision du pixel analogique pour les circuits XPAD3-S et -C en l'absence de compensation et de dispersion sur le(s) seuil(s). Le signal est représenté en orange. A la sortie de l'OTA, il est référé par rapport au niveau rouge, et à l'entrée du comparateur, par le(s) niveau(x) bleu(s).

réglé typiquement à 18 nA (soit près de $50 e^-$) par un autre DAC de 8 bits appelé DAC de LSB et fournissant le courant de référence I_{tune} (voir figure 3.31). Les pixels du circuit XPAD3-S possèdent un seul seuil, alors que les pixels du circuit XPAD3-C possèdent deux seuils permettant un fenêtrage en énergie (voir figure 3.20). Pour réaliser la chaîne de décision du circuit XPAD3-C nous avons recopié deux fois celle du circuit XPAD3-S (voir figure 3.2). Elle possède donc deux systèmes de DAC (seuil + compensation) et deux comparateurs générant un signal de validation pour chacun des seuils. Ensuite, une électronique de gestion permet de valider uniquement les particules d'énergies comprises entre ces deux seuils ($I_{discrL} > 0$ et $I_{discrH} < 0$). Le deuxième seuil est activé par un signal de sélection commun à l'ensemble de la matrice, ces circuits peuvent donc fonctionner au choix en mode simple ou double seuil. Cette sélection par fenêtrage en énergie est souhaitée pour les applications biomédicales (voir section 3.1).

La dynamique du DAC global de seuil est fixée dans un premier temps par rapport à la dynamique de la chaîne amplificatrice. Elle est destinée à détecter des charges allant jusqu'à $10 ke^-$ pour un gain de $0,36 nA/e^-$. La dynamique typique du DAC est donc de $3,6 \mu A$.

Pour déterminer la dynamique du DAC local de compensation, nous avons dû effectuer une étude Monte-Carlo sur la chaîne d'amplification des pixels (amplificateur de charge, filtre et DAC de seuil global). Cette étude nous a indiqué que pour aligner la *ligne de base* de l'ensemble des pixels à $\pm 5\sigma$ sur une même référence, il faut disposer d'un système de

compensation capable de couvrir une dynamique de $1,63\,\mu\text{A}$. Pour des raisons d'encombrement du silicium, nous souhaitons réaliser cette compensation avec un DAC en mode courant de seulement 6 bits, car il sera intégralement implanté dans le pixel. Le bit de poids faible ou LSB (*Least Significant Bit*) est réglé pour être équivalent à la moitié du bruit électronique ENC afin de ne pas dégrader la résolution en énergie (voir équation 3.1). Pour obtenir un pas de $50\,\text{e}^-$ avec un gain de conversion de $36\,\text{nA}/100\,\text{e}^-$, il faut un LSB à $18\,\text{nA}$. Ce DAC couvre alors une dynamique de $1,134\,\mu\text{A}$, ce qui correspond à un rattrapage de $\pm 3,48\sigma$. Dans le cas où cette dynamique ne serait pas suffisante (ou trop importante), nous pourrions la modifier en agissant sur le LSB. Les LSB des DAC de seuil et de compensation varient proportionnellement avec le réglage du DAC de LSB. Ainsi, quelle que soit la valeur du pas des DAC, nous conservons le même rapport I_{th}/I_{comp} .

3.5 Architecture du pixel numérique

Dans cette partie nous allons détailler l'architecture numérique du pixel dans laquelle sont stockés les informations de contrôle du pixel ainsi que le résultat du comptage. Cette architecture a été conçue pour rendre l'acquisition et le comptage indépendants des opérations d'accès numériques. On peut alors lire les compteurs (et/ou les bits de dépassements) sans arrêter l'acquisition (sans temps mort en mode continu). Pour minimiser le risque de fautes ainsi que la pollution du substrat et des équipotentielles d'alimentation, nous avons opté pour une architecture numérique statique. Elle est composée de 5 parties distinctes :

- *Compteur* : un compteur composé de 12 bascules DFFR (bascule *D Flip-Flop + Reset*) ;
- *Gestion du compteur* : une électronique combinatoire de gestion des modes et autorisations de comptage ;
- *CfgPixel* : un registre de configuration locale composé de 9 bascules DFF ;
- *LiftP* : un registre à décalage chargé du transfert des données au centre de l'architecture numérique et composé de 12 multiplexeurs 4 vers 1 ainsi que de 12 bascules DFF ;
- *OV FouHit* : une gestion du dépassement de compteur indépendante du reste du pixel.

Le schéma 3.21 représente l'architecture de la partie numérique du pixel.

3.5.1 Comptage

La profondeur des compteurs a été déterminée pour une utilisation en faisceau de lumière synchrotron. L'objectif est d'avoir un temps de lecture des données inférieur au temps minimum de débordement des compteurs. Si l'on considère que la lecture des compteurs peut se faire en moins de $2\,\text{ms}$ et que le taux de comptage maximal par pixel est de $2 \cdot 10^6\,\text{photons/s}$, alors un compteur 12 bits est suffisant. La validation du compteur se fait par 2 signaux numériques. Le premier est le signal CEG (*Count Enable General*) qui est commun à l'ensemble des pixels. Le second est interne à chaque pixel, c'est le bit 0 des

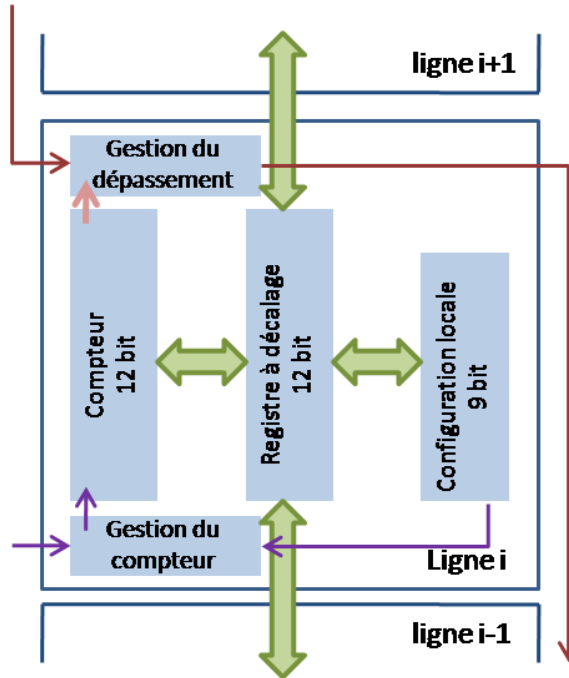


FIGURE 3.21 – Architecture du pixel numérique.

configurations locales. De plus, à des fins de test, chaque compteur peut être incrémenté soit par la sortie du comparateur (entrée **Hit**), soit par un signal de test (entrée **HitTest**). Cette sélection se fait par le bit 1 des configurations locales. Le schéma 3.22 présente la cellule de gestion du compteur.

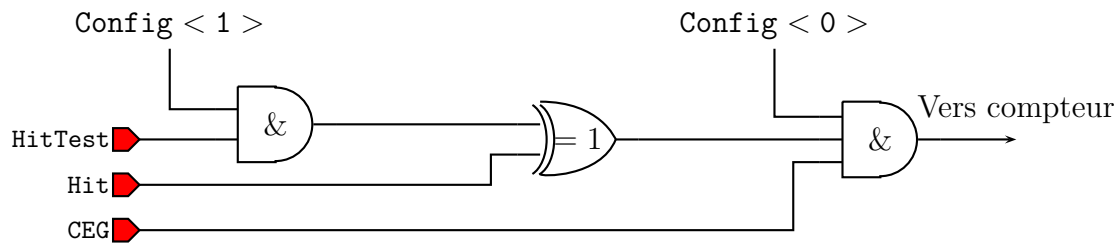


FIGURE 3.22 – Architecture de la sélection numérique de comptage.

3.5.2 Configurations

Tous les pixels de la matrice sont semblables, mais ils ont la capacité de se différencier par leurs réglages. Dans le but de préserver le bon fonctionnement de la matrice, nous pouvons masquer indépendamment chaque pixel défectueux au niveau analogique et/ou numérique. De plus, chaque pixel possède des bits de réglage du(des) DAC local(aux) de compensation d'offset et un bit pour forcer un mode de test. Au total, tous les pixels possèdent 9 bits de configuration interne. La table 3.2 présente le rôle de chaque bit de configuration locale pour les circuits XPAD3-S et -C.

Numéro de configuration	Spécification XPAD3-S	Spécification XPAD3-C
0	Activation des compteurs	Activation des compteurs Activation des préampli
1	Activation du mode test analogique et numérique	
2	Désactivation préampli analogique	Configuration DAC local bas (5 bits)
3	Configuration DAC local (6 bits)	
4		
5		
6		
7		
8		Configuration DAC local haut (2 bits)

TABLE 3.2 – Attribution et rôle des configurations locales.

3.5.3 Transfert des données

Différentes architectures de lecture de pixels sont possibles :

- une architecture consiste à chaîner tous les pixels entre eux [Bla00]. Cette architecture dite en série est simple, mais ralentit les cycles de lecture/écriture et diminue fortement le rendement, car un seul défaut de fabrication dans le chemin de lecture des données rend le circuit inutilisable.
- D'autres circuit permettent d'adresser directement les pixels à lire [Brö04]. L'électronique est plus complexe et beaucoup plus lente, car cela nécessite un multiplexage. Mais le rendement est amélioré, car une faute dans un pixel ne perturbe pas le chemin de lecture des données.
- Il est aussi possible de mélanger les deux principes de lecture en rendant le système série par ligne et parallèle par colonne avec une possibilité d'adressage par colonne

pour limiter l'activité numérique. Ceci permet de faire un bon compromis entre vitesse, rendement et complexité [Pan08].

Cette dernière solution mixte a été retenue pour notre architecture. Afin d'écrire dans les configurations locales et de lire les compteurs des 9600 pixels d'une manière rapide et simple, un registre à décalage de 12 bits appelé **LiftPixel** a été utilisé. Les registres à décalage **LiftPixel** d'une même colonne sont chaînés entre eux pour une lecture série dans la colonne. Afin d'optimiser la surface consommée dans le pixel, ce registre à décalage a été conçu pour effectuer toutes les opérations de transfert de données. Ainsi, il est couplé à un multiplexeur à 4 bits pour gérer la lecture des compteurs et la gestion des configurations locales en lecture et en écriture. La figure 3.23 représente l'architecture du pixel autour d'un étage à 1 bit du registre à décalage **LiftPixel**. Un sélecteur de multiplexeur à 2

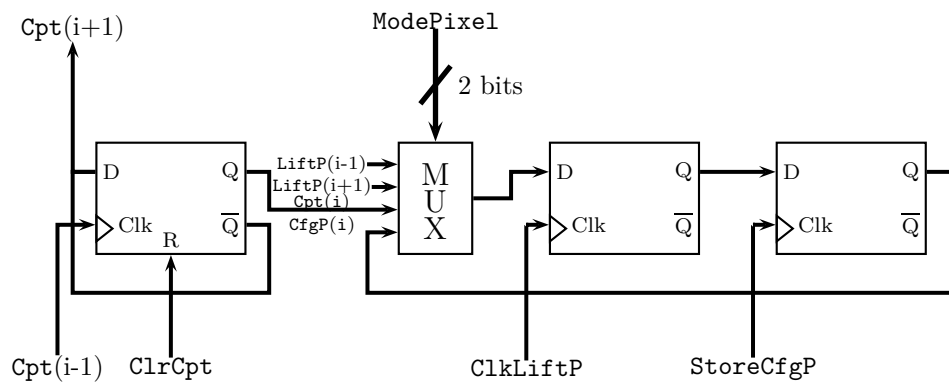


FIGURE 3.23 – Synoptique d'un étage du registre à décalage **LiftPixel**.

bits (**ModeLiftP**) permet de fixer le mode de transfert de données du registre à décalage **LiftPixel**. Ainsi, le code :

- 00** Correspond à un chargement de données dans le pixel pour les configurations.
- 01** Correspond à lecture des données (compteurs ou configurations locales).
- 10** Correspond à chargement des compteurs dans le registre à décalage **LiftPixel**.
- 11** Correspond à chargement des configurations locales dans le registre à décalage **LiftPixel**.

3.5.4 La gestion du dépassement des compteurs

La lecture des compteurs est basée sur une architecture innovante [Bla00] développée au CPPM, où le compteur est pourvu d'un 13^{ème} bit qui n'est pas connecté au registre à décalage **LiftPixel**, mais à un autre registre à décalage indépendant à 1 bit

appelé **LiftOVF/Hit**. Tout comme le registre à décalage **LiftPixel**, toutes les cellules **LiftOVF/Hit** d'une même colonne sont chaînées. Cette architecture permet de considérer ce 13^{ème} bit comme un indicateur de dépassement, car il est possible de ne lire que le 13^{ème} bit en utilisant le **LiftOVF/Hit**. La figure 3.24 présente l'architecture du pixel autour d'un étage du **LiftOVF/Hit**. Cette architecture offre un accès rapide à une information par-

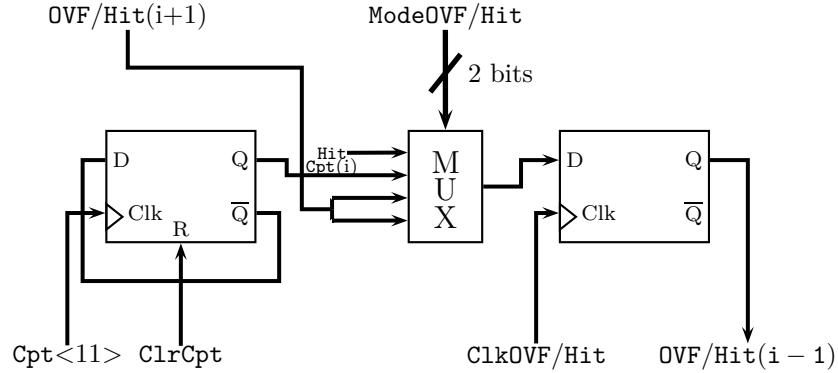


FIGURE 3.24 – Synoptique d'un étage du **LiftOVF/Hit**.

tielle du comptage. Dans le cas d'une acquisition nécessitant une grande profondeur de comptage, cela permet d'effectuer des lectures intermédiaires du bit de dépassement tout en limitant le temps d'arrêt de l'acquisition. De plus, pour une lecture mode continu, l'activité numérique est 12 fois moins importante que pour la lecture des compteurs. Ainsi, en limitant les appels en courant, les capacités de découplage présentes dans le circuit permettent de prévenir d'éventuelles perturbations sur les équipotentielles d'alimentation. Le mode continu consiste à lire ce bit de dépassement toutes les 2 ms jusqu'à la fin de l'acquisition, puis à récupérer le reste des compteurs à la fin de l'acquisition.

3.6 Architecture globale du circuit

La zone active est composée de 9600 pixels dont l'architecture est détaillée dans les sections 3.3, 3.4 et 3.5. Ces pixels sont organisés en 80 colonnes de 120 lignes. Le fonctionnement de la zone active est complexe et requiert une électronique de gestion adaptée. Nous avons vu au paragraphe 3.2 que pour agencer les différents circuits en matrices, l'électronique de gestion de la zone active doit être placée en bas de matrice. Cette partie est destinée à générer l'ensemble des signaux de commande et des polarisations nécessaires pour le fonctionnement des pixels ainsi qu'à gérer les entrées et sorties des données. Le synoptique 3.25 présente l'architecture globale du circuit. Cette électronique est composée de deux

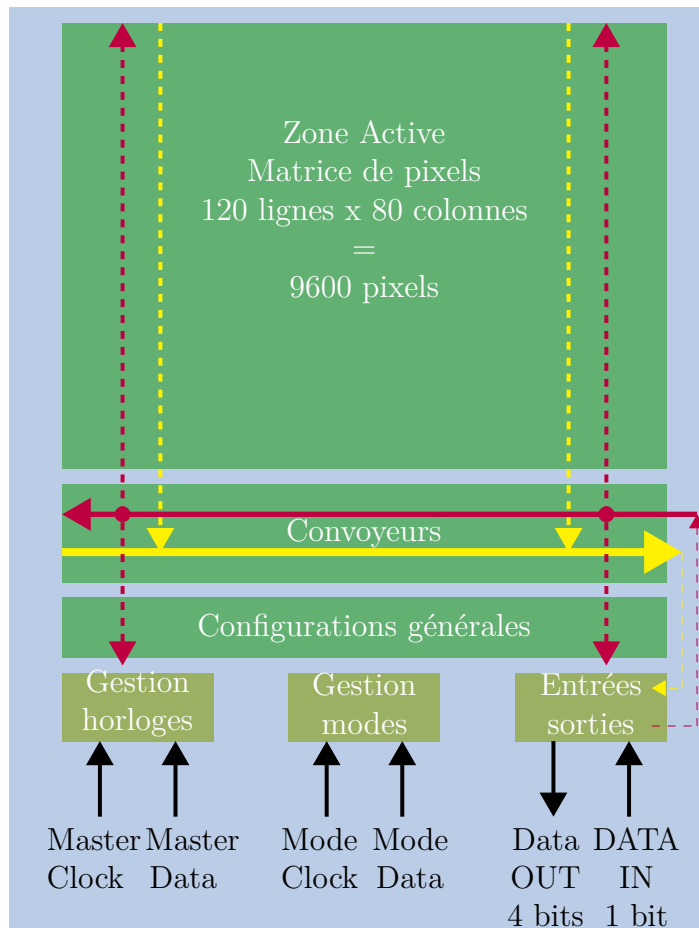


FIGURE 3.25 – Synoptique de l'architecture globale du circuit.

parties principales, les convoyeurs permettant le transit des données dans les sens de lecture et d'écriture et la zone programmable appelée configurations générales servant de mémoire et organisée elle aussi en 80 colonnes (voir section 3.6.2). La suite de cette

partie est consacrée à la description des ces deux zones ainsi qu'à différentes autres cellules servant à la gestion du circuit.

3.6.1 Les convoyeurs de lecture et écriture dans le circuit

3.6.1.1 Le convoyeur d'écriture

Le circuit comporte quatre zones accessibles en écriture, qui font l'objet de la table 3.3. L'écriture se fait par le biais d'un registre à décalage à 1 bit de largeur et de 80 bits de

Régions accessibles en écriture	Emplacement
Configurations locales	Pixels
Configurations générales	Bas de circuit
Adressage colonne	Bas de circuit
Gestion des modes	Bas de circuit

TABLE 3.3 – Régions du circuit accessibles en écriture.

profondeur (1 bit par colonne) appelé **SR1**. La figure 3.26 présente 1 des 80 blocs élémentaires. Les 80 blocs élémentaires sont chaînés entre eux pour former le convoyeur **SR1**. La

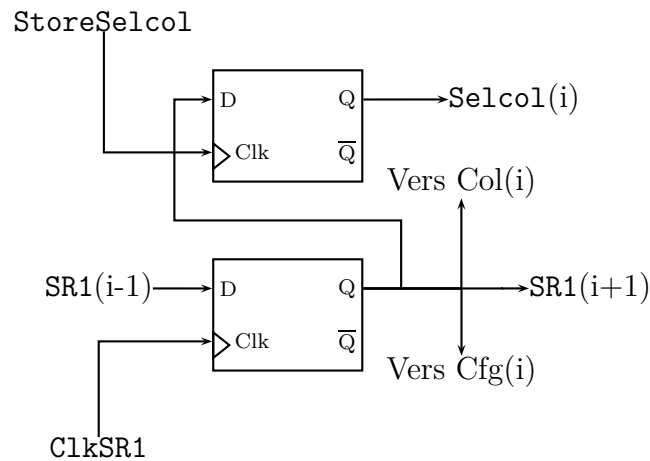


FIGURE 3.26 – Architecture d'un bloc élémentaire du convoyeur **SR1**.

sortie de chacun de ces blocs est connectée d'une part à l'entrée de chaque colonne des registres à décalage **LiftPixel** et, d'autre part, à l'entrée de chaque colonne des configurations générales. De plus, chaque colonne est munie d'un bit de validation de colonne

désigné par `Selcol1`. Ce bit valide ou non l'ensemble des signaux d'actions montants dans les colonnes et descendants dans les configurations générales. Ainsi, on peut facilement gérer un adressage par colonne.

3.6.1.2 Convoyeur de lecture

L'architecture de l'électronique de lecture permet de lire les compteurs et les configurations locales et générales. Dans le cas d'une acquisition longue (supérieure à 2 ms), il est nécessaire d'effectuer plusieurs lectures successives avec ou sans arrêt de l'acquisition. Il est donc important que cette étape soit rapide. Pour cela, le registre à décalage est composé de 4 bits parallèles (4 bits par colonne) appelé `SR4`. L'architecture d'une des 80 cellules de `SR4` est présentée sur la figure 3.27. La disposition finale du circuit dans

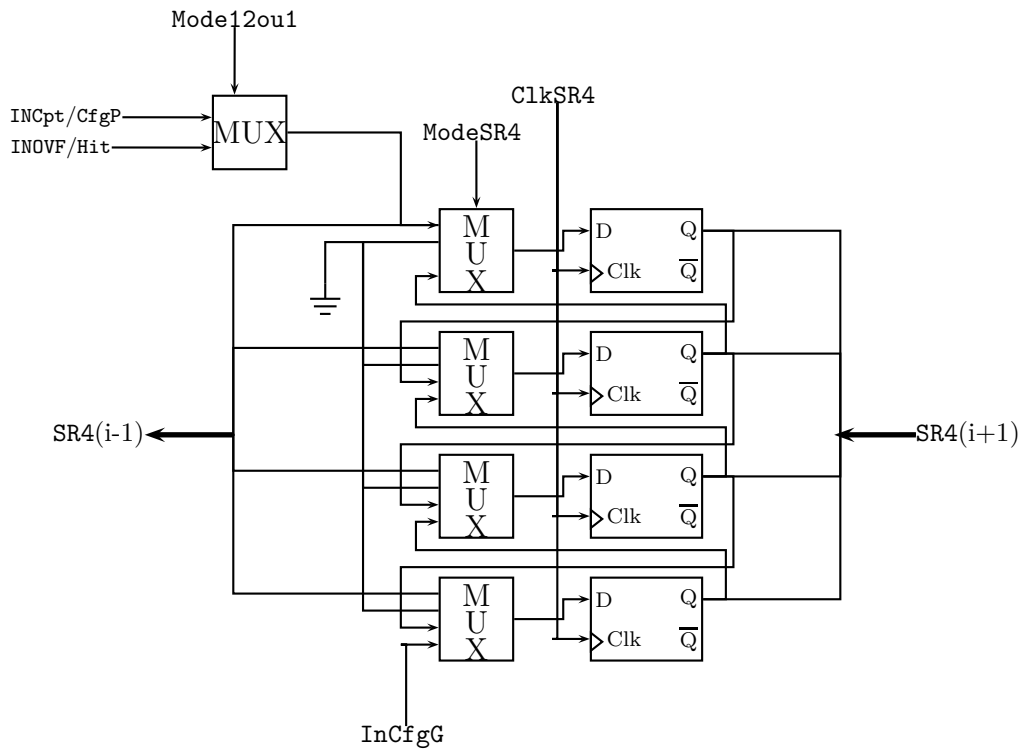


FIGURE 3.27 – Architecture du registre 4 bits à décalage de lecture `SR4`.

le *layout* nous impose de chaîner les 80 cellules du registre à décalage de lecture dans le sens décroissant des colonnes, alors que celles du registre à décalage d'écriture le sont dans le sens croissant. La cellule unitaire représentée sur la figure 3.27 autorise le transfert des données soit vers la sortie du circuit (`SR4(0)`), soit du haut vers le bas pour une lecture des colonnes (compteurs ou configurations locales via le multiplexeur piloté par

Mode12ou1), soit du bas vers le haut pour une lecture des configurations générales via l'entrée InCfgG. L'entrée colonne de cette cellule est multiplexée, car elle est connectée aux deux registres à décalage des colonnes LiftPixel et LiftOVF/Hit. La sélection se fait par le signal Mode12ou1. La lecture des compteurs, par le registre à décalage LiftPixel, se fait donc en trois trames par ligne de pixels. La première trame correspond aux 4 bits de poids faible des compteurs des 80 pixels de la ligne inférieure, et la dernière des trois trames correspond aux 4 bits de poids forts de ces mêmes pixels.

3.6.2 Configurations générales

Les registres de configuration sont identiques à ceux contenus dans la partie numérique des pixels. Nous en avons placé un par colonne, sauf pour la première, la dernière et les deux colonnes du milieu. Les configurations générales sont connectées de la même manière que les colonnes de pixels à SR1 et SR4, comme l'illustre la figure 3.28. Nous avons souhaité conserver toute l'architecture numérique identique à celle du pixel afin d'avoir une possibilité supplémentaire de test de cette architecture. L'ensemble des polarisations du circuit est programmable par des DAC à 8 bits. Le code de chacun de ces DAC est mémorisé dans les registres de configurations générales. L'attribution des configurations générales est faite en fonction du placement des DAC généraux dans le bas du circuit. La table 3.4 présente l'occupation des configurations générales. Le reste des configurations générales est libre pour que l'utilisateur puisse y stocker des informations diverses sur les conditions de l'expérience. L'opérateur possède 77 octets de mémoire disponible par circuit.

Données numériques	N° de colonne	Bits utiles	Utilité
CMOS Disable [0]	5	CfgG<1>	Désactivation sortie CMOS
Data TestPulse [7 :0]	50	CfgG<8 :1>	Amplitude de l'injection
Data IthH [7 :0]	51 ¹	CfgG<8 :1>	Niveau du seuil haut
Data Vref [7 :0]	53 ¹	CfgG<8 :1>	Référence de la contre-réaction
Data Vadj [7 :0]	54 ¹	CfgG<8 :1>	Référence de l'OTA
Data Imfp [7 :0]	55	CfgG<8 :1>	Polarisation de R_f
Data Iota [7 :0]	56	CfgG<8 :1>	Polarisation de l'OTA
Data Ipre [7 :0]	59	CfgG<8 :1>	Polarisation du CSA
Data IthL [7 :0]	60	CfgG<8 :1>	Niveau du seuil bas
Data Itune [7 :0]	65	CfgG<8 :1>	LSB : DAC de seuil et compensation
Data Ibuffer [7 :0]	66	CfgG<8 :1>	Polarisation des buffers de sortie
Disable MasterClock OUT [0]	78	CfgG<1>	Désactivation sortie MasterClock

TABLE 3.4 – Organisation générale des configurations générales.

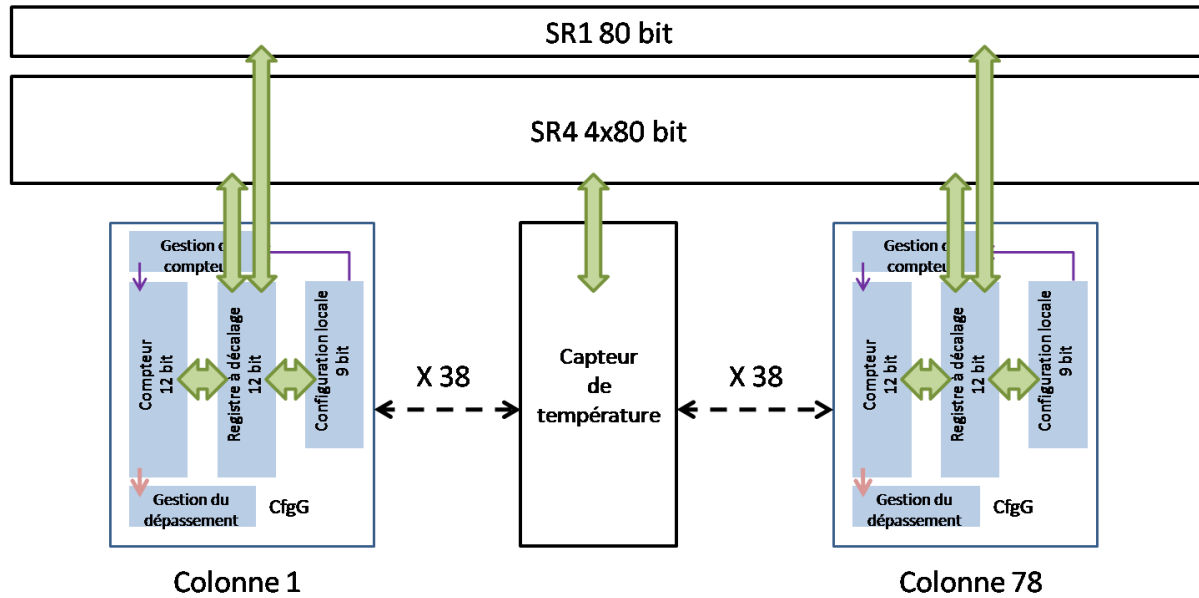


FIGURE 3.28 – Synoptique des configurations générales.

3.6.3 Gestion des modes et des actions

Cette partie présente la gestion des modes et des signaux de synchronisation des actions. Le circuit peut être programmé dans dix-sept modes et exécuter treize actions différentes. L'ensemble des modes et des actions est listé dans les tables 3.5 et 3.6. La limitation du nombre de plots, utilisés pour sortir les signaux du circuit intégré, ne permet pas d'avoir une entrée spécifique pour chaque mode et une horloge pour chaque action. Cette partie du chapitre détaille l'architecture conçue pour répondre à la gestion du circuit tout en limitant le nombre de plots.

3.6.3.1 La gestion des modes

Le circuit comporte plusieurs convoyeurs qui permettent de faire circuler les informations. Certains de ces convoyeurs nécessitent un sélecteur de mode pour fixer le sens de circulation des données. La table 3.5 renseigne pour chaque convoyeur le sélecteur de mode correspondant ainsi que ses différentes programmations possibles. Un registre de 9 bits appelé **ModeChip** permet de stocker les informations relatives à la programmation des modes.

1. Disponible uniquement dans les électroniques des circuits XPAD3-C.

Sélecteur de mode	Valeur	Mode
Convoyeur SR4		
ModeSR4	00	Transit de SR4 vers la sortie
	01	Reset complet de SR4
	10	Chargement des colonnes de pixels dans SR4
	11	Chargement des configurations générales dans SR4
Mode12ou1	0	Sélection de l'entrée LiftPixel
	1	Sélection de l'entrée LiftOVF/Hit
Convoyeur Pixel		
ModeLiftP	00	Mode chargement depuis SR1
	01	Mode lecture vers SR4
	10	Charge les compteurs dans LiftPixel
	11	Charge les CfgPixel dans LiftPixel
ModeLiftOVF/Hit	00	Charge l'état instantanée du discri dans LiftOVF/Hit
	01	Charge le bit de dépassement dans LiftOVF/Hit
	10	Mode lecture vers SR4
	11	
Convoyeur Configs Générales		
ModeLiftCfgG	00	Mode chargement depuis SR1
	01	Mode lecture vers SR4
	10	Rien
	11	Charge les configurations générales dans LiftCfgG

TABLE 3.5 – Gestion des modes.

3.6.3.2 La gestions des actions

Une fois le circuit programmé dans le mode adéquat, il faut actionner l'horloge correspondant à l'action souhaitée. Treizes actions différentes peuvent être exécutées dans le circuit. Pour limiter le nombre de plots nécessaires, nous avons généré l'ensemble des treizes signaux d'action avec l'horloge principale (**MasterClk**) et un signal d'activation de l'action. Ainsi, la gestion des actions est réalisée avec seulement un décodeur associé à un registre de 4 bits (**ModeMasterClk**) et l'horloge principale. L'ensemble des actions possibles dans le circuit est divisée en deux catégories, avec ou sans délai. En effet, pour limiter la pollution engendrée par l'activité numérique dans le circuit, toutes les actions jugées critiques sont activées par une horloge spéciale, appelée **MasterClkdelay**. Sur le chemin de propagation de cette horloge, des cellules de délai sont disposées régulièrement et une cellule de délai est disposée entre chaque colonne. Cette architecture sera détaillée dans le paragraphe 3.34.

Les actions sont clairement identifiables par le nom qu'elles portent. Leur nom est composé de deux parties. La première indique le type d'action : mémorisation (*Store*), horloge

ModeMasterClk	Action	Délai	Adressage par colonne
0000	ResetCfgG	Non	Non
0001	TestPulse	Non	Non
0010	ClkDacTempSensor	Non	Non
0011	ClrDacTempSensor	Non	Non
Convoyeur SR1 / SR4			
0100	ClkSR1	Non	Non
0101	ClkSR4	Non	Non
0110	StoreSelcol	Non	Non
0111	N/A	Non	Non
1000	N/A	Non	Non
1001	N/A	Non	Non
Pixels			
1010	ClkLiftP	Oui	Oui
1011	StoreCfgP	Oui	Oui
1100	StoreOVF/Hit	Oui	Oui
1101	ClrCpt	Oui	Oui
Configurations générales			
1110	ClkLiftCfgG	Oui	Oui
1111	StoreCfgG	Oui	Oui

TABLE 3.6 – Gestion des actions.

des registres à décalages (*Clk*), effacement des données dans un registre (*Clr*). La seconde partie du nom indique la cellule visée par l'action. L'action **TestPulse** permet d'incrémenter les compteurs des pixels pour les tester. Les deux actions codées 0010 et 0011 font référence au capteur de température qui sera présenté au paragraphe 3.6.6.

3.6.3.3 Programmation des modes et actions

L'ensemble du pilotage du circuit se fait par un unique plot d'entrée de données **DATAIN** et par trois plots pour les horloges (une horloge principale pour la synchronisation des actions et deux horloges annexes pour la programmation des modes et des actions). Les modes et actions souhaités se programment dans les deux registres **ModeChip** et **ModeMasterClk**. Ces deux registres sont commandés respectivement par les signaux **ClkModeChip** et **MasterClk**. La figure 3.29 présente le synoptique de la gestion des registres de modes et d'actions. Le registre **ModeChip** de neuf bits contrôle directement l'ensemble des multiplexeurs du circuit et permet l'aiguillage correct des données dans les convoyeurs. Tandis que le registre **ModeMasterClk** de 14 bits (**MMC[0 : 3]**) contrôle un décodeur qui sert à générer les signaux d'activation d'actions (*Enable*). Chaque signal d'activation d'action est ensuite synchronisé sur l'horloge principale **MasterClk** pour générer l'ordre. La figure 3.30 pré-

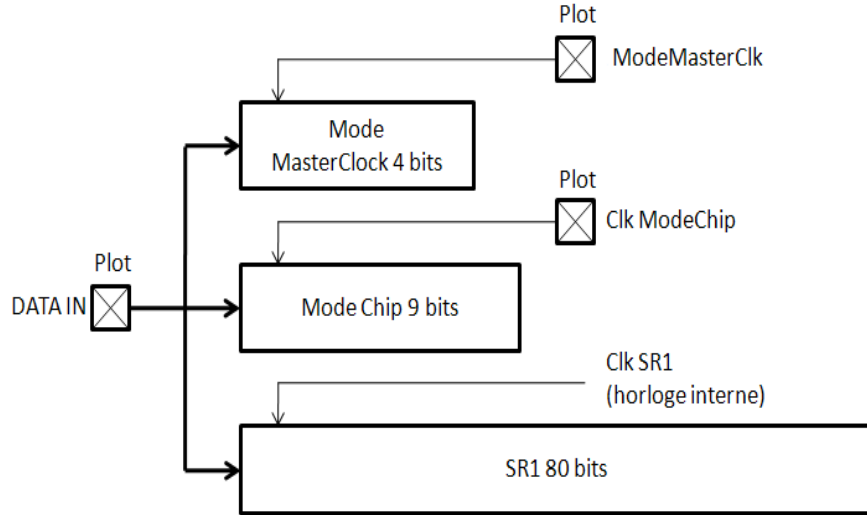


FIGURE 3.29 – Synoptique de la gestion des modes et des actions.

sente 2 canaux du décodeur. L'ensemble des autres canaux du décodeur peut être déduit de la table 3.6. Le décodeur permet d'aiguiller l'horloge générale du circuit (**MasterClk**) vers les bascules concernées.

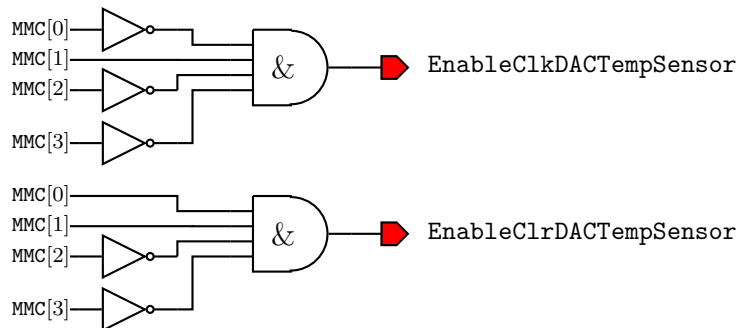


FIGURE 3.30 – Extrait de l'architecture du décodeur.

3.6.4 Polarisations

Le *power management* regroupe la gestion des polarisations et des alimentations d'un circuit. C'est une partie de la conception particulièrement critique, car en plus de fournir des courants et tensions stables quelque soit l'activité dans le circuit, elles doivent assurer l'homogénéité sur l'ensemble des pixels. Nous avons choisi de réaliser les polarisations

avec des DAC en mode courant. Les courants fournis par ces DAC sont distribués aux 80 colonnes par l'intermédiaire d'une cellule de polarisation appelé **ColumnBias** et disposée en bas de chacune de ces colonnes. Les 80 cellules sont identiques et les courants de polarisation issus des DAC se partagent équitablement. Chaque cellule **ColumnBias** transforme ces courants en des tensions qui sont ensuite distribuées jusque dans les pixels. Pour limiter les perturbations et les pertes dans la distribution de ces tensions dans les colonnes (120 pixels sur une longueur de 15 mm), les courants sont transformés en deux tensions. Cela permet de recopier la différence des deux tensions. Ainsi, les pertes et perturbations basse fréquence sont compensées. Toutes les polarisations du circuit sont générées par des DAC de 8 bits dans la zone de configuration située dans la partie basse du circuit. La distribution des polarisations vers les pixels est illustrée sur la figure 3.31.

Le bas de circuit comporte des DAC appelés globaux car ils fournissent des polarisations communes à l'ensemble des pixels de la matrice. La version XPAD3-S comporte 6 DAC la version XPAD3-C en comporte 9 :

- 3 DAC pour les polarisations de la chaîne d'amplification des pixels (*Ipre*, *Iota*, *Imfp*).
- 1 DAC pour le réglage du seuil (*Ith*) dans la version XPAD3-S et deux pour les deux seuils (*IthL* et *IthH*) dans la version XPAD3-C.
- 1 DAC pour le réglage du LSB (*Itune*) du DAC seuil et des DAC de locaux.
- 1 DAC pour la polarisation du buffer du pixel espion (voir paragraphe 4.1.1).
- 1 DAC pour le niveau de référence de la contre réaction du CSA dans la version XPAD3-C.
- 1 DAC pour le niveau de référence de l'OTA dans la version XPAD3-C.

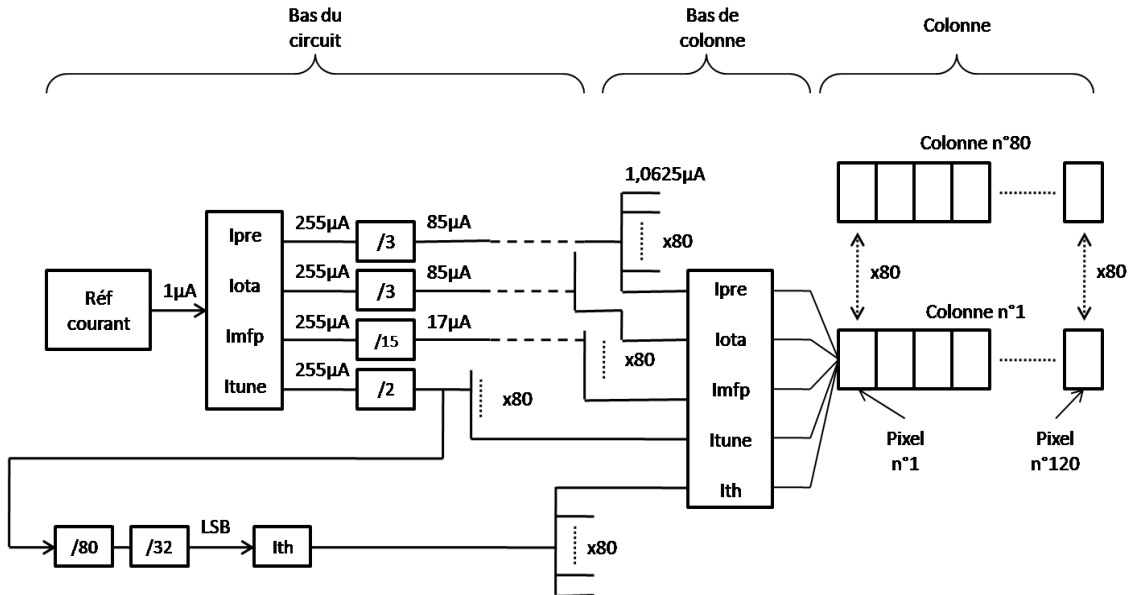


FIGURE 3.31 – Schéma de distribution des polarisations vers les pixels.

Une référence unique de courant de $1\ \mu\text{A}$ compensée en température alimente chaque DAC afin qu'ils fournissent tous un courant identique à pleine échelle ($255\ \mu\text{A}$). La sortie de chaque DAC, après avoir subi un facteur de réduction, est connectée aux cellules appelées **ColumnBias** en bas de colonne. Pour obtenir une bonne résolution en énergie des pixels, il faut avoir la meilleure précision possible de réglage des DAC de compensation d'offset et du DAC de seuil. Le DAC *Itune* est destiné à régler le bit de poids faible ou LSB (*Least Significant Bit*) des DAC de compensation et du DAC de seuil. Ainsi, nous pouvons ajuster la précision de réglage pour avoir le meilleur compromis possible entre le nombre de pixels bien réglés et la précision du réglage. La table 3.7 renseigne pour chaque polarisation la pleine échelle ou FS (*Full Scale*) et le LSB à différentes étapes de la distribution. Le lecteur pourra se référer à la figure 3.31.

	Bas de circuit	Bas de colonne	Pixel	Configuration typique
<i>Ipre</i>	FS : $85\ \mu\text{A}$ LSB : $0,333\ \mu\text{A}$	FS : $1,062\ \mu\text{A}$ LSB : $4,16\ \text{nA}$	FS : $1,062\ \mu\text{A}$ LSB : $4,16\ \text{nA}$	code 120 : 500 nA
<i>Iota</i>	FS : $85\ \mu\text{A}$ LSB : $0,333\ \mu\text{A}$	FS : $1,062\ \mu\text{A}$ LSB : $4,16\ \text{nA}$	FS : $1,062\ \mu\text{A}$ LSB : $4,16\ \text{nA}$	code 120 : 500 nA
<i>Imfp</i>	FS : $17\ \mu\text{A}$ LSB : $0,066\ \mu\text{A}$	FS : $0,212\ \mu\text{A}$ LSB : $0,833\ \text{nA}$	FS : $0,212\ \mu\text{A}$ LSB : $0,833\ \text{nA}$	code 120 : 100 nA
<i>Ith</i> si LSB <i>Itune</i> = $1\ \mu\text{A}$	FS : $367,2\ \mu\text{A}$ LSB : $1,44\ \mu\text{A}$	FS : $4,59\ \mu\text{A}$ LSB : $18\ \text{nA}$	FS : $4,59\ \mu\text{A}$ LSB : $18\ \text{nA}$	
<i>Itune</i>	FS : $1,594\ \mu\text{A}$ LSB : $6,25\ \text{nA}$			

TABLE 3.7 – Pleine échelle et résolution des DAC généraux aux différents niveaux de la distribution des polarisations.

3.6.5 Injection interne de charge test dans le CSA

L'implémentation d'un système d'injection de charge dans le préamplificateur est cruciale pour le test et la caractérisation des chaînes analogiques ainsi que pour la calibration en énergie du détecteur. L'injection des charges est simplement effectuée par l'application d'un échelon en tension $V_{\text{échelon}}$ sur une capacité C_{inj} métal-métal. Cette capacité est bien déterminée et disposée en série à l'entrée des CSA de chaque pixel (voir figure 3.2). La charge injectée est $Q_{\text{inj}} = C_{\text{inj}}V_{\text{échelon}}$. L'échelon de tension est généré en bas de matrice par la cellule **TestPulse**, son amplitude est déterminée par le réglage du DAC **TestPulse**. Un interrupteur est également implanté dans chaque pixel pour permettre la déconnection de ce système d'injection, car la réponse simultanée de l'ensemble des pixels peut induire des comportements anormaux. Cet interrupteur doit être dimensionné avec soin afin de limiter à leur plus faible valeur les capacités parasites entre le drain et la source qui

risquent de provoquer l'injection de charges parasites lorsque l'interrupteur est ouvert (injection déconnectée). De plus, la somme de toutes ces capacités parasites est "vue" par le générateur de `TestPulse`. Par ailleurs, le routage de la piste métallique distribuant cet échelon de tension est particulièrement critique. Sa résistivité participe directement à la constante de temps RC d'établissement de l'échelon.

3.6.6 Capteur de température

Pour étudier les variations du comportement du circuit en fonction de la température, nous avons implanté un capteur de température avec un convertisseur analogique vers numérique ou ADC (*Analog to Digital Converter*) intégré. La température est codée sur 8 bits, cette valeur est lue par le convoyeur `SR4`, comme pour les configurations générales. Le capteur est une référence de courant sans circuit de compensation de température. Le

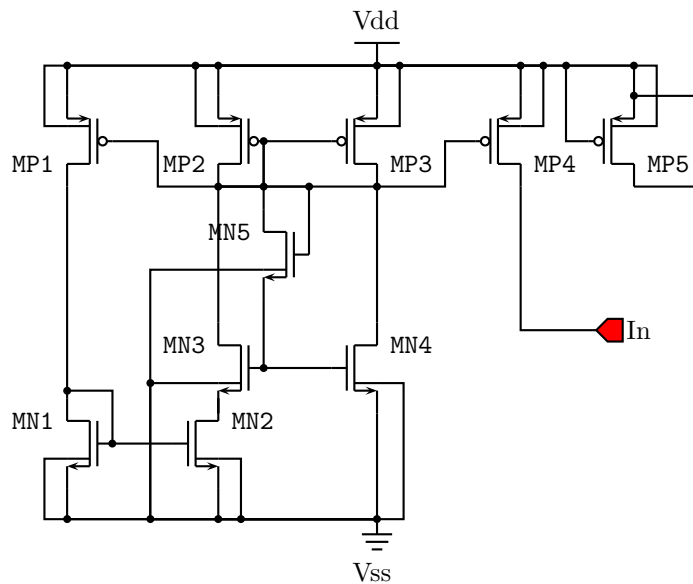


FIGURE 3.32 – Schéma électrique du capteur de température.

capteur fournit un courant proportionnel à la température auquel on soustrait un courant DC issu du DAC `TempSensor`. Le reste de cette soustraction (positif ou négatif) est envoyé sur un comparateur de courant (cellule de Träff, voir 3.3.5 [Tra92]). La valeur du DAC s'incrémente automatiquement jusqu'à égaliser le courant du capteur et donc obtenir la commutation du comparateur. Après chaque incrémentation, la valeur du DAC est stockée dans un registre de 8 bits. Ensuite, lorsque le comparateur commute, il interdit l'accès en écriture sur le registre jusqu'à l'ordre d'un nouveau cycle. Cette valeur donnera la valeur de la température du substrat avec une précision de $\pm 1^\circ\text{C}$.

3.7 Mesures mises en œuvre pour limiter la pollution numérique

3.7.1 Adressage par colonne

La partie numérique du circuit injecte des perturbations (pollution) dans le substrat et par effet capacitif dans les équipotentielles d'alimentation et pistes de polarisation. Pour limiter cette pollution, la méthode la plus simple est de limiter l'activité numérique. Pour cela, nous avons placé une cellule de validation en bas de chaque de colonne qui, en fonction du signal **Selcol**, permet de valider ou d'invalider une partie des signaux numériques destinés aux pixels et aux configurations générales. La programmation du signal **Selcol** est détaillée dans la section 3.6.1. La figure 3.33 présente l'architecture de la cellule permettant un adressage par colonne. Cet adressage par colonne reste une option envisageable en cas de pollution trop importante entraînant soit une oscillation des pixels, soit des perturbations générales sur les polarisations (bas de circuit).

Par ailleurs, certains de ces signaux doivent être rapides, or le nombre important de bascules par colonne rend la charge capacitive à la sortie des portes AND trop importante. Nous avons alors ajouté des buffers sur les signaux **ClrCpt** et **HitTest**. Le cas du signal **ClkLiftP** sera étudié dans la partie suivante. Par exemple, l'ordre d'effacer les compteurs (**ClrCpt**) est distribué à $120 \times 13 = 1560$ bascules DFFR. Ce qui amène une charge capacitive de $C_{load} = 1560 \times 16 \text{ fF} = 24,960 \text{ pF}$. Cette charge modifie les fronts des signaux. Le temps d'établissement t_{PLH} des signaux est calculé à partir des spécifications des portes utilisées.

Sans buffer : $t_{PLH} = 163 + 11,944 \times C_{load} \simeq 300 \text{ ns}$

Avec buffer : $t_{PLH} = 142 + 0,851 \times C_{load} \simeq 20 \text{ ns}$

Sans l'ajout d'un buffer à la sortie des portes AND, les signaux mettent un temps $t_{PLH} \simeq 300 \text{ ns}$ pour passer de l'état logique bas à l'état logique haut. Pour permettre l'utilisation rapide de ces signaux, il est indispensable de disposer des buffers pour fournir le courant nécessaire à la charge rapide des capacités distribuées dans la colonne. Avec l'ajout d'un buffer, le temps t_{PLH} des signaux devient 15 fois plus court.

3.7.2 Propagation par vague des horloges

Lors du changement d'état d'une bascule, c'est l'appel de courant nécessaire pour charger ou décharger les capacités parasites qui provoque des perturbations. Afin de limiter les perturbations dues à ces appels de courant, nous pouvons les étaler dans le temps. Ainsi, le courant transitoire nécessaire ne se cumulera pas à cause du nombre de bascules, mais au contraire, il devrait se stabiliser sur un multiple du courant maximum nécessaire pour le changement d'état d'une bascule. Pour cela, nous avons conçu une distribution retardée

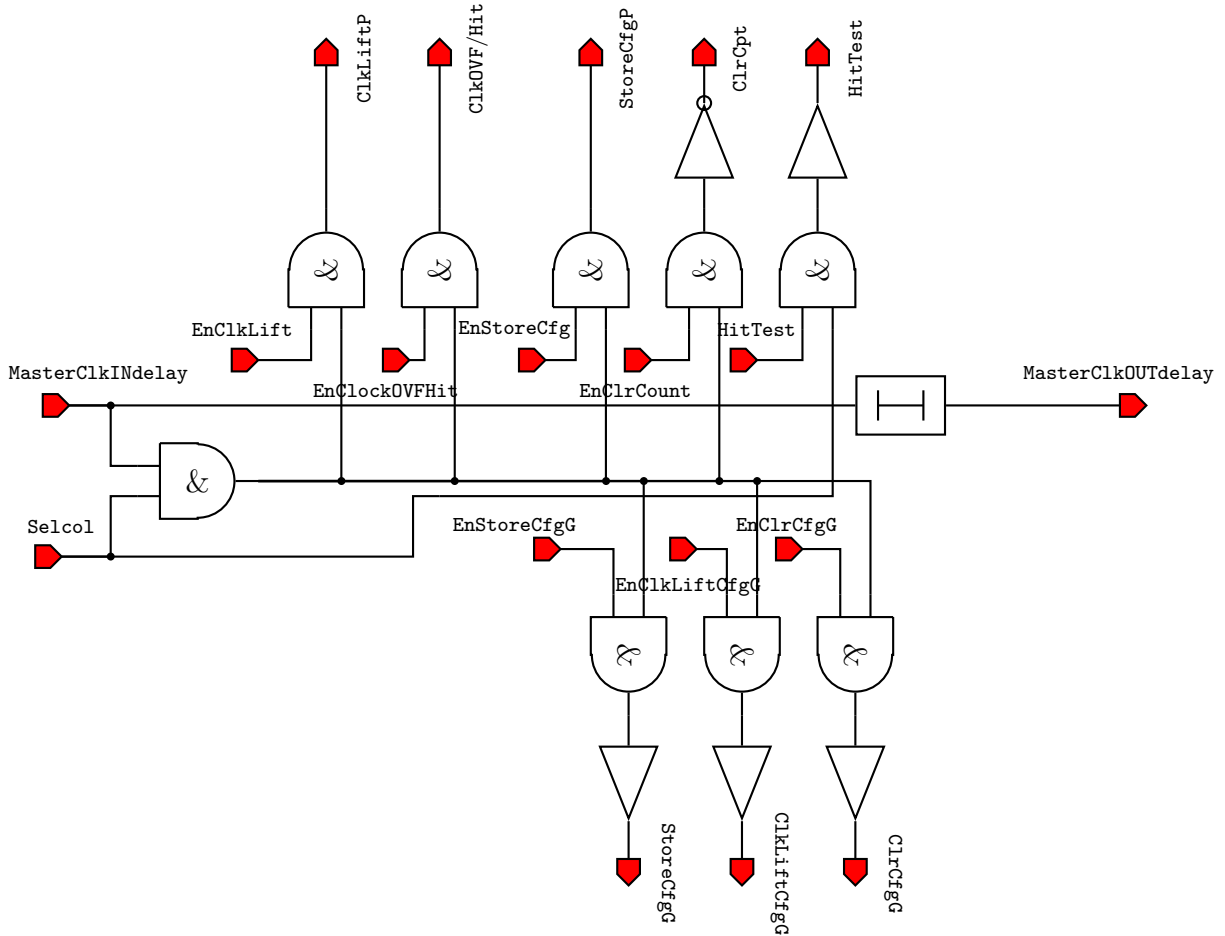


FIGURE 3.33 – Architecture de la cellule de validation des signaux numériques destinés aux pixels et aux configurations générales.

en lignes et colonnes qui permet une propagation en vague de l'horloge [Din08]. Cette technique nécessite d'implanter des délais dans les pixels et les bas de colonnes. La figure 3.34 représente le trajet parcouru par l'horloge **ClkLiftP**. Cette technique de distribution en vague permet d'activer au maximum 120 pixels simultanément au lieu de 9600. Tous les pixels seront activés en moins de 70 ns. Pour des raisons d'encombrement dans le pixel, seules les actions les plus bruyantes bénéficieront de cette distribution retardée en lignes et colonnes. Le transfert de données dans le registre à décalage **LiftPixel** nécessite au maximum la commutation de 1440 bascules et d'autant de multiplexeurs (transfert d'une trame avec les deux états complémentaires se succédant). Nous avons identifié trois actions critiques nécessitant l'implantation d'une distribution retardée :

- le transfert de données dans le **LiftPixel** ;

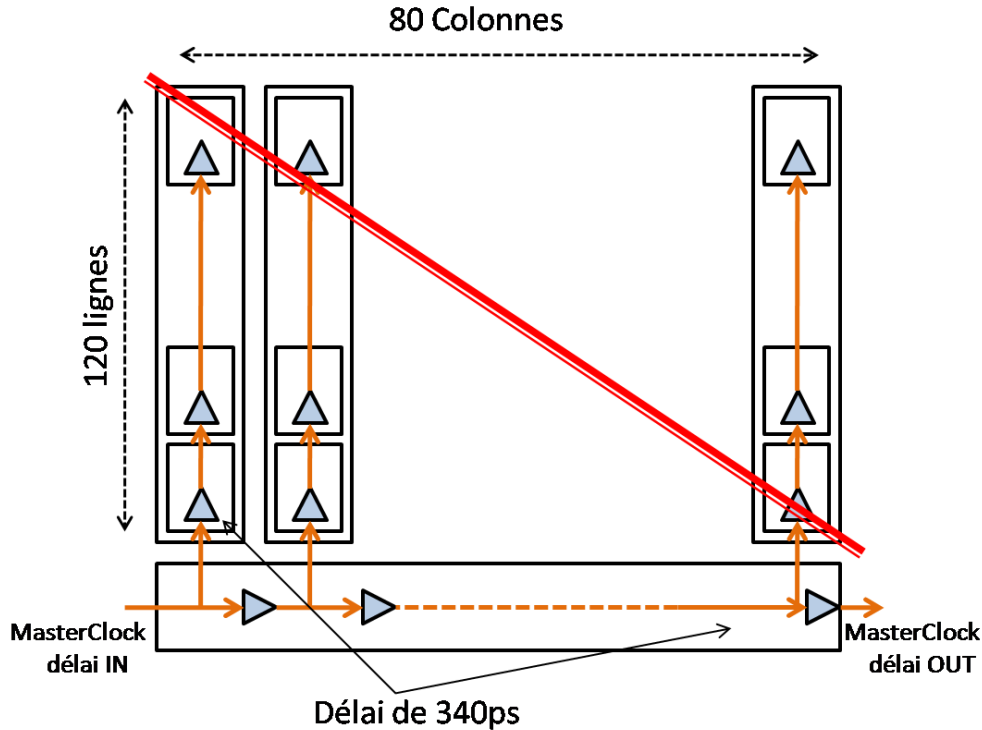


FIGURE 3.34 – Distribution retardée de l’horloge.

- le transfert de données dans le `LiftOVF/Hit` ;
- la mémorisation des configurations locales (`StoreCfgP`).

Les autres actions du pixel pourront néanmoins bénéficier d’une distribution retardée en colonne sans encombrement supplémentaire. Les ordres destinés aux pixels sont générés dans le bas des colonnes par une électronique combinatoire (voir figure 3.33) associant les signaux d’activation d’ordre issus du décodeur, le signal d’adressage par colonne et l’horloge principale `MasterClk`. Nous avons doublé le chemin de distribution de l’horloge principale `MasterClk` et implanté la distribution retardée par colonne sur l’un des deux chemins pour créer `MasterClkdelay`. Ainsi, tous les ordres destinés aux pixels et aux configurations générales sont synchronisés sur `MasterClkdelay` et seulement les trois actions listées ci-dessus bénéficient en plus de la distribution retardée par ligne. La figure 3.35 présente la logique de sélection de l’horloge principale retardée ou non. La sélection du délai pour l’horloge principale se fait en fonction de la répartition des codes du décodeur. Nous avons regroupé toutes les actions en fonction de la nécessité d’avoir une distribution retardée par colonne. Le lecteur pourra se référer à la table 3.6 pour observer cette répartition. Ainsi, le bit de poids fort ou MSB (*Most Significant Bit*), du registre `ModeMasterClk` sert à la sélection de l’horloge adéquate.

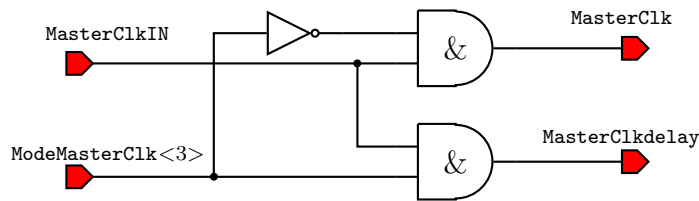


FIGURE 3.35 – Sélection du délai de l’horloge principale.

3.8 Topologie

3.8.1 Organisation générale

L’organisation du layout a été réalisée dans l’optique d’assurer l’environnement le plus calme possible pour la chaîne de préamplification analogique et de permettre à l’électronique de lecture un fonctionnement rapide. L’organisation générale du circuit est imposée par l’utilisation finale du détecteur. Les détecteurs sont composés de plusieurs circuits juxtaposés pour former des modules ou barrettes. Celles-ci sont ensuite tuilées pour constituer le détecteur complet.

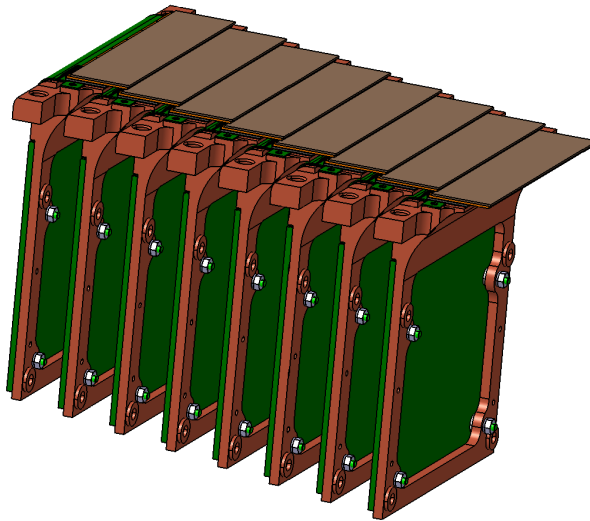


FIGURE 3.36 – Vue CAO de l’imageur complet composé des 8 barrettes de 7 détecteurs tuilées.

Cette disposition nous impose de connecter les circuits par wire-bonding sur un seul côté du circuit. La logique de contrôle du circuit est donc tout naturellement disposée en bas de

circuit et la matrice active en haut. Pour limiter les montées de pistes dans la matrice, nous avons organisé les colonnes par paires avec un effet miroir horizontal entre chaque colonne, comme le montre la figure 3.37. Ce miroitage permet d'éloigner les parties analogiques des parties numériques afin de limiter la diaphonie. Le miroitage vertical entre les lignes de pixels n'a pas été implanté car le bénéfice est faible par rapport au risque de diaphonie entre les micro-billes de bump-bonding.

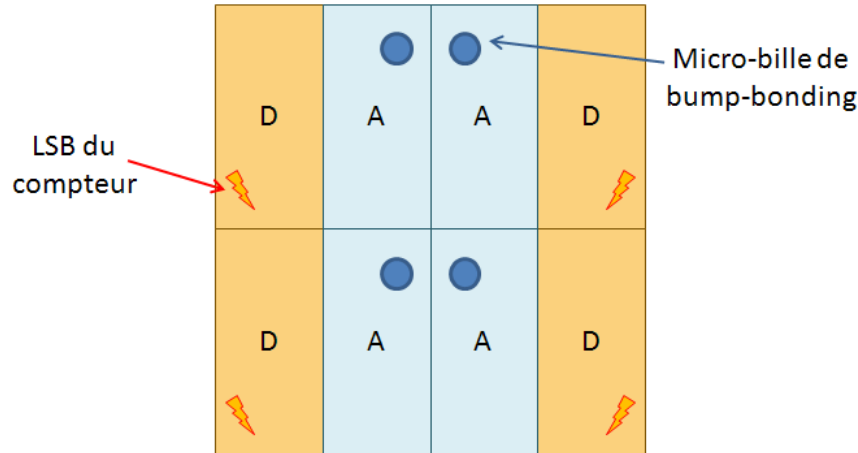


FIGURE 3.37 – Disposition des pixels dans le layout de la matrice.

A cause du faible nombre de couches métalliques disponibles, et pour réduire les effets de diaphonie, toutes les pistes pour lesquelles cela est possible sont partagées entre deux colonnes voisines. Les composants les plus sensibles et les moins bruyants (le préamplificateur de charge et le DAC local de compensation d'offset) ont été placés sous la micro-bille de bump-bonding et l'élément le plus bruyant (le bit 0 du compteur) est à l'autre extrémité du pixel.

3.8.2 Isolation par le substrat : les anneaux de gardes

Pour réduire la pollution de la partie numérique sur la partie analogique par le substrat, nous avons adopté une isolation par un système d'anneaux de garde. Les parties analogiques et numériques de chaque pixel sont encerclées indépendamment par des anneaux de garde P^+ . Dans les technologies fortement submicroniques, la résistance du substrat est faible et le courant de substrat n'est alors pas cantonné à la surface. Les perturbations peuvent donc se créer un chemin à travers le substrat sous les anneaux de garde, les rendant ainsi moins efficaces [Cha03]. Nous avons rajouté un deuxième anneau de garde autour de la partie analogique, avec un anneau N WELL (voir figure 3.8.2) pour rompre le *channel-stop* [Cha03].

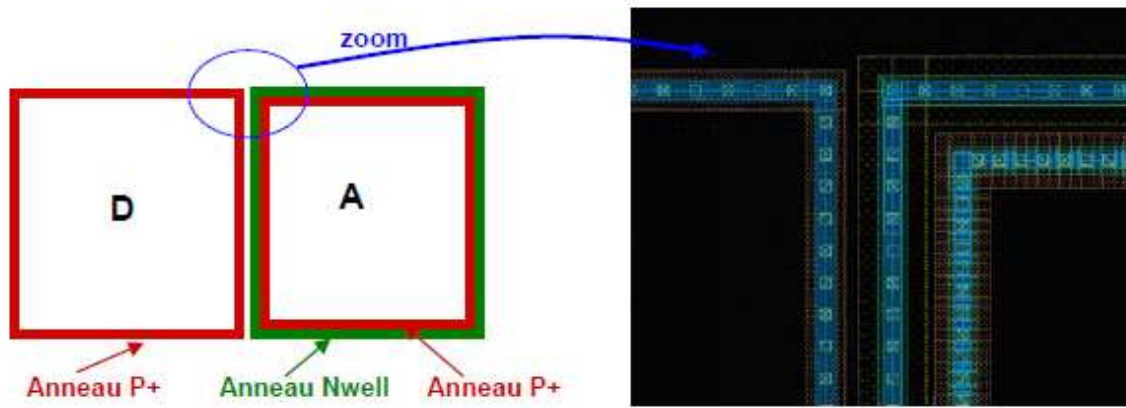


FIGURE 3.38 – Disposition des anneaux de garde.

3.8.3 Routage et attribution des couches métalliques

La technologie IBM CMOS $0,25\ \mu\text{m}$ 6RF dispose de six niveaux métalliques dont cinq ont été utilisés : M1, M2, M3, MT et AM (du plus enfoui, qui est le plus résistif, au moins enfoui, qui est le moins résistif). Nous avons choisi de réserver les deux niveaux inférieurs de métal pour le routage des signaux internes aux pixels. Le reste des couches métalliques est organisé différemment pour les parties analogiques et numériques. L'espace entre les pixels du capteur et la couche supérieure de métal (AM) est très faible, il est approximativement égal au diamètre de la micro-bille ou bump-bonding ($\sim 20\ \mu\text{m}$). La capacité à travers l'air entre ces deux parties n'est pas négligeable. Il faut donc découpler les parties numériques qui sont très bruyantes du capteur [Chr99]. Pour cela, nous avons disposé un écran de protection en AM connecté à un potentiel fixe et très propre par un plot indépendant pour évacuer toutes les perturbations captées. Il ne reste donc plus que deux couches métalliques pour la partie numérique. Nous avons utilisé la couche MT pour le routage des alimentations (cette couche est plus résistive que la couche AM mais la partie numérique consomme peu de puissance), et la couche M3 pour la montée des signaux verticaux dans les colonnes. Les alimentations de la partie analogique sont routées en AM pour assurer les meilleures équipotentielles et l'ensemble des polarisation de la colonne analogique en M3 et MT.

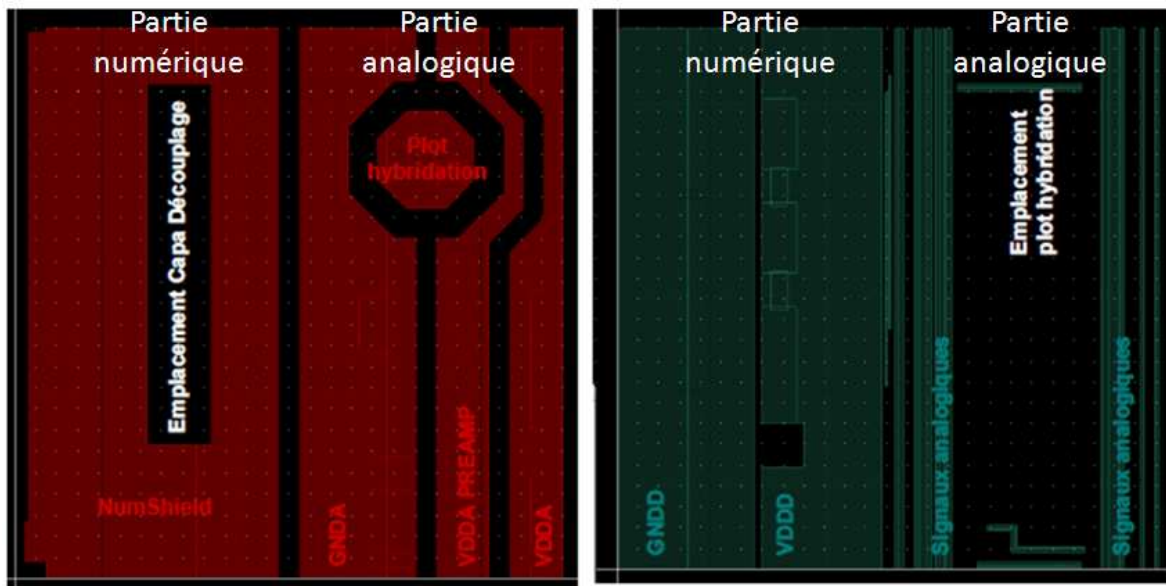


FIGURE 3.39 – Répartition des deux niveaux supérieurs de métal. AM à gauche en rouge et MT à droite en vert.

Tests et validation des circuits XPAD3-S et -C

Sommaire

4.1	Système de test et de caractérisation	112
4.2	Caractérisation des pixels	114
4.3	Calibration des seuils	119
4.4	Résolution en énergie	123
4.5	Lecture <i>au vol</i>	127
4.6	Résolution spatiale	128
4.7	Mesure du bruit spatial	138
4.8	Mesure de l'efficacité quantique de détection	138
4.9	Analyse des défauts	139

Ce chapitre présente le test et la caractérisation des électroniques XPAD3 et des imageurs hybridés. Dans une première partie, l'architecture du système de test sera très brièvement décrite. Ensuite, la caractérisation de l'électronique, puis celle de l'imageur seront présentées. Ce résumé des différentes campagnes de caractérisation abordera les thèmes de la calibration et de la résolution en énergie, de la lecture *au vol*, et enfin, des performances spatiales. Une analyse détaillée des deux principaux défauts de l'électronique sera présentée, suivie d'une proposition de correction.

4.1 Système de test et de caractérisation

4.1.1 Définition des besoins

Le système de test est défini comme l'ensemble des outils permettant de mesurer le comportement de l'ASIC pour des stimulations définies. Sa complexité est fonction de celle de l'ASIC. Bien souvent, la caractérisation d'un ASIC nécessite la réalisation d'un système de test spécifique. Le test et la caractérisation des circuits XPAD3 requièrent diverses séquences de stimulation. Il s'agit dans un premier temps de valider les fonctionnalités du circuit (le test), puis d'en définir ses performances (la caractérisation) et enfin d'opérer le tri des circuits suivant des critères d'acceptabilité qui dépendront de la caractérisation. Nous avons souhaité réaliser un système unique permettant la réalisation de ces trois tâches, aussi bien pour des plaquettes de test comportant un seul circuit (voir figure 4.2) que pour le tri des circuits avec une machine de test sous pointes ou *prober*. Par ailleurs, ce système doit être facilement portable et doit permettre la caractérisation avancée sur une ligne de lumière synchrotron.

La caractérisation de la réponse analogique des pixels de la matrice est étudiée grâce à un pixel espion disposé en colonne 79, ligne 0 (en bas à droite). Les sorties du CSA, de l'OTA et du discriminateur de ce pixel sont dérivées vers des buffers permettant de les sortir sur des plots. Ainsi, on peut observer dans des conditions réelles, le comportement analogique d'un pixel en fonction de différents paramètres. On peut par exemple observer l'influence de l'activité numérique voisine ou de la consommation sur les signaux analogiques.

4.1.2 Choix de l'architecture

Ce système de test et de caractérisation a été développé durant la phase de fabrication des circuits par le fondeur. Le peu de temps disponible pour concevoir toute l'architecture de ce système nous a orienté vers une plateforme de développement commerciale, la carte DE2¹ (ALTERA, San Jose, États-Unis). Cette carte propose de nombreux composants organisés autour d'un circuit numérique programmable ou FPGA (*Field Programmable Gate Array*). Nous avons implanté dans ce cœur un microcontrôleur développé avec un outil spécialisé d'ALTERA (NIOS 2) pour piloter le circuit XPAD3. Cette carte est contrôlée par un ordinateur connecté via une liaison Ethernet. Le système peut alors être commandé à distance tout en conservant un débit de données acceptable. L'architecture complète de la carte DE2 avec ses interfaces de communication est illustrée dans la figure 4.1. Les séquences algorithmiques ainsi que l'architecture du FPGA sont mémorisées dans une mémoire FLASH de 4 Mo. Une mémoire SRAM de 512 ko est dédiée au stockage des données. Ces données peuvent être soit des configurations à charger dans le circuit XPAD3

1. <http://university.altera.com/materials/boards/unv-de2-board.html>

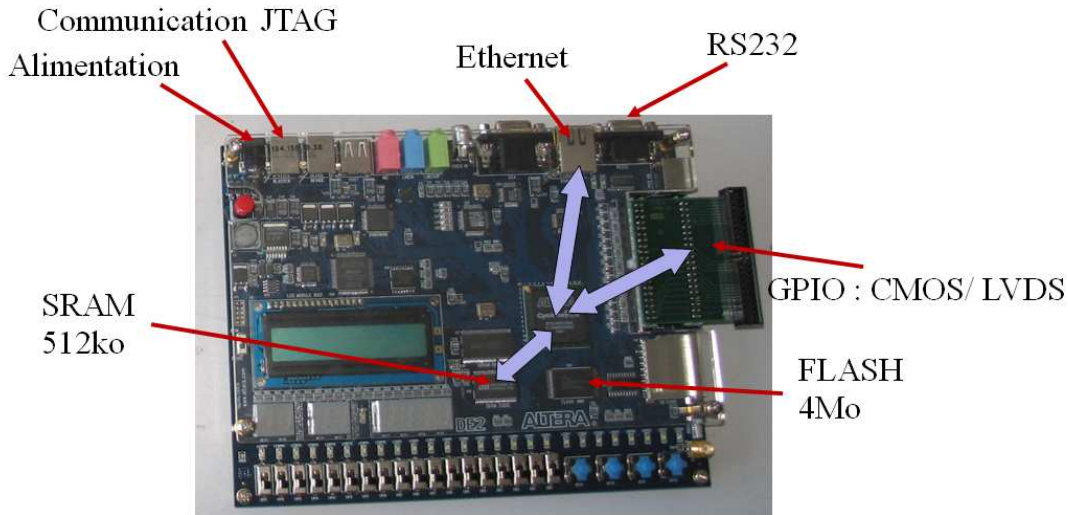


FIGURE 4.1 – Architecture de la plateforme de développement DE2.

à partir de l'ordinateur, soit les valeurs lues dans le circuit (compteurs ou configurations). Dans tous les cas, la mémoire SRAM sert d'interface entre le logiciel embarqué dans la carte DE2 et l'ordinateur.

L'interface utilisateur développée permet de régler facilement les différents paramètres (seuils, courants de polarisation, temps d'acquisition, ...), de lancer des séquences simples (le chargement des configurations par exemple) ou des routines plus élaborées comme la calibration de la matrice. Les résultats peuvent être des matrices de nombres (fichiers de valeurs des compteurs ou configurations), ou des représentations graphiques (vue 2D de la matrice avec un code de couleur pour la valeur, histogramme de répartition). Pour les phases de test et de caractérisation, quelques circuits ont été collés sur une plaquette PCB et connectés par *wire-bonding* (voir figure 4.2). Un connecteur permet de relier le circuit à la carte DE2 par une nappe de fil dans laquelle les signaux transitent.

4.1.2.1 Performances et limites de la caractérisation

Toutes les fonctionnalités numériques du détecteur peuvent être validées avec ce système. De plus, il permet de caractériser très précisément les performances analogiques des pixels. La seule limitation du système vient du mode d'implantation du logiciel embarqué. En effet, la programmation du NIOS est très ergonomique, mais la simplicité et la rapidité des évolutions du code source se font au détriment du temps d'exécution. Par ailleurs, ce système NIOS est multi-tâche, c'est-à-dire que s'il détecte une interruption, il la traitera en parallèle à la tâche en cours. Les deux tâches seront donc beaucoup plus lentes que prévu et ce système ne permet par conséquent pas de valider complètement la linéarité

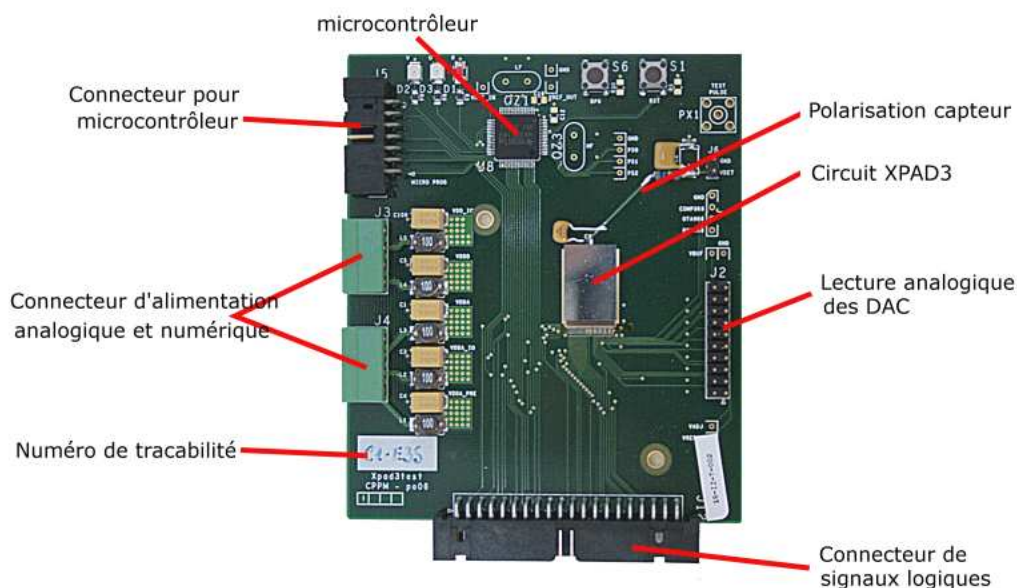


FIGURE 4.2 – Carte support pour le test et la caractérisation des circuits XPAD3-S et -C.

du taux de comptage, ni de réaliser de longues acquisitions avec un faisceau à haut flux (nécessitant des lectures intermédiaires rapides).

4.2 Caractérisation des pixels

4.2.1 Qualité de la réponse analogique

En plus des deux circuits XPAD3-S et -C fabriqués, un circuit test est ajouté au réticule (motif se répétant périodiquement sur le wafer). Ce circuit test comporte uniquement l'électronique de *front-end* du pixel analogique et n'a pas été hybridé à un capteur. Il permet la caractérisation de la chaîne de préamplification analogique des pixels avec un simple matériel de laboratoire. Pour simuler le comportement de l'électronique lorsqu'elle est connectée au capteur, une capacité de 200 fF est ajoutée à l'entrée du CSA. Les mesures effectuées portent sur la chaîne de conversion charge-courant comprenant le CSA et l'OTA. Un amplificateur opérationnel très faible bruit sert de suiveur pour mesurer la tension de sortie du CSA et un amplificateur de transimpédance de gain 100 k Ω est utilisé pour réaliser le buffer de sortie de l'OTA.

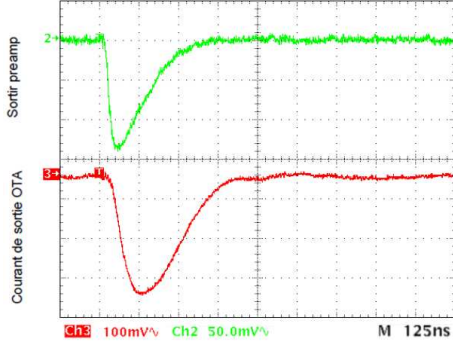


FIGURE 4.3 – Formes des signaux analogiques en sortie du CSA et de l'OTA du circuit XPAD3-S.

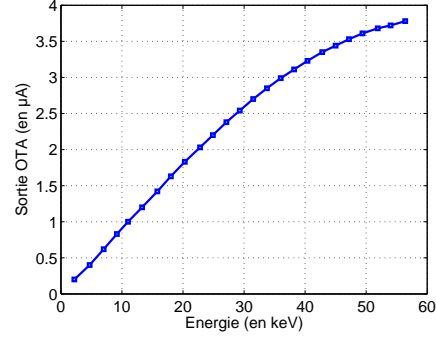


FIGURE 4.4 – Linéarité du gain de la chaîne convertisseur charge-courant du circuit XPAD3-S.

On peut observer la forme des signaux en sortie du CSA et de l'OTA de la version XPAD3-S sur la figure 4.3. Cette réponse est obtenue avec un échelon en tension (voir paragraphe 3.6.5) équivalent à la charge déposée par un photon de 35 keV, soit près de $n_{e^-} = 11\,000\,e^-$ dans le silicium. Cette quantité de paires électron-trou correspond à une charge de $Q_{inj} = 1,75\,\text{fC}$ et donc à un échelon en tension de $V_{\text{échelon}} = \frac{Q_{inj}}{C_{inj}} = 160\,\text{mV}$ sur une capacité d'injection $C_{inj} = 11\,\text{fF}$. A partir de ces mesures, on peut relever l'amplitude des signaux en fonction de l'énergie simulée et ainsi déterminer la linéarité du gain (voir figure 4.4). La sortie de la chaîne complète d'amplification charge-courant offre une non-linéarité inférieure à 10% sur une échelle allant de 0 à 36 keV. On relève aussi la pente de cette courbe dans la zone linéaire, elle nous renseigne sur le gain qui est de $89\,\text{nA/keV}$, soit $0,32\,\text{nA/e}^-$ pour la chaîne XPAD3-S et $0,206\,\text{nA/e}^-$ pour la chaîne XPAD3-C. Ces valeurs sont très proches des spécifications attendues, puisque les simulations dans le cas typique de "process" (simulation électronique sans inclure les déviations de fabrication fournies par le fondeur) nous prédisaient un gain de $0,38\,\text{nA/e}^-$ pour l'électronique du circuit XPAD3-S. Par ailleurs, on peut aussi remarquer que le temps de mise en forme des signaux pour le CSA est bien inférieur à 500 ns, ce qui nous assure un taux de comptage maximum supérieur à $10^6\,\text{photons/pixel/s}$.

Pour déterminer le bruit de la chaîne, on utilise un discriminateur externe connecté au buffer de sortie de l'OTA. Un amplificateur très large bande ainsi qu'un atténuateur servent à adapter le niveau des signaux. En envoyant un grand nombre d'impulsions (100 000) d'amplitudes croissantes sur la capacité d'injection, on relève à l'aide d'un fréquence-mètre le nombre d'impulsions qui ont franchi le seuil fixé par le discriminateur. On obtient la réponse de la courbe 4.5. Ce bruit électronique, ramené en entrée, est exprimé en charge de bruit équivalent ou ENC (*Equivalent Noise Charge*). Il est déterminé à partir de la pente a de la tangente à la courbe en "S" au niveau du point d'inflexion pour un comptage de

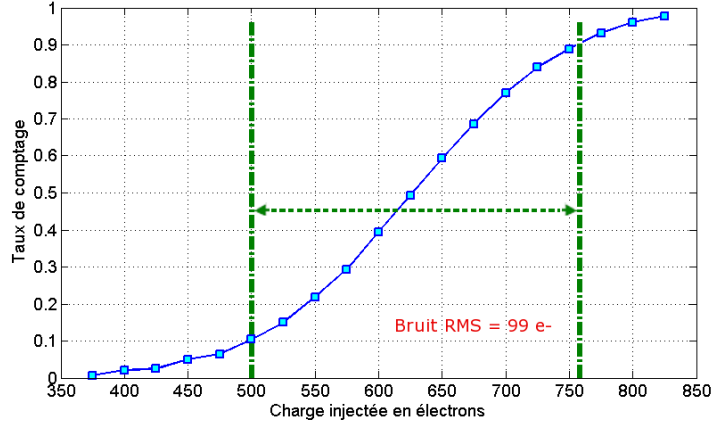


FIGURE 4.5 – Courbe de réponse pour la mesure du bruit de la chaîne d’amplification analogique du circuit XPAD3-S.

50% par l’équation :

$$ENC = \frac{1}{\sqrt{2\pi}} \frac{1}{a} \quad (4.1)$$

Pour une estimation plus simple, on peut le déterminer entre les comptages à 10% et 90% par la relation,

$$ENC = \frac{(Q_{90} - Q_{10})}{2,6} \quad (4.2)$$

avec Q_{10} et Q_{90} , les charges injectées équivalentes à 10% et 90% du comptage maximum. En accord avec les prévisions théoriques (voir paragraphe 3.3.3), on mesure un ENC de $99 e^-$ rms pour la chaîne d’amplification des circuits XPAD3-S et de $175 e^-$ rms pour la chaîne XPAD3-C.

Le tableau 4.1 rassemble les mesures effectuées ainsi que les comparaisons avec les spécifications pour chacune des deux chaînes XPAD3-S et -C.

	XPAD3-S		XPAD3-C	
	mesures	spécifications	mesures	spécifications
Gain du CSA	$13,8 \mu V/e^-$	$14,4 \mu V/e^-$	$15,8 \mu V/e^-$	$15,2 \mu V/e^-$
Gain de la chaîne CSA+OTA	$0,32 nA/e^-$	$0,40 nA/e^-$	$0,206 nA/e^-$	$0,200 nA/e^-$
Linéarité à 5%	36 keV	35 keV	60 keV	60 keV
Bruit ENC	$99 e^-$ rms	$100 e^-$ rms	$175 e^-$ rms	$< 200 e^-$ rms

TABLE 4.1 – Performances spécifiées et mesurées des circuits XPAD3-S et -C.

4.2.2 Setup expérimental pour la caractérisation avec un faisceau de lumière synchrotron

La conception des circuits a été pensée pour être entièrement testable et plusieurs paramètres importants peuvent être visualisés directement à l'extérieur du circuit. De plus, des entrées et sorties de tests analogiques et numériques sont disposées pour valider et caractériser la majorité des paramètres importants. Dans un premier temps, le système embarqué sur la carte DE2 permet de tester le fonctionnement du circuit grâce à un oscilloscope utilisé pour observer les réponses analogiques du pixel espion. Une caractérisation avancée du circuit peut aussi être obtenue (dispersion des seuils, bruit inter-pixels, précision de la calibration. . .) mais plusieurs facteurs peuvent venir perturber ces mesures. Par exemple, les pixels risquent de répondre différemment à l'injecteur interne en fonction de leur éloignement à ce dernier ; l'utilisation d'une source scellée ne permet pas de choisir l'énergie des photons. L'utilisation d'un générateur de rayons X permet de régler l'intensité du rayonnement, mais le spectre est très étalé, et une caractérisation de la résolution en énergie devient complexe. Pour toutes ces raisons, il est intéressant d'utiliser une source de lumière synchrotron pour caractériser le détecteur. C'est la seule source de rayonnement X qui permet de régler précisément des paramètres tel que l'énergie, l'intensité, la répartition spatiale et la position du faisceau. Par exemple, il est possible d'obtenir aussi bien un faisceau de largeur inférieure à la taille des pixels pour caractériser la réponse spatiale du détecteur qu'un faisceau quasi-homogène sur toute la surface du détecteur pour qualifier la dispersion des réponses de chaque pixel.

Le détecteur, avec sa plateforme de caractérisation (DE2), est fixé sur un goniomètre permettant de le positionner précisément dans l'espace. On peut ainsi régler la distance entre le détecteur et la source, ainsi que l'angle d'inclinaison par rapport à l'axe du faisceau appelé 2Θ . Dans le cas d'une imagerie par faisceau diffusé, un échantillon diffuseur est disposé devant le faisceau de lumière. Pour l'ensemble des études réalisées, un bloc de plexiglas renfermant 5 mm d'eau est utilisé comme échantillon diffuseur. Pour les énergies du faisceau de lumière (entre 5 keV et 25 keV), le faisceau diffusé est principalement issu de la diffusion Rayleigh. Cette diffusion est élastique et conserve l'énergie du faisceau quel que soit l'angle de diffusion. La figure 4.7 montre le profil de diffusion en fonction de l'angle 2Θ qui est mesuré à l'aide d'un cristal scintillant couplé à un tube photomultiplicateur ou PMT (*photomultiplier tube*).

Avant toute expérimentation en synchrotron, l'utilisation d'un rayonnement uniforme sur l'ensemble de la surface du détecteur (appelé "champ plat") est réalisée pour permettre une calibration correcte. L'utilisation d'un échantillon diffuseur pour nos études à pour but de créer un champ plat illuminant notre détecteur, il est donc préférable que le flux de photons varie peu en fonction de l'angle 2Θ . Le détecteur est donc positionné avec un angle supérieur à 20° .

Pour certaines études nécessitant un haut taux de comptage, il peut être intéressant

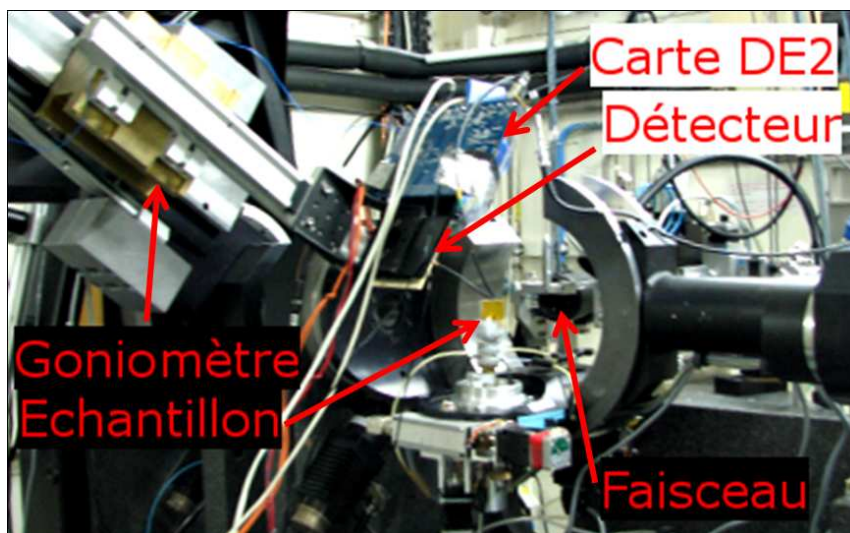


FIGURE 4.6 – Vue du setup expérimental sur faisceau de lumière synchrotron. Le circuit hybridé sur sa plaquette de caractérisation est monté sur le goniomètre avec son système d'acquisition de données DE2.

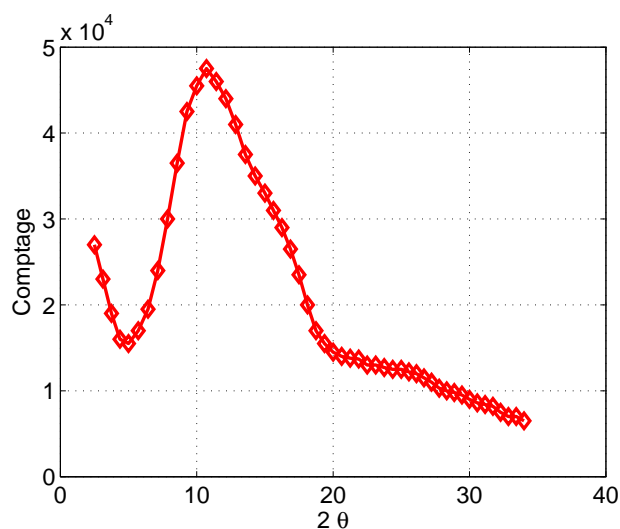


FIGURE 4.7 – Profil de diffusion de rayons X à 17 keV dans l'eau en fonction de l'angle 2θ mesuré par une chaîne spectrométrique à PMT.

d'enlever l'échantillon diffuseur et de travailler en faisceau direct, autrement dit, dans l'axe du faisceau. Néanmoins, pour ne pas endommager le détecteur avec des flux trop importants, des atténuateurs doivent être intercalés pour réduire l'intensité du faisceau.

4.3 Calibration des seuils

4.3.1 Allure du taux de comptage

Le comptage d'un pixel varie avec l'énergie du faisceau (ou l'amplitude de l'échelon de test) et avec le seuil. La figure 4.8 représente l'allure du taux de comptage en fonction du seuil. Dans cette illustration, on fait varier le seuil grâce au DAC de compensation sur une dynamique équivalente à 10 keV (64 pas de DAC au pas de 50 e^-). Pour des mesures faites

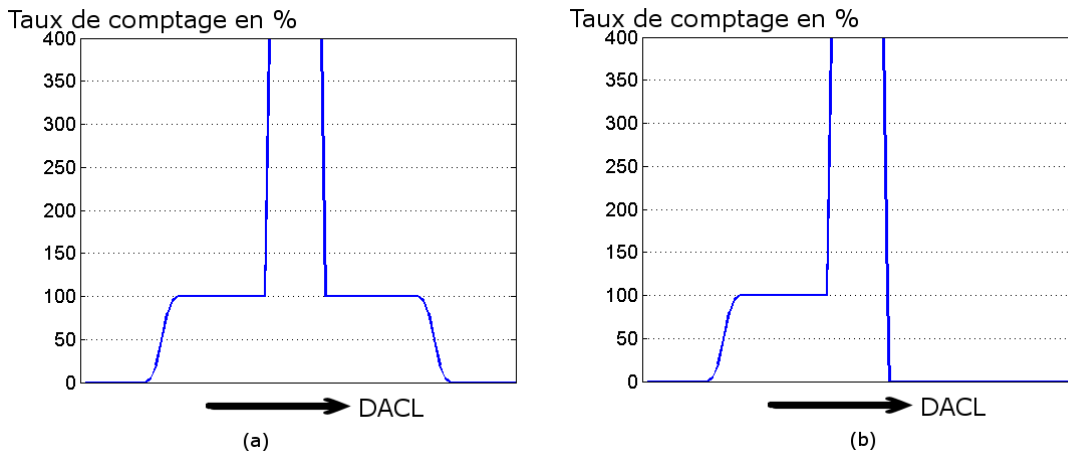


FIGURE 4.8 – Allure de la réponse en comptage d'un pixel pour un balayage du DAC de compensation. (a) Profil obtenu avec l'injecteur interne de test. (b) Profil obtenu avec un faisceau de lumière synchrotron.

avec l'injecteur interne, la courbe se compose de deux parties d'allures symétriques. Cette symétrie est due au profil des échelons de tension envoyés sur les capacités d'injection. Les fronts montants simulent des charges négatives alors que les fronts descendants simulent des charges positives de mêmes valeurs absolues. Seule une des deux parties de cette courbe en "S" est relevée lors de mesures avec une source de lumière synchrotron. En suivant la progression de la courbe à partir des valeurs basses du DAC de compensation, les charges intégrées par le CSA ne sont pas détectées par le discriminateur, car le seuil est trop élevée. En augmentant le DAC de compensation, on réduit le seuil et le taux de comptage augmente jusqu'à atteindre le flux injecté (100%). On dit alors que le pixel est "actif". Cette transition suit une courbe en "S" caractéristique du bruit de la chaîne de détection. A partir de ce point, et malgré la réduction du seuil, le comptage reste constant sur un plateau. Ensuite, lorsque le seuil devient suffisamment faible, le comptage augmente considérablement car le seuil est situé dans le bruit électronique ce qui provoque des déclenchements intempestifs du discriminateur. Sur la figure 4.8, les valeurs du taux de comptage sont arbitrairement écrêtées à 400%. L'augmentation du DAC de compensation

peut rendre le seuil négatif si le courant de seuil I_{th} (fournit par le DAC de seuil) est inférieur à 10 keV et les mêmes phénomènes apparaîtront de manière symétrique.

4.3.2 Méthode et algorithmes de calibration

La calibration, ou ajustement des seuils, est une étape déterminante afin d'assurer une bonne utilisation du détecteur. Elle permet d'ajuster l'ensemble des pixels de la matrice sur une référence en énergie commune. Chaque circuit comporte un injecteur interne générant un échelon de tension distribué dans tous les pixels. Cette tension charge la capacité d'injection présente dans chaque pixel au travers d'un interrupteur en série réalisé par un transistor et commandé individuellement par un bit de configuration local. La calibration peut être effectuée aussi bien avec l'injecteur interne de calibration, qu'avec un faisceau de lumière synchrotron. On procède dans les deux cas de la manière suivante :

- 1- Tous les DAC de compensation des pixels sont réglés à leur valeur médiane (code = 32).
- 2- On détermine la valeur du seuil I_{th} par rapport à l'amplitude de l'impulsion reçue par les pixels (injecteur ou lumière synchrotron). Ce réglage du seuil est réalisé par dichotomie de manière à ce que la moitié des pixels soient actifs (pixels dont le taux de comptage est égal à 100% du flux injecté).
- 3- Une boucle d'acquisition est effectuée sur la valeur des DAC de compensation. Pour chaque pas du DAC, on relève le taux de comptage de chaque pixel afin de construire les courbes en "S".
- 4- Un traitement informatique permet pour chaque pixel, à partir d'un fit des courbes en "S" mesurées, de déterminer la valeur du DAC permettant de compenser les offsets. Ce fit est utile pour éliminer les points de la courbe qui seraient anormalement situés et qui fausseraient la détermination de la compensation nécessaire. La compensation est déterminée pour que la réponse des pixels soit au milieu de la courbe en "S", c'est-à-dire que leur taux de comptage soit égal à 50% (cette valeur de DAC est décimale, elle sera ensuite arrondie au plus proche entier). Les pixels sont alors réglés *au seuil*.
- 5- Après avoir chargé la matrice avec les valeurs de DAC de compensation déterminées précédemment, une boucle d'acquisition est effectuée sur l'amplitude de l'injecteur. L'histogramme de répartition des taux de comptage en fonction de l'énergie est ainsi reconstruit et on en déduit la dispersion en énergie après ajustement des seuils.

La troisième étape de la calibration telle qu'elle a été présentée ci-dessus nécessite de tester la réponse des 9 600 pixels pour chacune des 64 positions du DAC de compensation. C'est une tâche qui nécessite l'automatisation de nombreuses opérations dont certaines peuvent être menées en parallèle et d'autres non. Par exemple, l'injection simultanée dans

l'ensemble des pixels est de loin la procédure la plus rapide mais elle risque d'induire des comportements peu prévisibles car si tous les pixels ont un fonctionnement synchrone, les alimentations et le substrat accuseront des perturbations importantes. La réponse de la matrice peut ainsi être entièrement faussée. Par contre, si l'on travaille sur un seul pixel à la fois, les données récupérées ne seront pas perturbées, mais l'opération de calibration sera bien trop lente pour permettre une utilisation pratique. On considère que le chargement d'une configuration locale (pour activer un pixel et configurer son DAC de compensation) dure en moyenne 8 ms et 0,5 ms pour l'injection d'une centaine d'impulsions dans le pixel. Dans ces conditions la calibration complète de la matrice dure près de 25 minutes (9600×64 chargements et autant de séries d'injections, le temps de lecture des compteurs est négligeable (64×2 ms)).

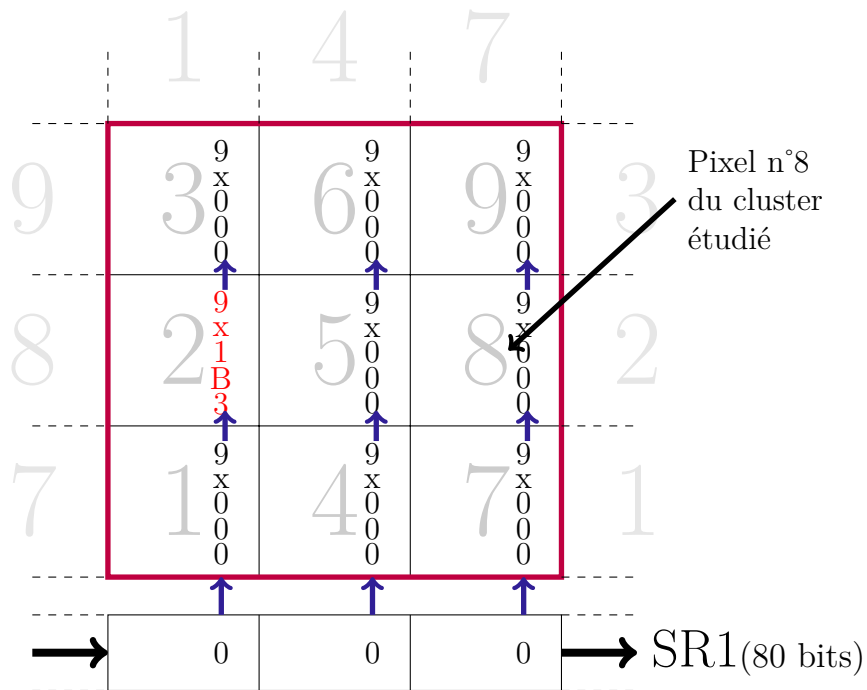


FIGURE 4.9 – Principe de la calibration par groupes de 9 pixels numérotés de 1 à 9 (en gris clair). La valeur hexadécimale sur 9 bits des configurations locales est indiquée dans chaque pixel du groupe représenté. Dans ce cas, le pixel n°2 est chargé avec la configuration hexadécimale 1B3 permettant l'activation du mode test analogique et le positionnement du DAC de compensation au code 54.

Pour trouver le meilleur compromis entre rapidité et précision, nous avons essayé plusieurs modes de calibration et leurs résultats ont été comparés à la calibration de quelques pixels pris séparément. La solution retenue consiste à diviser la matrice en groupe de 9 pixels. Chaque groupe fonctionne en parallèle avec un seul pixel activé à la fois ce qui garantit une zone sans activité de $400 \mu\text{m}$ entre les pixels activés. Le déroulement des séquences a

été optimisé pour assurer un temps mort minimum. Le schéma de principe est présenté sur la figure 4.9. La calibration se déroule suivant l'ordre des 64 configurations des DAC de compensation, c'est-à-dire que pour chaque code du DAC, on active successivement les neuf pixels de chaque groupe avant de passer au code suivant. La première étape consiste à charger le code souhaité dans le pixels n°1 de chaque groupe, puis à la fin de ce chargement, à remplir le convoyeur SR1 avec des zéros. On peut alors envoyer la série d'injections dans la matrice. La seconde étape consiste à décaler les configurations au pixel suivant en recopiant le contenu des registres `CfgPixel` dans les registres `LiftPixel` (voir section 3.5), à procéder au décalage du registre `LiftPixel` de 12 bascules vers le haut de la matrice, puis à stocker son contenu à nouveau dans les registres `CfgPixel`. Lors de ce décalage, le bas de chaque groupe se remplit de zéros afin de désactiver les pixels précédemment activés. Une fois que les trois pixels de la première colonne de chaque groupe ont été testés, on effectue un chargement complet des registres `CfgPixel` de la matrice en activant uniquement les pixels n°4 de chaque groupe, et on recommence le test des trois pixels de cette colonne (n°4, 5 et 6). On répétera l'opération une troisième fois pour la dernière colonne en commençant par le pixel n°7. Ainsi, cette méthode permet de gagner un facteur 1000 sur le temps d'injection et un facteur 3 sur le temps de chargement, la calibration totale de la matrice se fait en moins de 2 minutes (chaque pas de la boucle de DAC de compensation ne nécessite que 3 chargements de configurations et 9 séries d'injections, soit un temps total inférieur à 30 ms). Dans un faisceau de lumière synchrotron, la distribution de photons n'induit pas une réponse simultanée de l'ensemble des pixels. Cet algorithme n'est alors pas nécessaire.

4.3.2.1 Résultat d'une calibration réalisée en faisceau

La figure 4.11 présente une vue matricielle de la valeur des DAC de compensation nécessaire à l'ajustement des seuils avec un faisceau de 17 keV. La valeur des DAC est codée sur une échelle de couleur. Pour évaluer la dispersion des ces valeurs, et donc la dispersion des offsets dans la matrice, on relève l'écart type sur l'histogramme de la figure 4.10. Il faut évaluer l'énergie des pas de DAC pour interpréter correctement ces graphiques, cette étude sera traitée dans le paragraphe 4.4.1.

La vue matricielle met en évidence le fait que la calibration des circuits subit un effet global de dérive dans le sens du balayage des colonnes. Sur la figure 4.10, la moyenne par colonne des valeurs de compensation est tracée en fonction de la position latérale de la colonne. Un effet de dérive est clairement identifié, il sera étudié dans le paragraphe 4.9.1.

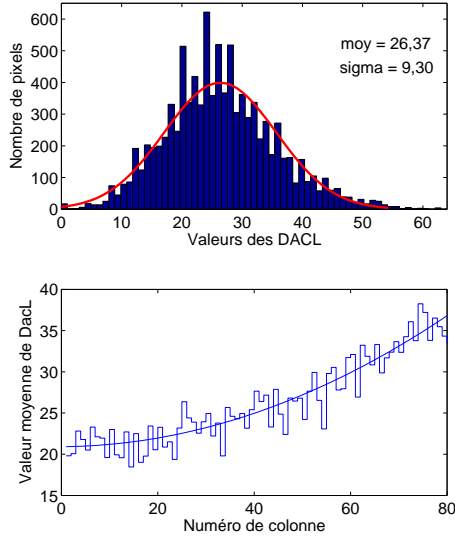


FIGURE 4.10 – En haut : histogramme de la répartition des valeurs des DAC de compensation. En bas : moyenne par colonne.

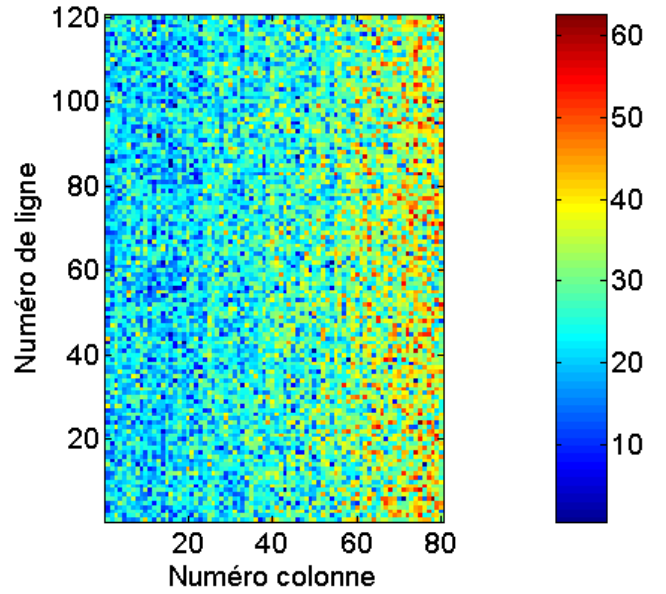


FIGURE 4.11 – Matrice de répartition des valeurs des DAC de compensation pour une calibration à 17 keV.

4.4 Résolution en énergie

La résolution en énergie nous donne des renseignements sur la capacité du détecteur à séparer des informations d'énergies voisines. Pour la caractériser correctement, nous avons besoin dans un premier temps d'évaluer l'énergie équivalente au pas de chacun des DAC (DAC locaux de compensation, de seuil, et de réglage du LSB *Itune*). Cette étude a été entièrement réalisée avec un faisceau de lumière synchrotron pour bénéficier d'une source monochromatique bien résolue en énergie (résolution inférieure à 1 eV) et ainsi supprimer les incertitudes des mesures dues au spectre de la source ou à celles des capacités d'injection.

4.4.1 Équivalence en énergie des DAC

Pour évaluer l'énergie d'un pas du DAC de compensation (DACL), nous avons comparé des calibrations réalisées à différentes énergies pour des configurations identiques de seuil, de polarisations, et de LSB *Itune*. Les calibrations nous fournissent pour chaque pixel la valeur du DAC de compensation nécessaire pour rattraper la différence entre l'amplitude du signal (fonction de l'énergie) et le réglage du seuil. Si l'on soustrait pixel à pixel les valeurs obtenues pour deux calibrations à deux énergies voisines, on peut déterminer

l'équivalence en énergie d'un pas de DAC de compensation. La figure 4.12 présente sur la gauche les histogrammes des valeurs de DAC de compensation obtenues pour une calibration avec un faisceau de 15 et de 17 keV. L'historgramme de droite représente la différence entre ces deux calibrations.

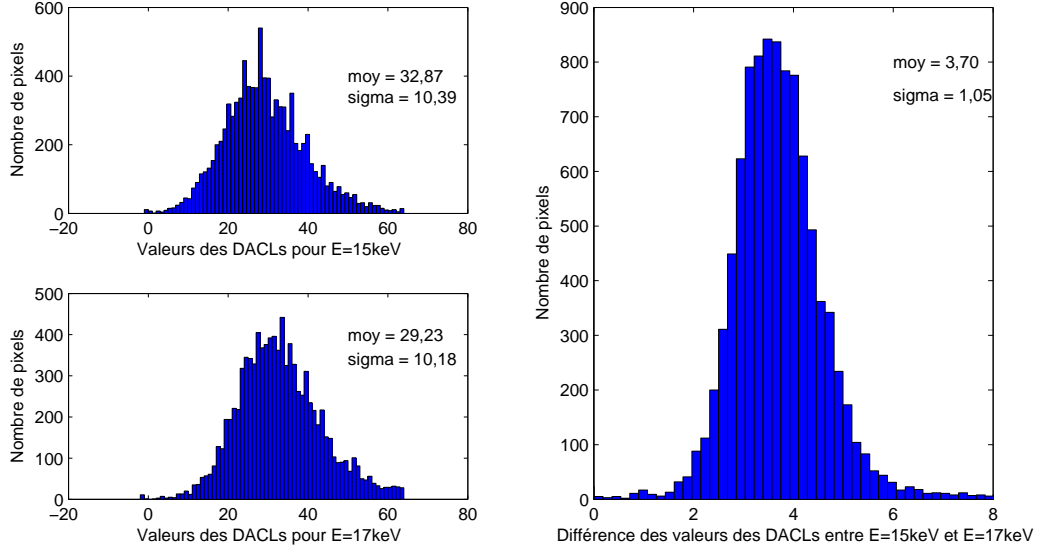


FIGURE 4.12 – Histogrammes pour la détermination du pas des DAC de compensation entre 15 keV et 17 keV sur les circuit XPAD3-S.

La résolution de ces histogrammes est supérieure à celles des DAC car les valeurs de DAC de compensation sont déterminées à partir d'un fit des courbes en "S". Elles ne sont donc pas entières. Lors du chargement de ces valeurs dans les configurations des pixels, elles sont arrondies au plus proche entier. On observe sur la figure 4.12 qu'il faut en moyenne $\Delta\text{DACL} = 3,70$ pas de DAC de compensation pour compenser une différence d'énergie $\Delta E = 2 \text{ keV}$ autour de 16 keV. On en déduit alors qu'un pas de DAC de compensation δ_{DACL} correspond à,

$$\delta_{\text{DACL}} = \frac{\Delta E}{\Delta\text{DACL}} = 541 \text{ eV} \quad (4.3)$$

De manière similaire, pour évaluer le pas du DAC de seuil, on calibre le détecteur à 17 keV pour deux valeurs de seuil (fixées par le réglage du courant I_{th}). On observe alors un décalage de 1,38 pas de DAC de compensation pour un décalage de 1 pas de DAC de seuil. En supposant que le rapport des valeurs du pas de DAC de compensation et du DAC de seuil est indépendant de l'énergie, on peut estimer la valeur du pas de DAC de seuil en fonction de la valeur du pas de DAC de compensation.

$$\delta_{\text{DACseuil}} = -\frac{\Delta\text{DACSeuil}}{\Delta\text{DACL}} \times \delta_{\text{DACL}} \quad (4.4)$$

$$\delta_{\text{DACseuil}} = -1,38 \times \delta_{\text{DACL}} = -770 \text{ eV} \quad (4.5)$$

4.4.2 Mesure du bruit

La valeur du bruit moyen sur l'ensemble des pixels est estimée par la largeur de passage du seuil entre 10% et 90% du flux de photons maximum d'après l'équation 4.2. Cette valeur est calculée pour tous les pixels à partir de leur courbe en "S". Nous avons effectué ce calcul pour deux réglages différents du DAC de LSB. Dans chacun des deux cas, on obtient une valeur moyenne de :

$$\text{Bruit} = 460 \text{ eV rms}$$

En considérant l'énergie de création d'une paire électron-trou dans le silicium (3,62 eV), le bruit peut être exprimé en électrons, soit $127 \text{ e}^- \text{ rms}$. Cette valeur est proche de la valeur mesurée sur le circuit test avec un générateur ($99 \text{ e}^- \text{ rms}$, voir paragraphe 4.2.1).

4.4.3 Précision d'ajustement des seuils

Cette étude offre une évaluation de la précision de l'ajustement des seuils obtenu par le réglage des DAC de compensation. Les pixels ont été réglés *au seuil* (voir paragraphe 4.3.2) avec un faisceau d'énergie égale à 17 keV. Le comptage des pixels augmentera alors nécessairement jusqu'à doubler avec une augmentation de l'énergie du faisceau et s'annulera si l'on diminue cette énergie. La manipulation consiste à faire une acquisition en champ plat pour différentes énergies du faisceau, de 15 à 20 keV par pas de 500 eV. Pour chaque acquisition, on relève l'ensemble des compteurs de la matrice. Ensuite, pour chaque pixel, on détermine le passage du seuil comme étant la première valeur de l'énergie du faisceau pour laquelle le pixel compte plus de 50% du flux de photons. La distribution des seuils en énergie ainsi déterminée est présentée sur la figure 4.13.

On obtient une précision de réglage des seuils σ_{mes} en énergie de 200 eV assez proche de celle que l'on attendait pour un pas de DAC de compensation de $\delta_{\text{DACL}} = 541 \text{ eV}$. En effet, l'ensemble des valeurs possibles du DAC de compensation suit une loi uniforme discrète sur un segment, on pouvait donc s'attendre à,

$$\sigma_{th} = \frac{\delta_{\text{DACL}}}{\sqrt{12}} = 156 \text{ eV} \quad (4.6)$$

4.4.4 Seuil minimum

La limite inférieure de réglage des seuils est un des paramètres importants de ce type de détecteur. Cette limite détermine en effet l'énergie minimale à laquelle l'utilisateur va pouvoir travailler.

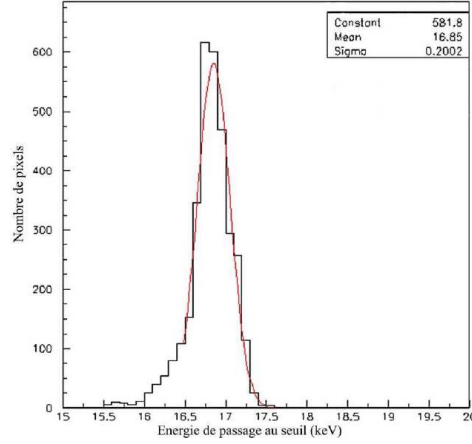


FIGURE 4.13 – Distribution des seuils en énergie d’une matrice de pixels après calibration à 17 keV.

Pratiquement, on la définit comme étant la valeur minimale de seuil pour laquelle, en l’absence de photons, un pixel ne compte pas durant un temps d’acquisition donné (t_a).

On pourrait penser que cette limite est entièrement déterminée par le bruit électronique des pixels, et qu’une valeur de réglage à cinq sigma du bruit devrait donner satisfaction. Dans notre cas, avec un bruit de 460 eV, cette valeur (S_1) correspondrait à 2300 eV.

Cela est vrai si l’on examine un pixel isolé, sans source de bruit autre que celle de la chaîne d’amplification que nous venons juste de mesurer. Dans le cas d’une matrice, en considérant que tous les pixels ont un bruit identique, il faut déjà ajouter à la valeur S_1 , une valeur de l’ordre de la précision du LSB des DAC de réglage. Cette précision va déterminer le seuil vraiment atteint dans le pixel. En fait, il faut que la valeur minimale du seuil réglé dans chaque pixel de la matrice soit supérieure à S_1 . Ce qui donne un seuil minimal de l’ordre de $S_1 + LSB/2$, soit 2500 eV environ.

De plus, toutes les sources de bruit autres que celles du transistor d’entrée des pixels (diaphonie, perturbations sur les alimentations) vont encore limiter la valeur basse du seuil.

Méthode de détermination du seuil minimum

Le réglage au seuil minimum de la matrice peut-être obtenu de la façon suivante. On utilise le même algorithme de calibration sous faisceau que précédemment, mais en l’absence de faisceau cette fois, et l’on relève pour chaque pixel la valeur de DAC de compensation correspondant au début de comptage (qui est évidemment un comptage du bruit).

L’ensemble de ces valeurs de DAC est ensuite rechargé dans la matrice et on procède

alors à une acquisition de temps t_a . Tous les pixels qui comptent durant cette acquisition ont une valeur de DAC qui est diminuée d'une unité (on augmente leur seuil), ceux ne comptant pas ont leur valeur de DAC augmentée d'une unité. Le processus recommence jusqu'à ce que tous les pixels "oscillent" autour d'une valeur de DAC d'équilibre. La valeur de DAC précédant le début de comptage est conservée.

La valeur du seuil minimum ainsi obtenue a été évaluée en faisceau et par un générateur à 4600 eV environ au lieu de 2500 eV théorique. Elle trahit ainsi la présence de sources de bruit additionnelles dans notre setup. La figure 4.14 représente le seuil Ith nécessaire pour calibrer le détecteur en fonction de l'énergie du faisceau.

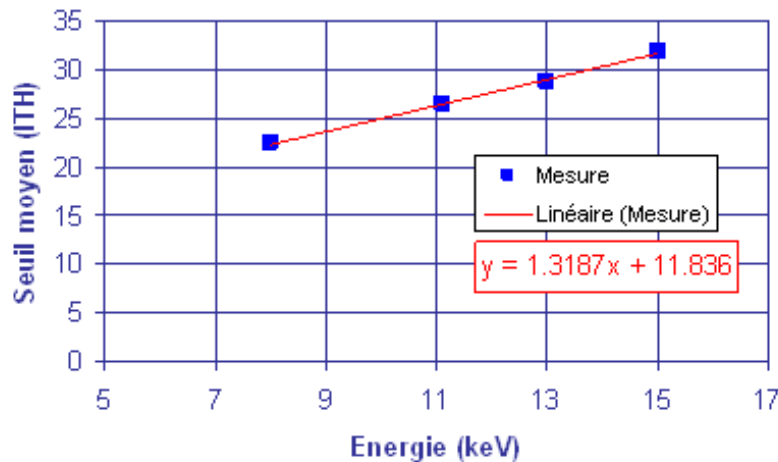


FIGURE 4.14 – Évolution du réglage du seuil Ith en fonction de l'énergie du faisceau.

On peut extraire de ce graphique le rapport entre le DAC de seuil et l'énergie de seuillage équivalente. La valeur précédente de 770 eV est retrouvée. Par ailleurs, on observe que cette relation est bien linéaire.

4.5 Lecture *au vol*

Une des principales avancées du design des circuits XPAD3 réside dans l'acquisition continue sans temps mort durant la lecture des compteurs ou de leurs bits de dépassement. Ce principe de lecture sans arrêt de l'acquisition est appelé lecture *au vol*. Ici, une lecture au vol des bits de dépassement des compteurs est présentée. Plusieurs innovations ont été nécessaires pour relever ce défi, comme l'architecture du circuit de lecture, l'adressage par colonne et la propagation par vague des horloges critiques. De longues études ont été menées pour estimer la faisabilité du principe ainsi que pour évaluer la quantité de

capacités de découplage à disposer. Mais la réussite repose sur la bonne compréhension de l'ensemble des effets parasites dans le substrat et les interconnexions métalliques. La figure

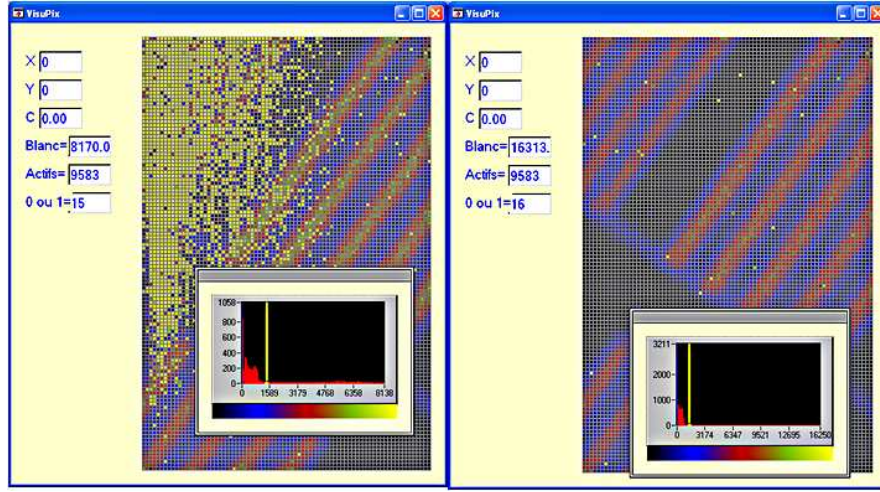


FIGURE 4.15 – Lectures sans arrêt de l'acquisition à gauche pour $V_{DDD} = 2 \text{ V}$ et à droite pour $V_{DDD} = 1,6 \text{ V}$ sur un circuit XPAD3-S.

4.15 présente deux images obtenues sans arrêt de l'acquisition durant la lecture des bits de dépassement. Celle de gauche présente une pollution majeure de l'information dans le quart supérieur à gauche de la matrice. Nous verrons par la suite, dans le paragraphe 4.9.1, que la partie gauche de la matrice présente un certain défaut d'alimentation qui pourrait être impliqué dans cette pollution. L'image de droite, présente la même acquisition obtenue en diminuant la tension d'alimentation numérique à $V_{DDD} = 1,6 \text{ V}$. On observe alors que toute la pollution provoquée par la lecture sans arrêt de l'acquisition a disparu. Lors d'un second design du circuit, la correction des effets latéraux sur les alimentations devrait nous permettre de résoudre cette pollution. Par ailleurs, il est fortement probable que cette correction supprime de nombreux phénomènes parasites et qu'elle permette la lecture au vol dans des conditions normales.

4.6 Résolution spatiale

4.6.1 Détermination des figures de mérite

Différentes méthodes peuvent être utilisées pour caractériser la résolution spatiale d'un imageur, certaines sont subjectives et d'autres objectives. La première expérience que nous avons réalisée pour évaluer la résolution spatiale des détecteurs XPAD3 à l'ESRF et à SOLEIL a consisté à utiliser une mire en plomb sur laquelle sont gravés des réseaux

de paires de lignes parallèles de plus en plus rapprochées. Cette mire est située à 1 cm du détecteur, on utilise une source de lumière synchrotron monochromatique (17 keV), de diamètre 0,3 mm et placée à 270 mm du détecteur (figure 4.16).

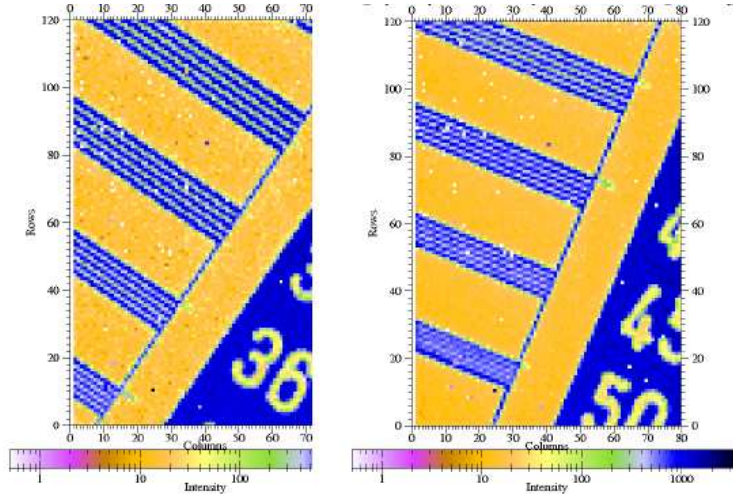


FIGURE 4.16 – Détermination de la résolution spatiale des détecteurs XPAD3 par l'utilisation d'une mire.

La résolution spatiale, exprimée en paires de lignes par millimètre (pl/mm) s'obtient en évaluant le réseau le plus serré encore visible sur les images. Les résultats sont présentés dans la figure 4.16. Seules, ces images sont difficiles à analyser correctement. Nous avons qualifié la fréquence spatiale maximale de l'imageur à 4,5 pl/mm. Il faut comparer cette valeur avec la limite théorique qui est fonction de la taille des pixels et du facteur d'agrandissement. Ce facteur s'obtient en faisant le rapport entre les distances source-mire et source-détecteur. Pour des pixels de 0,13 mm et un facteur d'agrandissement de 1,37, la limite théorique fixée par le théorème de Shanon à deux fois la fréquence d'échantillonnage est de 5,27 pl/mm. Cette méthode d'évaluation de résolution spatiale présente différents inconvénients qui ne permettent pas d'arriver à une valeur précise. Tout d'abord, la fréquence spatiale maximale reste subjective et dépend de l'observateur. Ensuite, l'orientation de la mire joue un rôle important pour la résolution spatiale qui n'est pas pris en compte.

L'autre méthode que nous avons utilisée est détaillée dans la partie 1.3.1. Elle est plus objective. Il s'agit d'étudier la réponse de l'imageur en présence d'un faisceau ayant la forme d'un pinceau. Pour réaliser l'image de la figure 4.17, nous avons utilisé une fente très peu inclinée par rapport à l'arrangement des pixels. L'inclinaison entre l'image de la fente et l'axe horizontal (XX') est mesurée sur l'image, elle est de 14° , ce qui nous donne un facteur de sur-échantillonnage de $1/\sin(14) = 4,13$. Cette valeur est faible, mais elle nous permettra tout de même d'obtenir une bonne approximation des figures de mérite de notre imageur. A partir de cette image, on intègre les valeurs de comptage de chaque

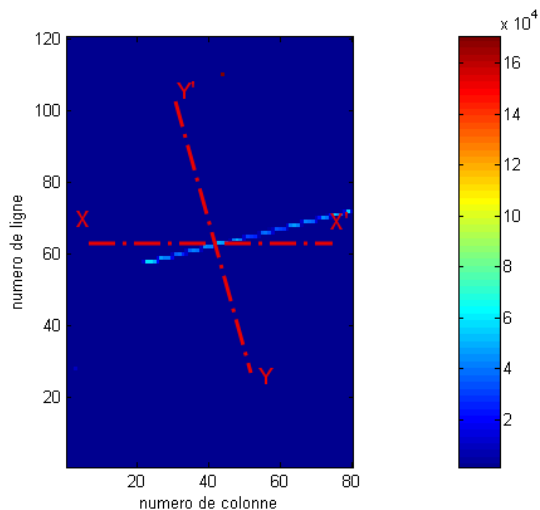


FIGURE 4.17 – Image d'une fente en oblique pour déterminer les LSF et MTF.

pixel suivant la direction perpendiculaire à l'axe de la fente (YY') pour obtenir l'image du profil. Le facteur de sur-échantillonnage nous permet d'obtenir plusieurs points tous les 0,13 mm (voir figure 4.18).

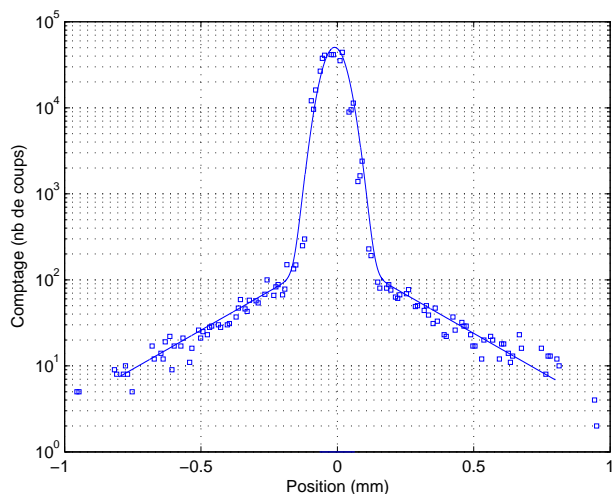


FIGURE 4.18 – Mesure du profil de réponse de XPAD3 à une fente.

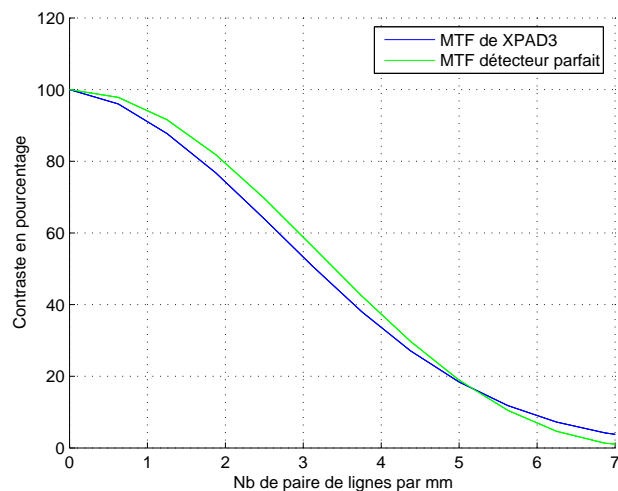


FIGURE 4.19 – Détermination de la MTF de XPAD3.

Cet ensemble de points est réparti selon deux distributions qui se superposent, elles seront

ajustées avec une fonction définie par :

$$LSF(x) = A_1 \times \exp \left[- \left(\frac{x - \mu_1}{\sigma_1} \right)^2 \right] + A_2 \times \exp \left[- \frac{|x - \mu_2|}{\sigma_2} \right] \quad (4.7)$$

La première partie de l'équation définit la gaussienne au centre de la distribution des points, alors que les deux trainées sur les bords de la gaussienne (distantes de plus de $65 \mu\text{m}$ du centre) sont causées par la diffusion sur les bords de la fente. La MTF est obtenue en calculant la transformée de Fourier de cette fonction (figure 4.19). Elle est comparée avec celle d'un détecteur parfait dont la LSF serait une fonction porte de largeur de la taille du pixel.

4.6.2 Linéarité du taux de comptage

Pour qualifier la linéarité du taux de comptage des détecteurs, nous avons utilisé un faisceau avec un flux proche de la limite théorique de comptage de l'électronique (2.10^6 photons/pixel/s) et un jeu d'atténuateurs pour moduler le flux incident sur le détecteur. La taille du faisceau est ajustée à l'aide de fentes secondaires afin d'obtenir une zone de travail sur le détecteur équivalente à 6×5 pixels. La comparaison entre les flux incidents et le comptage effectif est reportée dans la table 4.2. Le flux mesuré avec un atténuateur de 10 000 est faible, il est pris comme valeur de référence et on estime qu'il est égal au flux incident.

Temps d'acquisition	Réglage de l'atténuateur	Moyenne des 6×5 pixels (cps)		
		Flux incident	Flux attendu	Flux mesuré
100 ms	11 380	132,3	132,3	132,3
100 ms	1 090	$1\,381^1$	1 380	1 345
100 ms	104	$14\,477^1$	14 373	15 895
1 ms	10	$150\,557^1$	139 639	151 000
1 ms	0	$1\,505\,574^1$	709 203	708 000

TABLE 4.2 – Relevé de la linéarité du taux de comptage. Différence entre flux incident et comptage effectif.

Lorsque le flux de photons incidents devient important, la probabilité que certains événements s'empilent augmente. Plusieurs événements peuvent alors ne pas être séparés par l'électronique de traitement à cause du temps de rétablissement du CSA, qui est de $\zeta = 500 \text{ ns}$. Durant ce temps de rétablissement ζ , la probabilité que des impulsions arrivent

1. Valeur extrapolée à partir des valeurs de l'atténuateur et du comptage mesurées pour un atténuateur de 11 380.

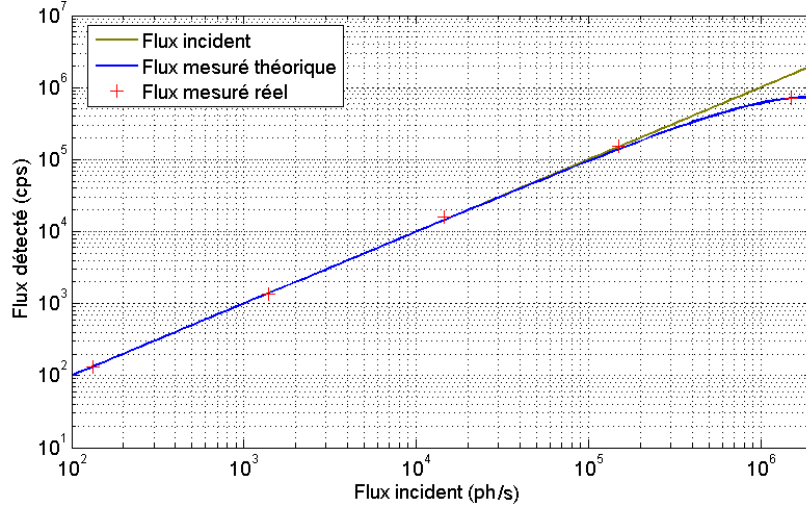


FIGURE 4.20 – Linéarité du taux de comptage du détecteur XPAD3-S.

n à l'entrée du CSA est donnée par une loi de Poisson :

$$P(n) = \frac{\mu^n}{n!} \exp(-\mu) \quad (4.8)$$

où μ est le nombre moyen d'impulsions pendant le temps ζ . La probabilité de ne perdre aucune impulsion est donc donnée par :

$$P(0) = \exp(-\mu) = \exp(-N\zeta) \quad (4.9)$$

avec N , le nombre d'impulsions en entrée par unité de temps. Le nombre N_s d'impulsions en sortie (le flux mesuré par le détecteur) est donc donné par $N_s = N \exp(-N\zeta)$. C'est ce nombre qui figure dans la colonne "flux attendu" de la table 4.2. Ce nombre N_s est maximal pour $dN_s/dN = 0$, ou pour $\exp(-N\zeta) - N\zeta \exp(-N\zeta) = 0$, soit encore $N = 1/\zeta$. Dans notre cas, N_s est donc atteint pour $N = 2.10^6$ photons/s donnant un comptage maximal de $0,73.10^6$. On perd 63% des photons).

La figure 4.20 compare les flux incidents N et mesurés avec notre détecteur. L'évolution des flux mesurés (un théorique et un réel) sont superposés. On observe que les mesures suivent bien la loi énoncée ci-dessus.

4.6.3 Analyse du couplage inter-pixels

Les pixels sont dessinés pour être tous indépendants. Toutes les formes d'interaction entre les pixels dégradent les performances spatiales de l'imageur. Les deux principaux effets à considérer sont le partage de charge ou *charge-sharing*, et la diaphonie ou *cross-talk*. Le

charge-sharing fait l'objet du paragraphe 4.6.4. Le *cross-talk* est causé par l'ensemble des couplages capacitifs entre les pixels. Différents éléments peuvent provoquer ces couplages :

- couplage capacitif entre l'électronique et le capteur causé par l'espacement de $20\ \mu\text{m}$ entre les deux couches de semiconducteurs ;
- couplage capacitif entre les billes de *bump-bonding* (très faible) ;
- couplage capacitif dans le capteur entre les implants des anodes ;
- couplage capacitif dans l'électronique entre les différentes pistes métalliques.

Dans le capteur, pour réduire le *charge-sharing*, la première solution consiste à agrandir la taille de l'implant des anodes et donc de réduire l'espace entre ces implants. Mais en faisant cela, les capacités de couplage entre les différents implants augmentent. Une relation analytique [Bon95] permet d'approcher la valeur de la capacité inter-pixel causée par les 4 pixels les plus proches,

$$C_{interpix} = \frac{4\pi\epsilon_0\epsilon_{Si}L}{\ln\left(\frac{g}{d} + \sqrt{\left(\frac{g}{d}\right)^2 - 1}\right)} \quad (4.10)$$

avec L la largeur des implants, g la distance entre deux implants, d la profondeur d'implantation des anodes. Pour une profondeur $d = 0,5\ \mu\text{m}$, on obtient la courbe représentée sur la figure 4.21. Nous avons choisi des implants de longueur $L = 100\ \mu\text{m}$ avec une distance entre deux pixels de $g = 30\ \mu\text{m}$ pour obtenir une capacité interpixel inférieure à $30\ \text{fF}$.

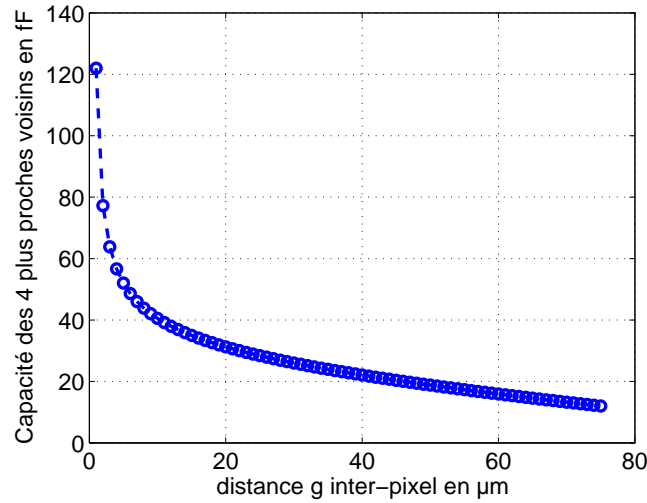


FIGURE 4.21 – Évolution de la capacité inter-pixel en fonction de la distance inter-pixel pour des pixels carrés de $100\ \mu\text{m}$ de côté.

L'expérience menée pour déterminer l'aptitude du détecteur à combiner une bonne résolution spatiale avec une bonne isolation inter-pixel a été concluante. Nous avons utilisé

le même faisceau que pour l'étude de la linéarité du taux de comptage (voir paragraphe 4.6.2) avec un flux proche de la limite théorique de comptage des pixels et un jeu de fentes pour limiter dans l'espace le faisceau à une surface équivalente à 6×5 pixels. Le profil de comptage de la matrice normalisé sur le flux du faisceau est tracé sur la figure 4.22. On constate que le *cross-talk* est négligeable et qu'il est indépendant du taux de comptage.

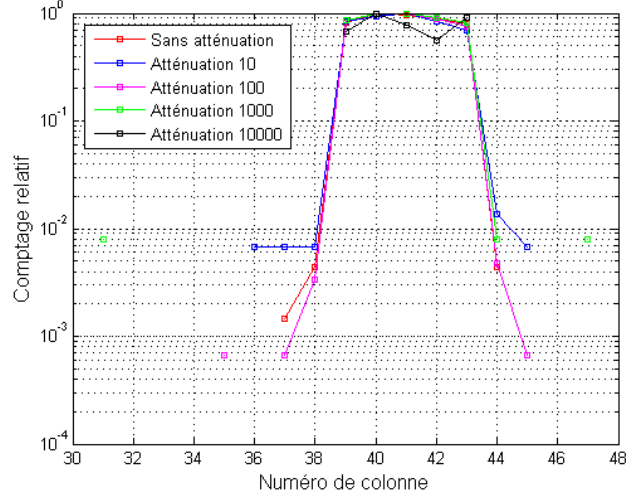


FIGURE 4.22 – Profil du faisceau normalisé pour différents taux de comptage avec le détecteur XPAD3-S.

On peut observer très nettement que ce profil est identique quel que soit le flux de photons. Ainsi, on en conclut que le *cross-talk* est négligeable. Les effets de trainée au pied des profils sont dus à la diffusion à travers les fentes ainsi qu'à l'effet Compton dans le capteur.

4.6.4 Partage de charges

La résolution spatiale est principalement déterminée par la taille des pixels, mais d'autres facteurs peuvent également jouer un rôle. On observe sur la figure 4.19 que cette résolution est inférieure à sa valeur optimale. Un des phénomènes physiques pouvant la dégrader est appelé le partage de charge ou *charge-sharing*. Lorsque qu'un photon interagit avec le capteur il crée plusieurs paires électron-trou dans le substrat. Si ces charges sont situées à proximité du bord d'un pixel, leur mouvement dans le substrat induit un courant dans chaque électrode voisine. Ce phénomène est amplifié par la diffusion des porteurs de charge lors de leur migration vers les électrodes. Ainsi, la charge totale déposée dans le substrat peut se partager entre plusieurs pixels. Dans ce cas, les électroniques de lecture concernées interprètent cette information comme des interactions différentes dont la somme des énergies est égale à celle du photon incident. La répartition des charges, et donc l'énergie

collectée dans chacun des pixels, varie en fonction de la distance du lieu d'interaction au bord du pixel. Ainsi, le profil de comptage varie avec la valeur du seuil réglé dans les pixels. Les photons responsables du *charge-sharing* peuvent être détectés dans les deux pixels pour un seuil d'énergie faible, ou dans aucun pixel pour un seuil d'énergie élevé. Pour quantifier cet effet, un faisceau de lumière synchrotron est limité à l'aide de fentes à un diamètre de $10\text{ }\mu\text{m}$. Le détecteur est ensuite déplacé par pas de $10\text{ }\mu\text{m}$ le long d'une ligne de pixels. Le comptage des pixels est tracé en fonction de la distance de déplacement

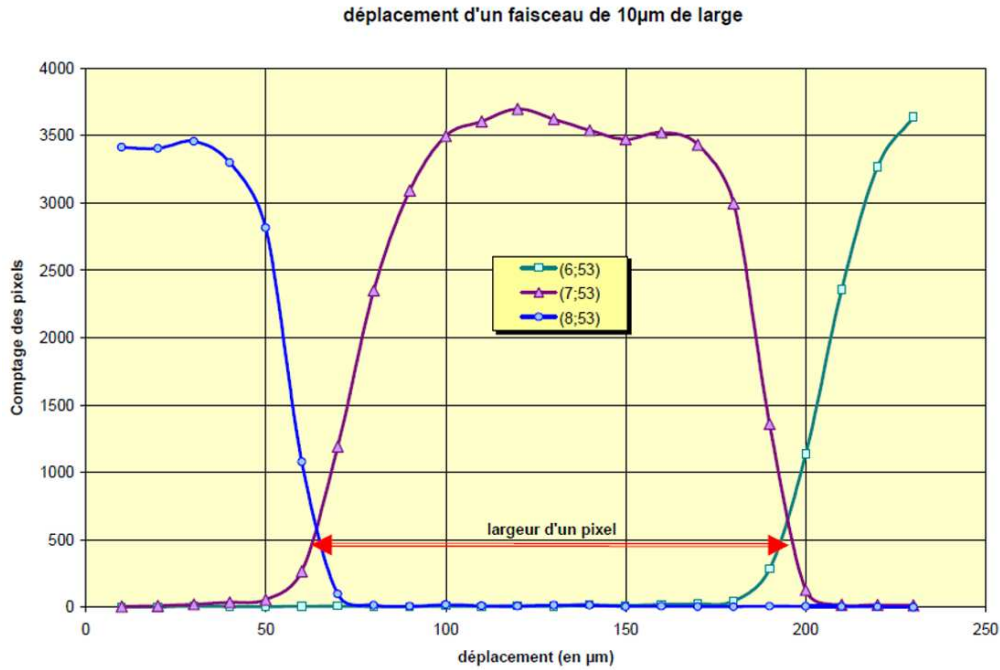


FIGURE 4.23 – Observation de l'influence du partage de charge par le déplacement d'un faisceau fin monochromatique.

du faisceau sur la figure 4.23. Sur la figure, les pixels sont identifiés par leur position dans la matrice sous la forme (ligne,colonne). Le faisceau est monochromatique d'énergie égale à 17 keV et le seuil des pixels est réglé à 12 keV. En déterminant le(s) pixel(s) actif(s) par un comptage supérieur à 50% du comptage maximum, on observe qu'un seul pixel est actif à la fois et qu'entre deux pixels, il existe une zone morte dans laquelle ils sont *aveugles*. La largeur efficace des pixels peut alors être mesurée, elle représente 80% de la surface réelle du pixel. Cette largeur évolue en fonction de la position du seuil par rapport à l'énergie du faisceau. Plus le seuil est proche de l'énergie du faisceau, plus la largeur effective des pixels sera petite. Au contraire, lorsque le seuil devient faible (à partir de la moitié de l'énergie du faisceau), des phénomènes de double comptage peuvent apparaître.

4.6.4.1 Diffusion d'un porteur de charge lors de la collection

Le processus de diffusion engendré par la répulsion des trous entre-eux peut être mis en équation par la solution de l'équation différentielle :

$$\frac{\partial \delta p(x,t)}{\partial t} = D_p \frac{\partial^2 \delta p(x,t)}{\partial x^2} \quad (4.11)$$

avec x la profondeur dans le substrat, D_p la constante de diffusion et $\delta p(x,t)$ la concentration en trous en fonction de la position selon x et du temps t . La constante de diffusion des trous est liée à la mobilité des trous μ_p par la relation d'Einstein par $D_p = \mu_p \frac{k_B T}{q}$, avec k_B la constante de Boltzmann, T la température en Kelvin et q la charge élémentaire d'un électron. La résolution de cette équation différentielle nous fournit une expression analytique de cette concentration,

$$\delta p(x,t) = \left[\frac{\Delta P}{2\sqrt{\pi D_p t}} \right] \exp\left(-\frac{x^2}{4D_p t}\right) = \frac{1}{\sigma\sqrt{2\pi}} \exp\left(-\frac{(x-m)^2}{2\sigma^2}\right) \quad (4.12)$$

où ΔP est la concentration surfacique de trous créés sur la distance de parcours de la particule à $t = 0$. L'équation 4.12 met en évidence la distribution gaussienne de cette concentration. On extrait simplement l'écart type de cette gaussienne,

$$\sigma = \sqrt{2D_p t} = \sqrt{2\mu_p \frac{k_B T}{q} t} \quad (4.13)$$

La largeur de cette distribution dépend de la constante de diffusion du semiconducteur et du temps de collection. Cette expression n'est pas satisfaisante car le temps de collection est fonction de la profondeur d'interaction et des lignes de champs électrique. Les symétries du capteur font que l'on peut simplifier l'étude à un modèle 2D, les lignes de champs $E(x)$ sont alors distribuées linéairement,

$$E(x) = \frac{qN}{\epsilon}(x - W) \quad (4.14)$$

avec N le dopage du semiconducteur, ϵ la constante diélectrique, x la profondeur d'interaction et W la largeur de la zone de déplétion à la jonction de la diode côté anode. Pour remplacer la dépendance en temps de l'équation 4.13, il faut exprimer le temps de collection en fonction de la distance de parcours des charges (profondeur d'interaction), avec l'expression 4.14 du champ électrique et de leur mobilité,

$$t = \int_{x_0}^0 \frac{dx}{\mu_p E(x)} = \frac{\epsilon}{qN\mu_p} \ln\left(\frac{W}{W - x_0}\right) \quad (4.15)$$

Ainsi, en combinant les équations 4.13 et 4.15, on obtient une expression utilisable de l'écart type,

$$\sigma = \sqrt{2 \frac{\epsilon k_B T}{q^2 N} \ln\left(\frac{W}{W - x_0}\right)} \quad (4.16)$$

Cette expression nous indique que la charge partagée ne dépend pas de sa mobilité. En effet, d'un côté la constante de diffusion est proportionnelle à la mobilité des charges et de l'autre, le temps de diffusion est inversement proportionnelle à cette même mobilité. Nous ne pouvons pas déterminer précisément la largeur de cette diffusion car les paramètres technologiques du capteur sont jalousement gardés confidentiels par le fabricant. Néanmoins, en prenant un capteur silicium de $500\text{ }\mu\text{m}$ d'épaisseur entièrement déplété et de résistivité $10\text{ k}\Omega\cdot\text{cm}$, on peut déterminer l'écart type du profil de diffusion subit par un porteur de charge lors de sa collection. Cet écart type est tracé sur la figure 4.24 en fonction de la profondeur d'interaction.

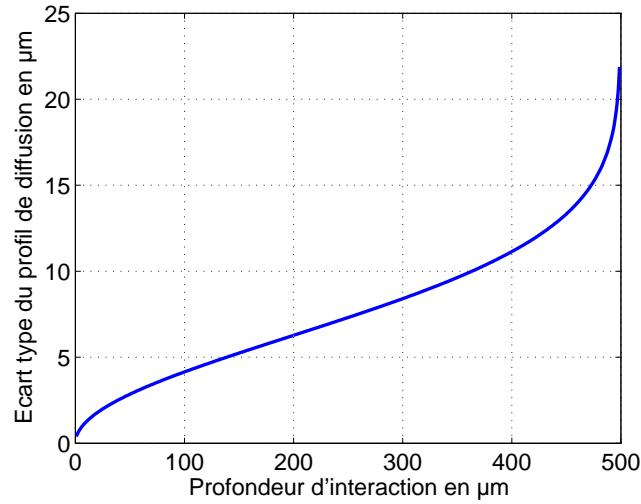


FIGURE 4.24 – Écart type du profil de diffusion d'un porteur de charge lors de sa collection en fonction de la distance parcourue. Le capteur en silicium de $500\text{ }\mu\text{m}$ d'épaisseur est entièrement déplété et à une résistivité de $10\text{ k}\Omega\cdot\text{cm}$.

Ce résultat permet de modéliser, au premier ordre seulement, le transport des charges dans le substrat. Les effets comme la saturation de la mobilité ou la sur-déplétion ne sont pas pris en compte. Néanmoins, la bonne précision de ce modèle analytique simple peut être appréciée en comparant ces résultats avec ceux issus de simulations numériques prenant en compte ces différents effets secondaires [Nil04].

À partir de ces résultats on peut prédire la surface effective des pixels. En considérant un substrat de $500\text{ }\mu\text{m}$ et un seuil élevé, la dimension des pixels est diminuée d'approximativement $11\text{ }\mu\text{m}$ de chaque côté. La surface effective du pixel est alors de 85 %. Cette valeur est proche de celle obtenue par le balayage d'un faisceau fin sur le détecteur (80 %).

4.7 Mesure du bruit spatial

Le spectre de puissance du bruit ou NPS (*Noise Power Spectrum*) caractérise la décomposition de la variance relative par bande de fréquence spatiale. Il est déterminé à partir d'une série d'images de champ plat réalisées avec un faisceau de lumière synchrotron d'énergie égale à 20 keV et un seuil en énergie réglé à 17 keV. Pour éliminer le bruit systématique, on effectue la soustraction entre une image et la moyenne de toutes les images de la série. Puis on détermine les densités spectrales de bruit dans les deux dimensions, en fonction des fréquences spatiales suivant les lignes et les colonnes. Le module de la Transformée de Fourier en deux dimensions (FFT2D) de la matrice est élevé au carré et normalisé sur le nombre d'échantillons (de pixels). La multiplication par les valeurs du pas d'échantillonnage Δx et Δy (dimension du pixel dans les deux dimensions) permet d'exprimer ce spectre de puissance de bruit par millimètre carré.

$$\text{NPS} = \frac{\left| \text{FFT2D} \left[\frac{N_{i,j} - \bar{N}}{\bar{N}} \right] \right|^2}{ML} \Delta_y \Delta_x \quad (4.17)$$

avec, $N_{i,j}$ la valeur du comptage dans le pixel de la ligne i et colonne j dans une matrice de L lignes et M colonnes. La moyenne de comptage de l'ensemble des pixels est noté \bar{N} . Pour les résultats présentés dans cette section, nous avons mesuré le spectre de puissance de bruit vertical. On calcule pour cela la valeur moyenne du spectre de puissance de bruit vertical NPS_{vert} à partir des vecteurs colonnes NPS_j :

$$\overline{\text{NPS}_{\text{vert}}} = \frac{1}{M} \sum_{j=1}^M \text{NPS}_j \quad (4.18)$$

La même procédure peut être effectuée pour les lignes. La figure 4.25 représente la moyenne de la densité spectrale verticale. On a vu au paragraphe 1.3.2 que le NPS est toujours supérieur ou égale à la variance relative du flux incident de distribution Poissonnienne ($v = \frac{1}{N}$). Or pour toutes les acquisitions de la série étudiée, le flux incident était de 700 photons/pixel/s soit une limite inférieure du NPS de $1,4 \cdot 10^{-3}$. Si l'on ne considère pas le NPS en basse fréquence, dont la valeur excessive est due au protocole de mesure et au réglage du champ plat, on mesure un NPS très proche de cette valeur limite.

4.8 Mesure de l'efficacité quantique de détection

La DQE est la figure de mérite principalement utilisée pour comparer différents systèmes de détection. Elle est déterminée à partir des mesures de la fonction de transfert de modulation (voir section 4.6.1), de spectre de puissance du bruit (voir section 4.7) et d'efficacité comme le montre l'équation 1.17. L'efficacité du détecteur fixe le maximum de la DQE pour des fréquences nulles. La DQE ainsi calculée est représentée dans la figure 4.26.

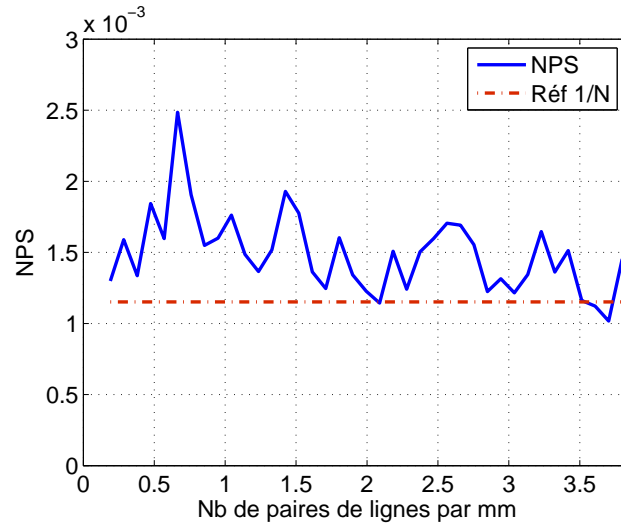


FIGURE 4.25 – Mesure du NPS vertical de XPAD3 et comparaison avec la variance relative du flux incident.

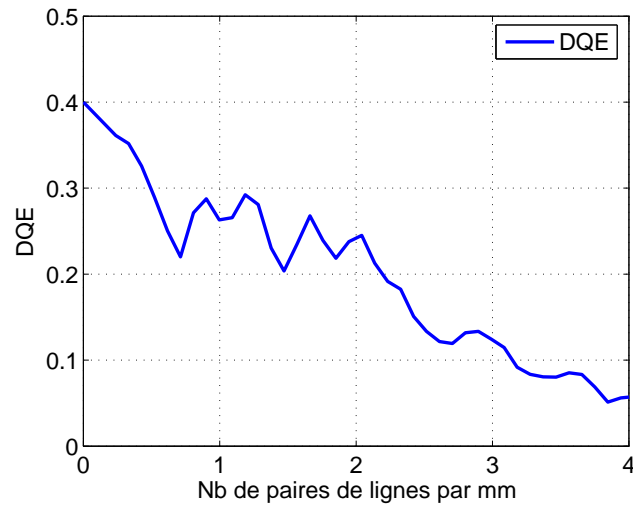


FIGURE 4.26 – Mesure de la DQE d'un détecteur XPAD3-S sous faisceau de lumière synchrotron d'énergie égale à 20 keV.

4.9 Analyse des défauts

Deux défauts importants ont été mis en évidence par la caractérisation des détecteurs XPAD3. Les études suivantes permettent d'en comprendre l'origine et de proposer des pistes pour améliorer le design de la seconde fonderie. La calibration des pixels est rendue difficile, principalement par un effet de dérive latérale des réponses des pixels et par

un déficit balistique de l'injecteur. Sur la version XPAD3-S, ces défauts dégradent les performances alors que sur la version XPAD3-C, ils empêchent le fonctionnement de la matrice.

4.9.1 Effet de dérive latérale

4.9.1.1 Origine de la dérive

La dérive latérale vue au paragraphe 4.3.2 influe sur la majorité des caractéristiques des pixels, comme par exemple la valeur des seuils, les pas des DAC ou le gain des chaînes analogiques. Pour déterminer l'origine de ce phénomène, nous avons mesuré la tension de polarisation des amplificateurs de charge de plusieurs colonnes avec un *prober*. Pour cela, nous avons prélevé directement la tension sur la bille des pixels à partir d'un circuit billé et non hybridé. Ces mesures ont confirmé la présence d'une dérive importante de cette tension.

Ce phénomène a pu être simulé, ce qui nous a permis d'en identifier l'origine. La trop grande résistivité des pistes d'alimentation analogique (VDDA pour l'alimentation supérieure et GNDA pour l'alimentation inférieure) cause des pertes en ligne, ce qui implique une multitude d'effets secondaires. Les alimentations sont chacune distribuées latéralement par une piste métallique connectant les plots d'alimentations aux bas de chaque colonne. Ces pistes conduisent l'intégralité des courants consommés dans le circuit, le fort courant qui les traverse (quelques dizaines de mA) rend leur résistivité d'autant plus critique.

Pour étudier l'origine de cette dérive, des simulations *post-layout* (simulation du routage du circuit) de la distribution des alimentations ont été effectuées. Nous avons remplacé les colonnes et les cellules du bas de matrice par des sources de courant représentant leurs consommations. Néanmoins, ces consommations dépendent fortement de la configuration des circuits. Pour fixer ces variables, des hypothèses ont donc été nécessaires. La part la plus importante de la consommation globale provient des DAC de seuil et de compensation. C'est une consommation qui est répartie équitablement à travers la matrice et qui dépend principalement de *Itune* (le LSB de ces DAC). Pour notre étude, nous fixons *Itune* à la valeur typique (permettant d'obtenir un pas de DAC de compensation équivalent à la moitié du bruit). Le réglage des DAC locaux varie fortement d'un pixel à l'autre, mais la valeur moyenne est toujours autour du point milieu (code = 32) pour assurer la meilleure précision en énergie possible lors de la calibration. A partir de ces hypothèses, on peut fixer une valeur unique pour tous les DAC locaux. On extrait alors par simulation la consommation statique des colonnes et de l'ensemble des cellules du bas de circuit pour différents réglages du seuil (avec un simple seuil moyen, un double seuil ou sans seuil). Ensuite, pour réduire les temps de simulation du layout (simulation *post-layout*), chaque colonne et chaque cellule du bas de matrice a été remplacée par une source de courant

statique. La consommation des circuits XPAD3-C étant supérieure à celle des circuits XPAD3-S, l'effet de dérive se fait plus ressentir. La suite de cette étude présentera donc les résultats des simulations sur les circuits XPAD3-C. Chaque simulation est réalisée en double, car les paramètres du fondeur pour notre run ont variés significativement par rapport aux spécifications. Les simulations avec le modèle initial (appelé Spectre) et le modèle extrait de notre run (appelé SPICE) seront comparées.

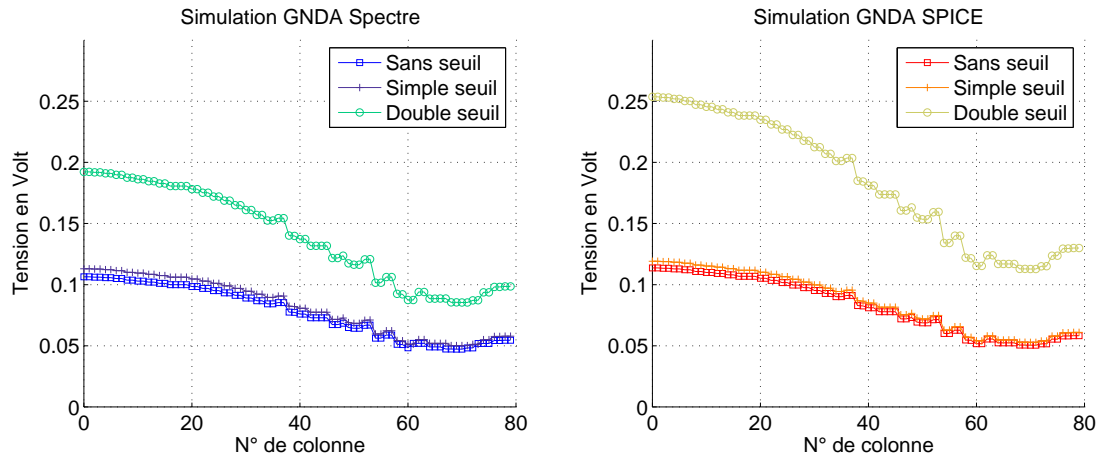


FIGURE 4.27 – Effet de la consommation en courant sur la dérive latérale de la masse pour les circuits XPAD3-C. A gauche : simulation avec les modèles initiaux du kit. A droite : simulation avec les modèles extraits de notre run.

Le résultat présenté sur la figure 4.27 reflète bien le défaut constaté. Si l'on considère les simulations SPICE, la chute de tension sur GNDA est comprise entre 60 et 250 mV en fonction des seuils bas et haut. Dans ces conditions le circuit ne peut pas fonctionner correctement. La distribution de la tension VDDA a aussi été simulée. On observe une variation de tension comprise entre 80 et 200 mV. Deux raisons permettent d'expliquer ces différences de chutes de tension. D'une part, le nombre de plots utilisés pour GNDA est supérieur au nombre de plots utilisé pour VDDA. D'autre part, le courant conduit par la piste GNDA est la somme de ceux conduits par VDDA et VDDAPRE (l'alimentation supérieure indépendante d'une partie des préamplificateurs). L'amplitude de la chute de tension (mais pas l'effet de dérive latérale) est en partie due aux plots d'entrées/sorties utilisés pour les alimentations. Ces plots sont extraits de la bibliothèque du fondeur. L'aire d'accroche pour les fils de *wire-bonding* est sur le niveau supérieur de métal (niveau 4), mais la piste passe ensuite par le niveau 2 de métal pour être plus proche du substrat afin d'implanter les diodes de protections contre les décharges électrostatiques ou ESD (*Electrostatic Discharge*). Ce niveau 2 est bien plus résistif que le niveau 4 et même sur une courte distance, il entraîne une chute de tension non négligeable, d'autant plus que la taille des plots ne permet pas de disposer un très grand nombre de plots en parallèle. Ce cheminement équivaut à une impédance série de 640 mΩ. Nous avons disposé 8 plots

pour évacuer le courant de masse, l'impédance totale équivalente d'accès au circuit devient donc $80\text{ m}\Omega$. Il faut comparer ces valeurs à la consommation des colonnes qui dépend du mode paramétré : sans seuil, avec un simple ou double seuil. On obtient alors une chute de tension provoquée par les plots :

$$25\text{ mV} < \Delta V_{plot} < 55\text{ mV} \quad (4.19)$$

4.9.1.2 Conséquence de la dérive latérale

Les conséquences de la dérive latérale des équipotentielles d'alimentation sont dramatiques dès le bas des colonnes. D'une part, la génération des tensions en sortie des cellules **ColumnBias** est perturbée par cette dérive, mais plus important encore, c'est l'impédance d'entrée de ces cellules qui en est modifiée. Nous avons étudié au paragraphe 3.6.4 que les courants en sortie des DAC globaux en bas de matrice (voir 3.6.4) se divisent équitablement entre les 80 cellules **ColumnBias** présentes en bas des colonnes. La variation de l'impédance d'entrée de ces cellules en fonction de la position latérale, rend le partage des courants inégal en sortie des DAC globaux du **BiasGenerator**.

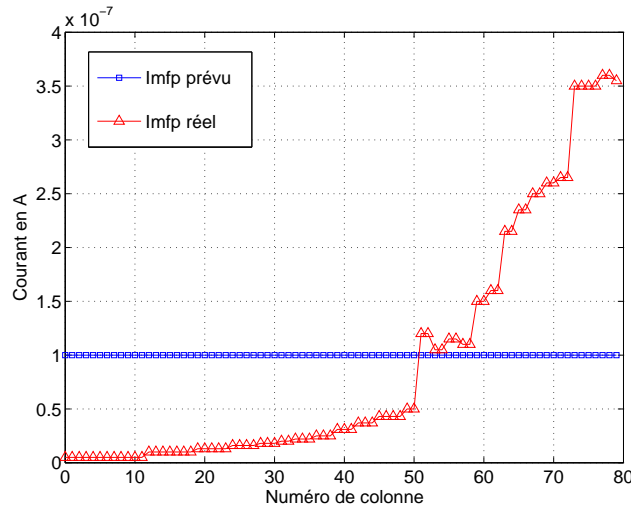


FIGURE 4.28 – Génération des courants de polarisation de la contre réaction des CSA en fonction de la localisation en bas de colonne pour XPAD3-C.

La figure 4.28 compare pour les électroniques XPAD3-C $Imfp$ prévu, un des courants qui devait être partagé équitablement entre les différentes colonnes avec $Imfp$ simulé en fonction de la position latérale. Ce courant est absorbé par les 80 cellules **ColumnBias** et est transformée en deux tensions $Vmfpl$ et $Vmfph$ pour être recopié dans les pixels. On observe que seulement une dizaine de colonnes fonctionne avec une valeur de polarisation proche de

celle attendue, mais surtout que les deux tiers des colonnes ne peuvent pas fonctionner du tout. Ces conclusions sont identiques concernant tous les autres courants de polarisation à destination des pixels (*Ipre*, *Iota*, *IthL* et *IthH*). Les résultats ont été utilisés pour étudier le comportement des pixels avec une telle dérive. La figure 4.29 montre l'évolution des courants de polarisation dans les pixels pour différentes colonnes. On constate que l'écart de courant entre le seuil bas *IthL* des colonnes 0 et 79 correspond à 200 pas du DAC local de compensation s'il était réglé à sa valeur typique. La même étude a été conduite pour le circuit XPAD3-S, ce phénomène est aussi présent mais bien moins accentué. L'écart de seuil entre les pixels de gauche et ceux de droite correspond à moins de 20 pas du DAC local de compensation. Toutes les colonnes peuvent fonctionner correctement, et toutes les caractéristiques des pixels restent comprises dans les spécifications que nous avons fixées par les études Monte-Carlo. Cette dérive a comme conséquence d'étaler la plage de compensation des pixels et donc de réduire la précision en énergie de la compensation.

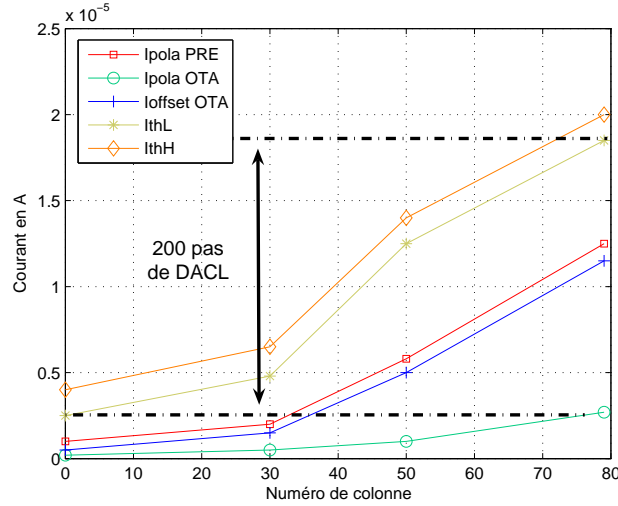


FIGURE 4.29 – Conséquence de la dérive latérale sur les courants de polarisations dans les pixels du circuit XPAD3-C.

Le table 4.3 présente un récapitulatif des principales données relatives à la quantification de l'effet de dérive latérale. Il permet de comparer l'amplitude des conséquences dans les deux circuits XPAD3-S et XPAD3-C.

4.9.1.3 Corrections à apporter

Il paraît important d'améliorer la distribution des alimentations pour rendre les polarisations homogènes dans la matrice. Des simulations présentées plus loin justifient une meilleure répartition des plots destinés aux alimentations. Pour s'assurer que la répartition

	XPAD3-S	XPAD3-C
Dérive de VDDA	40 – 160 mV	80 – 200 mV
Dérive de GNDA	25 – 70 mV	60 – 250 mV
Équivalent pas de DACL de la dérive de IthL dans les pixels	~ 20 pas	~ 200 pas

TABLE 4.3 – Récapitulatif et comparaisons des principales données relatives à la quantification de l'effet de dérive latérale dans les circuit XPAD3-S et XPAD3-C.

des plots est bien la source de cet effet de dérive latérale, nous avons réalisé une réparation sur un des circuits. Cette réparation consiste à utiliser le routage de plots dédiés à l'alimentation numérique pour alimenter les rails analogiques (voir figure 4.30). Cette réparation par FIB (*Focused Ion Beam*) est pratiquée par Serma-Technologies² (Pessac, France). Il s'agit d'une part de connecter par un dépôt métallique des pistes de deux niveaux différents de métal (niveau 4 et 5) et d'autre part de sectionner le reste de la piste en provenance du plot numérique pour éviter un court-circuit entre les pistes analogiques et numériques.

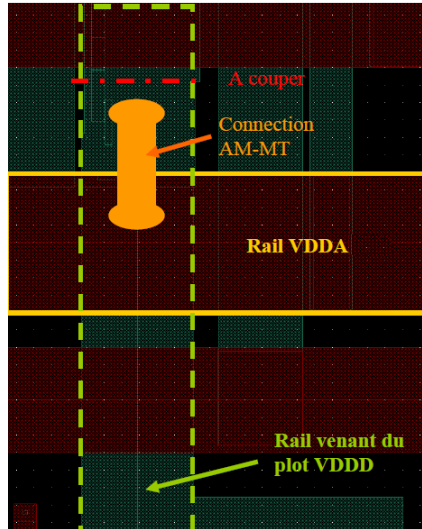


FIGURE 4.30 – Opérations de modification par FIB pour connecter un plot numérique sur une alimentation analogique post-fabrication pour la version XPAD3-C.

Le recensement des plots possibles à dérouter ainsi que l'étude du routage nous ont indiqué les modifications envisageables. A partir de ces informations, la simulation des différentes configurations nous a renseigné sur le meilleur choix à faire. Seulement deux plots sont

2. www.serma-technologies.com

disponibles pour chacune des alimentations VDDA et GNDA, nous les repérons par leur numéro de colonne. La figure 4.31 présente les différentes configurations de correction envisagées pour l'alimentation GNDA.

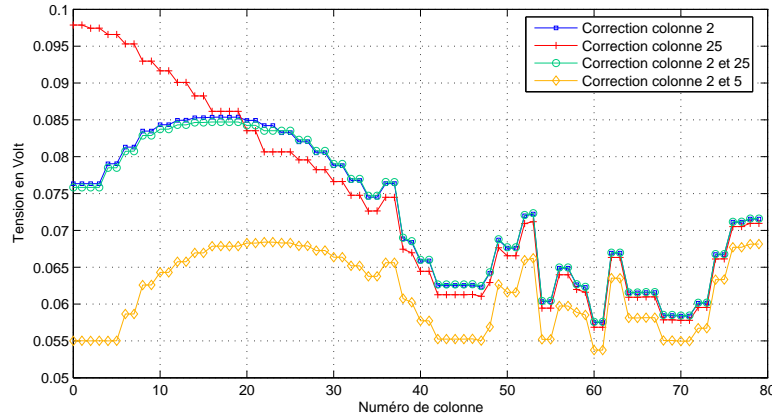


FIGURE 4.31 – Simulation des différentes configurations de modification par FIB de la répartition des plots d'alimentation GND.

En comparant les corrections apportées sur une colonne uniquement, on s'aperçoit que pour les deux alimentations il est plus judicieux d'agir sur la colonne la plus à gauche. Pour améliorer la correction, on peut choisir d'utiliser un second plot. La stratégie de placement de ces plots sera différente pour chaque rail d'alimentation. Les plots initiaux VDDA, sont situés à l'extrême droite du circuit, on préférera alors utiliser un second plot plutôt orienté vers le centre (\sim col 25). Au contraire, les plots initiaux GNDA sont assez proches du centre. On préférera dans ce cas utiliser un second plot à l'extrême gauche (\sim col 2).

Étant donné l'amplitude des conséquences sur les circuits XPAD3-C et la résistivité des connexions réalisées par FIB (impédance non prise en compte dans les simulations présentées sur la figure 4.31), les circuits XPAD3-C réparés ne fonctionnent pas correctement. Au contraire, les corrections apportées sur les circuits XPAD3-S permettent d'obtenir des résultats satisfaisants.

La figure 4.32 représente la dispersion des DAC de compensation avant et après modification des alimentations par FIB. Les graphiques (a) et (b) représentent les histogrammes de répartition des DAC locaux de compensation obtenus après une calibration pour le même circuit avant et après intervention par FIB. Les graphiques (c) et (d), respectivement relatifs aux histogrammes (a) et (b), représentent les moyennes par colonnes de ces valeurs de DAC locaux. La discontinuité autour de la colonne 50 a disparu, mais la dispersion a augmenté. Un grand nombre de paramètres peut influencer cette dispersion. Tout d'abord, le fonctionnement des pixels a été totalement modifié par cette réparation. Un

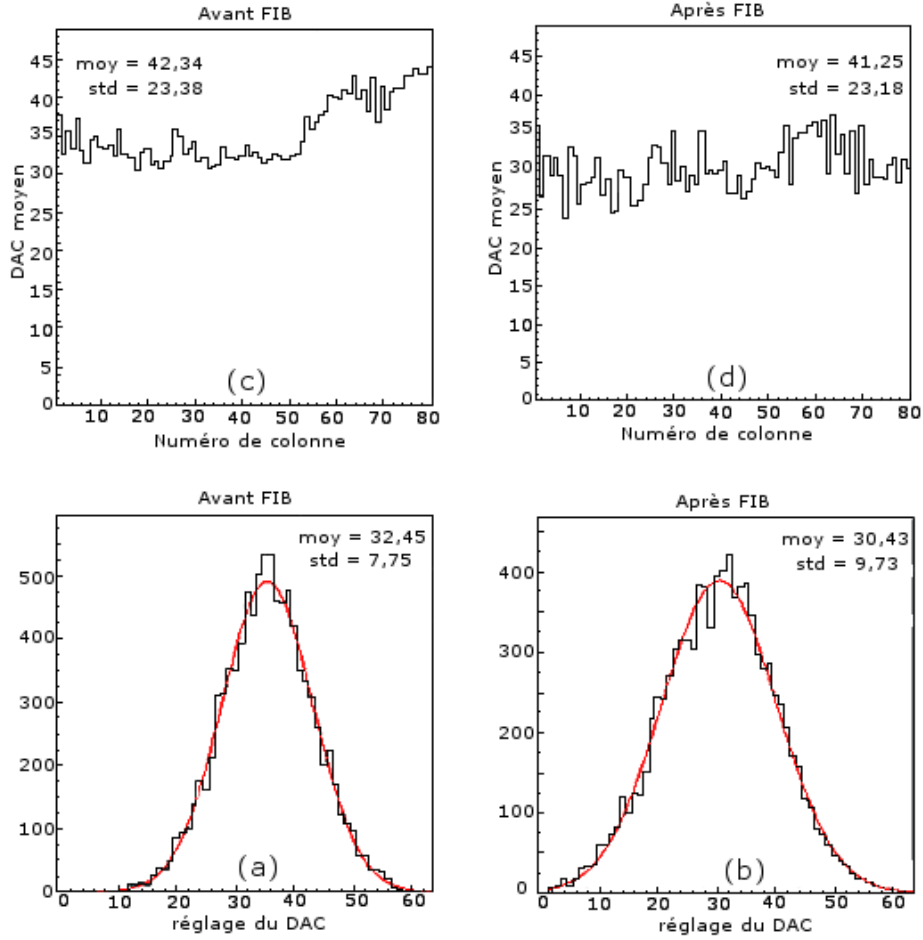


FIGURE 4.32 – Comparaison de la calibration d’un même circuit avant et après modification des alimentations par FIB.

faible gain (causé par la dérive latérale des alimentations) pouvait diminuer la dispersion. Ensuite, les connexions apportées par la technologie FIB sont très résistives, et de plus, les deux réseaux d’alimentations analogique et numérique sont raccordés à l’extérieur du circuit (par la carte à pointes). Toutefois, cette modification nous a apporté la preuve qu’un meilleur agencement des plots suffit à éliminer cet effet de dérive latérale.

4.9.2 Injecteur de calibration

L’injecteur interne est utilisé comme référence pour l’ajustement des seuils de l’ensemble des pixels. Il délivre un créneau en tension, d’amplitude maîtrisée, sur des capacités série en entrée de chaque pixel. Chaque capacité d’injection est précédée d’un interrupteur pour

que seuls les pixels sélectionnés répondent à l'injection envoyée. On dit alors qu'ils sont activés. Afin de limiter les conséquences de la dérive latérale, cette étude est réalisée avec les circuits XPAD3-S uniquement.

4.9.2.1 Mise en évidence du défaut de l'injecteur

Lors des mesures effectuées sur le circuit test (voir paragraphe 4.2.1), l'excitation d'un pixel était obtenue grâce à un générateur externe délivrant un échelon de tension sur une capacité d'injection. En répétant ces mesures sur le pixel espion d'une matrice XPAD3S avec le générateur interne du circuit, nous nous sommes aperçu que les amplitudes de sortie étaient maintenant divisées par un facteur deux environ, dans les mêmes conditions de test. L'utilisation d'un générateur externe (possible aussi dans ce cas) rétablissant la situation, nous avons orienté la recherche du problème vers l'injecteur interne.

Nous nous sommes ainsi rendu compte que le fan-out de cet injecteur (capacité maximale qu'il peut piloter) est bien inférieur à la capacité équivalente à la piste et à l'entrée des 9600 pixels de la matrice. Cette différence allonge considérablement le temps de montée de l'impulsion délivrée par cet injecteur à l'entrée du pixel (voir figure 4.33). Il devient alors supérieur au temps de mise en forme de la chaîne analogique. L'impulsion en sortie du pixel est alors "coupée" par la mise en forme de la chaîne (déficit balistique).

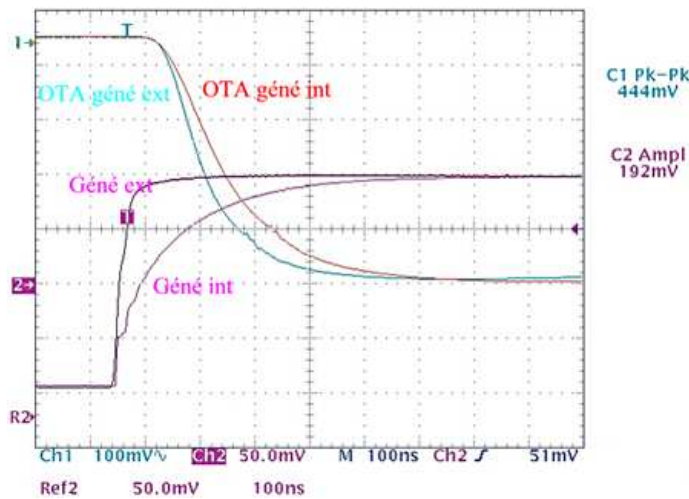


FIGURE 4.33 – Comparaison des réponses analogiques du pixel espion au générateur interne et externe, pour un temps de mise en forme du CSA long.

Pour pouvoir tout de même utiliser ce générateur interne lors des calibrations des circuits (il permet des algorithmes de programmation beaucoup plus rapides qu'un générateur externe), il est tentant de modifier le temps de mise en forme de la chaîne en jouant sur

le courant de réglage du temps de mise en forme du CSA $Imfp$. En effet, en mettant ce courant à une valeur très inférieure (réglage à 2) à la valeur nominale (réglage à 52), la mise en forme de la chaîne devient très longue (quelques μs) et le déficit balistique disparaît. Malgré des temps de montée très différents, le générateur externe et interne produisent approximativement la même impulsion de sortie (voir figure 4.33). Le gain de la chaîne est évidemment très différent (voir figure 4.34), mais on peut penser qu'il varie de la même façon pour tous les pixels et que l'on peut donc l'étalonner. En fait, des comparaisons

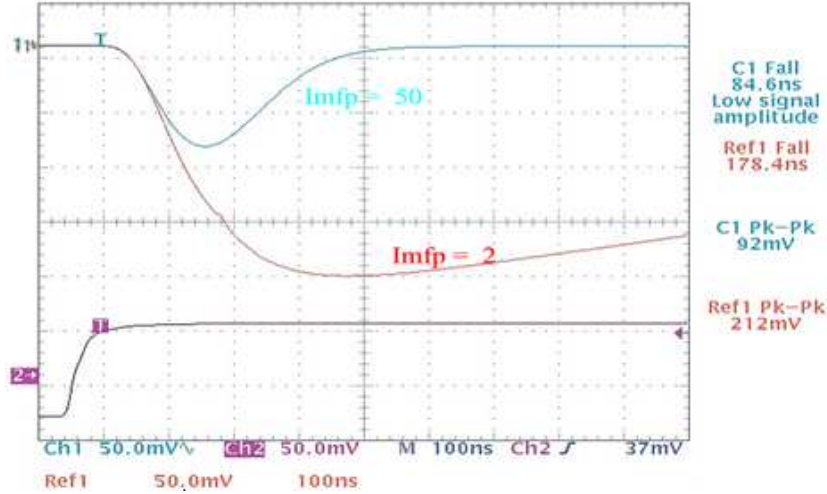


FIGURE 4.34 – Comparaison des réponses analogiques du pixel espion pour des mises en formes rapides et lentes.

successives avec des calibrations faisceau dans ces conditions nous ont montré que cette technique a ses limites. Le rapport d'amplitude entre les réponses à un générateur interne et au faisceau n'est pas constant avec l'énergie comme le montre la table 4.4. Des mesures

Énergie calibrée	Injection équivalente relevée	Injection équivalente attendue	Rapport
$E = 12 \text{ keV}$	23,55 mV	53,04 mV	2,25
$E = 25 \text{ keV}$	64,6 mV	110,5 mV	1,71

TABLE 4.4 – Comparaison des ajustements avec un faisceau de lumière synchrotron et l'injecteur interne.

complémentaires nous ont montré que ce phénomène est dû au fait que le changement du courant $Imfp$ décale le point de commutation des comparateurs. La relation entre les amplitudes des signaux créés par le générateur et le faisceau est linéaire mais ne passe pas par l'origine.

Autocalibration des pixels

Sommaire

5.1	Introduction	150
5.2	Principe de la réduction de l'offset	150
5.3	Effets parasites des interrupteurs MOS	151
5.4	Technique par stabilisation de chopper	156
5.5	Techniques d'autozéro	157
5.6	Conclusions	169

L'objectif de ce chapitre est dans un premier temps de poser la problématique d'une compensation des offsets dans une chaîne de détection. Dans un second temps, un aperçu des différents principes permettant d'améliorer ces performances est exposé et deux architectures sont proposées, puis comparées.

5.1 Introduction

Depuis l'invention du transistor au milieu du siècle précédent, les efforts de réduction des tailles pour augmenter l'intégration des circuits n'ont jamais cessés [Mol06]. Ces avancées technologiques, motivées par l'intégration de systèmes numériques de plus en plus complexes et le besoin d'analyser toujours plus de données plus rapidement compliquent la conception des systèmes analogiques dans ces mêmes technologies. La réduction de la taille des transistors accroît les marges d'erreurs technologiques, les difficultés de matching et donc les offsets dans les signaux. De plus, la réduction des tailles de technologie a entraîné une réduction des tensions d'alimentations, et donc des signaux. Pour un système de détection dans lequel la quantification précise est un critère de qualité, l'offset doit rester faible devant le signal pour conserver une précision relative de traitement correcte. Cette observation est encore plus importante lorsqu'il s'agit de circuit pixels dans lesquels la quantification s'effectue par rapport à un niveau de référence unique. Alors que les offsets systématiques peuvent être considérablement réduits en apportant des soins particuliers à la conception, d'autres effets aléatoires sont bien plus difficiles à éliminer. Pour cela, nous allons étudier les techniques d'annulation d'offset qui s'adaptent à notre problématique.

5.2 Principe de la réduction de l'offset

XPAD3 est un circuit électronique de lecture pour un système de détection de particules, il possède une forte sensibilité car il est conçu pour travailler avec des signaux de faibles amplitudes (de quelques dizaines de nA à quelques μ A). Il faut donc veiller à minimiser les offsets entre les différents pixels de l'imageur pour conserver une quantification homogène de l'énergie des particules sur toute la surface de détection. Le principe de calibration ainsi que la méthodologie employée sont détaillés dans les parties 3.4 et 4.3.2. La calibration est une opération lente (≈ 2 min). Elle nécessite l'intervention manuelle de l'opérateur, l'arrêt de l'acquisition, ainsi qu'un temps de calcul important pour effectuer l'algorithme d'ajustement et de détermination du seuil des 9600 pixels. Par ailleurs, les DAC locaux de compensation embarqués dans chaque pixel ont une consommation non négligeable ($2,3 \mu$ W par pixel ou 22 mW sur l'ensemble de la matrice, soit 5% de la consommation du pixel) et occupent une surface importante (18% de la surface du pixel).

Une technique dite d'autocalibration permet la réalisation de cette tâche d'une manière automatique (sans l'intervention de l'opérateur) et très rapidement (jusqu'à un temps de calibration de l'ordre de la micro-seconde). Certaines architectures sont entièrement analogiques, d'autres numériques. Les architectures les plus couramment utilisées sont présentées dans les parties suivantes et leur application à la chaîne électronique des pixels XPAD3-S est étudiée.

Nous verrons deux des principes d'autocalibration. Le premier utilise la transposition

du signal dans des bandes de fréquences différentes pour rendre négligeables les parasites basses fréquences et le second échantillonne la composante basse fréquence pour la soustraire au signal. Pour chacune des deux solutions, il est toujours préférable de chercher à réduire l'offset en fin de chaîne électronique afin que la compensation prenne en compte l'ensemble des dérives. La figure 5.1 présente la chaîne analogique de traitement de l'information d'un pixel de XPAD3-S. Chaque cellule possède son propre offset et apporte différentes contributions au bruit. Les contributions de l'amplificateur et de l'OTA

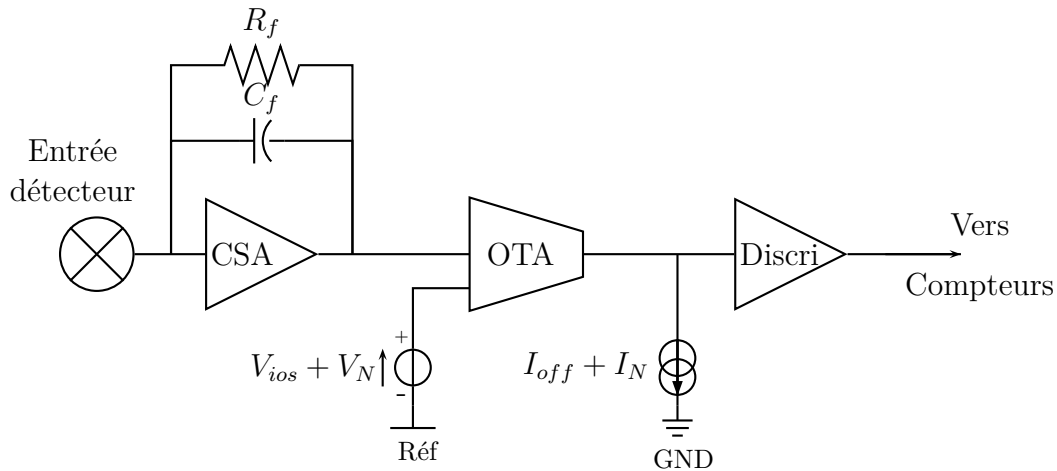


FIGURE 5.1 – Vue schématique de la chaîne analogique de traitement de signal d'un pixel. Les contributions aux perturbations basses fréquences y sont reportées.

sont rassemblées dans la source de tension perturbant la référence en tension de l'OTA. Les contributions du discriminateur sont comprises dans la source de courant perturbant le signal entre l'OTA et le discriminateur. L'offset généré par le discriminateur peut être négligé (voir partie 3.3.5), ainsi la compensation de l'OTA est équivalente à celle du discriminateur. Les études menées sur la compensation du discriminateur ont montré que la cellule de Träff utilisée ne peut pas être autocalibrée en l'état à cause de son auto-polarisation par le signal. Par ailleurs, pour les performances et la simplicité qu'elle présente, les études suivantes se limitent à la calibration de la chaîne d'amplification afin de ne pas modifier le discriminateur.

5.3 Effets parasites des interrupteurs MOS

Toutes les techniques d'autocalibration nécessitent l'utilisation d'interrupteurs, soit pour effectuer des modulation-démodulation, soit pour commuter le circuit entre deux modes de fonctionnement (échantillonnage de l'offset-compensation). La manière la plus simple

de concevoir un interrupteur est d'utiliser un transistor MOS, mais ces interrupteurs présentent quelques défauts non négligeables :

- injection de charge du canal ;
- injection de l'horloge dans le canal à travers les capacités grille-drain et grille-source ;
- bruit d'échantillonnage ;
- courant de fuite.

Tous ces défauts dégradent les performances de l'autocalibration. Cette étude est consacrée à la quantification des erreurs induites par les deux premiers défauts listés ci-dessus. L'architecture la plus simple pour étudier ces phénomènes est présentée sur la figure 5.2, il s'agit d'une cellule S/H basique. C_p représente la charge capacitive (parasite ou

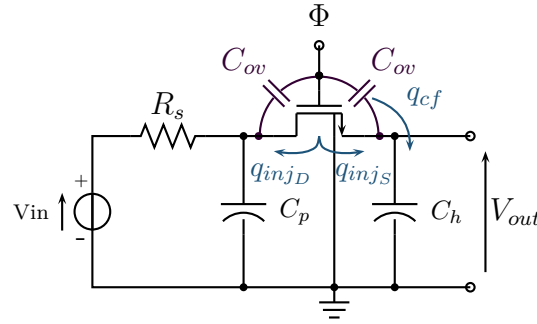


FIGURE 5.2 – Architecture basique d'un circuit S/H.

non) rapportée sur le drain, C_h la capacité de mémorisation de la tension de commande de compensation et C_{ov} les capacités parasites grille-drain et grille-source. Les capacités parasites sur la source sont comprises dans C_h .

5.3.1 Injection de l'horloge à travers les capacités parasites

Le couplage capacitif entre l'horloge de commande de l'interrupteur et la capacité de mémorisation C_h par l'intermédiaire de la capacité de recouvrement C_{ov} entraîne l'injection d'une charge q_{cf} (pour le nom du phénomène *Clock Feedthrough* en anglais) dans C_h . Cette injection vient alors perturber la qualité de l'information. On peut estimer cette charge injectée par l'expression suivante :

$$q_{cf} = -V_{sw} \frac{C_{ov} C_h}{C_{ov} + C_h} \quad (5.1)$$

avec V_{sw} la différence de potentiel sur la grille pour commuter l'interrupteur d'un mode de fonctionnement dans l'autre (ouvert-fermé). On utilise couramment $V_{sw} = V_{dd} - V_{ss}$, avec V_{dd} et V_{ss} les tensions d'alimentation supérieure et inférieure. Généralement, les capacités de recouvrements sont de l'ordre de $C_{ov} \approx 5$ fF. Pour réduire la charge injectée

par les fronts d'horloge dans la capacité de mémorisation, C_h est dimensionnée de sorte à avoir $C_{ov} \ll C_h$, on peut facilement atteindre un rapport $C_h/C_{ov} \approx 100$. Pour une application avec une tension d'alimentation entre 0 et 2 V et un rapport entre les capacités de recouvrement et de mémorisation de 100, l'offset apporté par les fronts de l'horloge est de l'ordre de 20 mV.

5.3.2 Injection de charge du canal

Pour étudier ce phénomène d'injection de charge, il faut considérer la différence d'état du canal du MOS entre les deux modes de fonctionnement : ouvert et fermé. Lorsqu'il est ouvert, la tension sur la grille d'un transistor NMOS est $V_g = V_{ss}$. Le transistor est alors en régime d'accumulation avec une charge de canal $q_{ch-acc} > 0$. En position fermée, la tension sur la grille d'un transistor NMOS est $V_g = V_{dd}$. Le transistor est alors en régime de forte inversion avec $q_{ch-inv} < 0$. La différence de charge entre ces deux modes est appelée charge d'injection $q_{inj} = q_{ch-inv} - q_{ch-acc}$. La charge du canal dans le régime d'accumulation est négligeable devant celle présente dans le canal en forte inversion, q_{inj} est alors approximée par [Raz00] :

$$q_{ch-inv} = -W L C_{ox} (V_{sw} - V_{in} - V_{th}) \quad (5.2)$$

Avec W et L respectivement la largeur et la longueur du canal effective, C_{ox} la capacité d'oxyde par unité de surface, V_{th} la tension de seuil du transistor, et V_{in} la tension de drain du transistor qui est approximativement la même que la tension de source quand l'interrupteur est fermé. La tension de seuil du transistor dépend de la différence de potentiel V_{bs} entre la source et le substrat, on a $V_{bs} \sim V_{in} - V_b$ [San94]. La charge q_{ch-inv} est alors une fonction non linéaire de V_{in} .

5.3.3 Partage de la charge du canal

Lorsque le transistor MOS passe de l'état fermé à l'état ouvert (de la phase de mémorisation à la phase de fonctionnement normal), les charges négatives de la couche d'inversion sont éjectées du canal. Le partage de cette charge entre le drain et la source dépend principalement du rapport des impédances sur la source et le drain ainsi que de la pente des fronts d'horloge.

En notant $\tau_s = R_{on}C_h$ et $\tau_d = R_{on}C_p$ les constantes de temps relatives à la source et au drain avec R_{on} la résistance du canal lorsque le transistor est dans le mode fermé, on peut déterminer des règles de partage de la charge du canal. Si t_c le temps de descente de l'horloge est plus petit que les constantes de temps τ_s et τ_d , la charge se répartit équitablement entre les deux ports, et ce, quelles que soit les impédances. En notant $\alpha = q_s/q_{ch}$ la proportion de la charge totale injectée dans C_h à travers la source, on obtient $\alpha = 0,5$.

Au contraire, pour $t_c \geq \tau_s, \tau_d$, le partage de charge dépend du rapport des impédances vues de chaque côté. Le maximum de charge sera évacué du côté présentant la plus faible impédance (i.e. la plus grande capacité). La charge du canal q_{inj_s} injectée dans la capacité C_h peut s'écrire :

$$q_{inj_s} = q_{ch} \frac{C_h}{C_p + C_h} \quad (5.3)$$

Pour réduire l'offset dû à l'intégration de cette charge dans C_h , différentes techniques sont envisageables :

1. Le plus simple est de sur-dimensionner la capacité C_p et d'utiliser des fronts d'horloge lents. La quasi-totalité de la charge est alors injectée dans la capacité C_p (figure 5.3 (a)). Cette technique est valable uniquement si on dispose de la surface nécessaire à l'implémentation des deux capacités dans le pixel.
2. Une autre technique consiste à réaliser une architecture différentielle de sorte que les injections de charge aux deux extrémités de la capacité soient identiques. Ainsi, seul le mode commun est modifié et la différence de tension entre ses bornes reste identique.
3. On peut aussi placer des transistors "fantômes" de chaque côté de l'interrupteur en inversion de phase avec ce dernier comme l'illustre la figure 5.3 (b). Avec des fronts d'horloges rapides, le partage de la charge du canal devient indépendant des impédances. Ainsi, en dimensionnant les transistors "fantômes" avec une surface WL égale à la moitié de celle de l'interrupteur, ils collectent chacun une charge $q_{dum} = q_{ch}/2$ et l'offset induit dans C_h est négligeable. Cette technique demande un soin tout particulier sur le layout de ces transistors et une gestion précise des horloges.

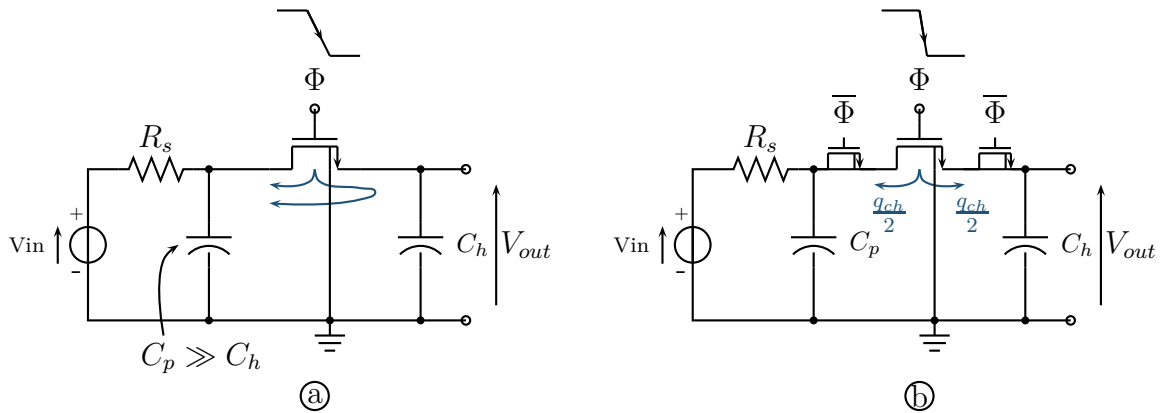


FIGURE 5.3 – Architecture de réduction de l'offset dû à l'injection de charge du canal dans la capacité de mémorisation de la tension de correction.

Des architectures avancées permettent d'obtenir encore de meilleurs résultats, mais elles nécessitent une gestion d'horloge complexe qui n'est pas adaptée à la conception de pixels. Le lecteur est invité à se référer à [Tem90] [Tem84] et [Tem07] pour un état de l'art détaillé des différentes architectures d'optimisation de la compensation d'offset dans les circuits à capacités commutées.

5.3.4 Détermination de l'erreur minimale en fonction de la fréquence d'utilisation

La fréquence maximale de commutation de l'interrupteur est fixée par sa résistance de canal en mode fermé. En fonction de la charge capacitive, elle détermine le temps nécessaire pour charger la capacité C_h . Pour cela, la demi-période de l'horloge (soit le temps à l'état fermé) doit être supérieure à 7 fois la constante de temps de chargement de C_h [Tem07] :

$$\frac{T_{clk}}{2} > 7R_{on}C_h \quad (5.4)$$

Le courant de canal traversant le transistor MOS peut être exprimée à partir de la vitesse v de déplacement des porteurs charges dans le canal $v = \mu E_{lat}$ avec μ , la mobilité des porteurs de charge, et E_{lat} , le champ latéral tel que $E_{lat} = V_{ds}/L$ (V_{ds} étant la tension de canal entre le drain et la source). On obtient alors :

$$i_{ch} = q_{ch}\mu \frac{V_{ds}}{L^2} \quad (5.5)$$

La résistance de canal du transistor en mode fermé (forte inversion) est déterminée par :

$$R_{on} = \frac{V_{ds}}{i_{ch}} = \frac{L^2}{q_{ch}\mu} \quad (5.6)$$

On peut alors déterminer la charge minimum présente dans le canal en fonction de la résistance de celui-ci :

$$q_{ch-min} = \frac{L^2}{\mu R_{on-max}} \quad (5.7)$$

En utilisant l'expression 5.4 dans 5.7 et en posant $f_{clk} = 1/T_{clk}$, on obtient une expression plus pratique de la charge minimum de canal :

$$q_{ch-min} = 14C_h L^2 \frac{f_{clk}}{\mu} \quad (5.8)$$

A partir de cette charge et de la proportion α de charge injectée q_{injs} à travers la source du transistor dans C_h , on déduit l'expression de l'offset minimal de tension induit par l'injection de la charge de canal dans C_h :

$$v_{err-min} = \alpha \frac{q_{ch-min}}{C_h} = 14\alpha L^2 \frac{f_{clk}}{\mu} \quad (5.9)$$

On déduit de l'expression 5.9 que le paramètre le plus influent sur cette tension d'offset est la longueur de canal du transistor servant d'interrupteur. On utilise alors en priorité des transistors NMOS pour la grande mobilité de ces porteurs de charge avec la longueur de canal la plus faible permise par la technologie. Par ailleurs, la fréquence des commutations de ces interrupteurs doit être minimale. Cependant, elle reste dépendante des besoins de chaque application. Enfin, on cherchera à optimiser la taille de la capacité C_h de mémorisation pour réduire l'offset en tension généré par une injection de charges. Cette capacité ne doit pas être sur-dimensionnée, car elle détermine aussi la constante de temps pour la mémorisation de l'information.

5.4 Technique par stabilisation de chopper

C'est une technique permettant de rendre négligeable l'ensemble des contributions basses-fréquences comme le bruit en $\frac{1}{f}$ d'une chaîne d'amplification et son offset. Son principe consiste à transposer le signal dans une bande de fréquences élevées avant de l'amplifier puis de le démoduler dans sa bande de base. Une illustration de ce principe est présentée sur la figure 5.4. L'amplificateur est supposé idéal, sans bruit et sans offset. Ces pertur-

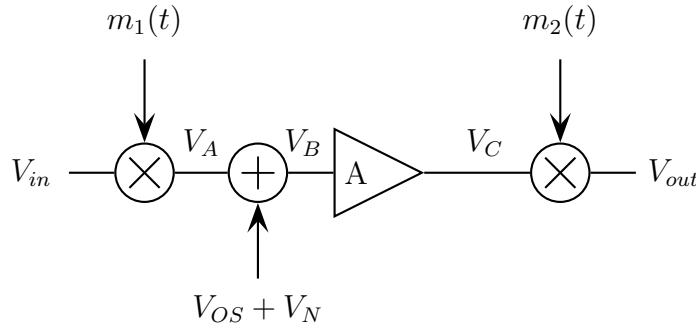


FIGURE 5.4 – Schéma illustrant le principe de fonctionnement d'un amplificateur chopper.

bations sont ajoutées au signal en entrée de l'amplificateur. Considérons un signal DC en entrée de valeur V_{in} . Sa modulation avec $m_1(t)$ le transforme en un sinus de fréquence F_{Chop} (fréquence de modulation). Nous nous intéressons ici aux perturbations rajoutées par l'amplificateur dans les basses fréquences, donc loin de la porteuse du signal. Si l'amplificateur a un gain A_0 , une bande passante infinie et aucun déphasage, V_C sera alors un sinus d'amplitude $A_0 V_{in}$. Après la démodulation, le bruit présent dans les basses fréquences est éliminé et V_{out} est alors un signal DC de valeur $A_0 V_{in}$. En réalité, l'amplificateur n'est pas idéal, il faut tenir compte de ces défauts. Si l'on considère sa bande passante, il agit comme un filtre passe bas sur le signal modulé, et l'amplitude de V_C risque d'être inférieure à la valeur nominale. Par ailleurs, si l'on considère dans le pire cas un déphasage induit par l'amplificateur d'un quart de période T_{Chop} , le signal V_C devient un cosinus et

après démodulation V_{out} est un signal DC de valeur nulle. Il est donc très important que le déphasage de l'amplificateur soit très fidèlement reproduit entre $m_1(t)$ et $m_2(t)$ pour compenser cet effet.

Cette technique de compensation nécessite la mise en place d'une architecture complexe qui consomme une large surface dans le pixel et nécessite la modulation de signaux de très faible amplitude. Par ailleurs, la commutation à hautes fréquences (F_{Chop}) d'interrupteurs dans un périmètre proche du CSA amène des difficultés pour conserver l'intégrité des signaux de quelques nA seulement issus du détecteur. Pour ces raisons, cette technique de compensation d'offset n'est pas adaptable à notre problématique.

5.5 Techniques d'autozéro

La technique d'autozéro consiste à échantillonner la perturbation (bruit basse fréquence et offset) puis à la soustraire au signal continu pollué. Cette annulation peut se faire à l'entrée, à la sortie ou à un nœud intermédiaire de la cellule. Les techniques d'autozéro sont particulièrement efficaces sur des chaînes électroniques en tension grâce à la forte impédance d'entrée des transistors et capacités. Cette impédance élevée permet de mémoriser sur de relativement longues durées, une information en tension. La figure 5.5 présente un exemple d'architecture d'un amplificateur compensé par autozéro. Pour travailler avec

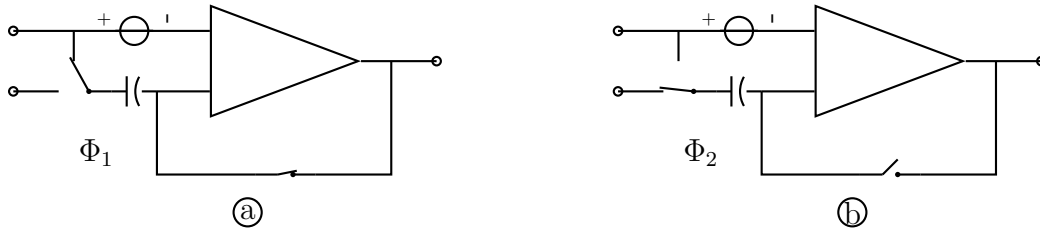


FIGURE 5.5 – Exemple d'une architecture d'autozéro autour d'une cellule d'amplification en tension. (a) Phase 1 de l'autozéro : échantillonnage. (b) Phase 2 de l'autozéro : amplification du signal avec l'amplificateur compensé.

une chaîne en courant il est utile de convertir l'offset en tension par un élément résistif avant sa mémorisation, puis d'utiliser une cellule de transconductance pour appliquer la compensation. L'annulation des perturbations basses fréquences par la technique d'autozéro nécessite deux phases. Durant la première phase (Φ_1), les perturbations (offset + bruit) sont échantillonnées, puis mémorisées sous forme d'une tension V_c dans une capacité prévue à cet effet. Pour cela, dans le cas d'une chaîne différentielle, les deux entrées sont

court-circuitées et le signal déconnecté. Dans le cas d'une entrée simple, elle est fixée au potentiel de référence soit en déconnectant le signal, soit en s'assurant qu'il n'y aura pas d'événement sur l'entrée. Ensuite, pour la seconde phase (Φ_2), le signal est de nouveau connecté à l'entrée de la cellule qui est maintenant sans offset.

Il existe deux catégories d'architectures permettant la technique d'autozéro. La première, l'autozéro analogique, est basée sur un étage S/H (*Sample and Hold*) pour échantillonner et mémoriser V_c . La seconde, l'autozéro numérique, utilise une combinaison de cellules numériques avec un algorithme séquentiel. Une perturbation constante dans le temps (offset) sera totalement annulée par cette technique, alors qu'une perturbation basses fréquences (bruit en $\frac{1}{f}$) sera filtrée par son échantillonnage en fonction de la fréquence d'échantillonnage. L'architecture utilisant l'autozéro numérique permet donc de compenser uniquement l'offset.

5.5.1 Autozéro avec une entrée auxiliaire d'annulation

L'intérêt d'utiliser une entrée auxiliaire d'annulation d'offset (repérée par la lettre N sur la figure 5.6) est de mémoriser la tension de commande V_c dans la capacité C_h non plus à l'entrée de la cellule, mais sur un nœud intermédiaire. Le principe de base est de différencier

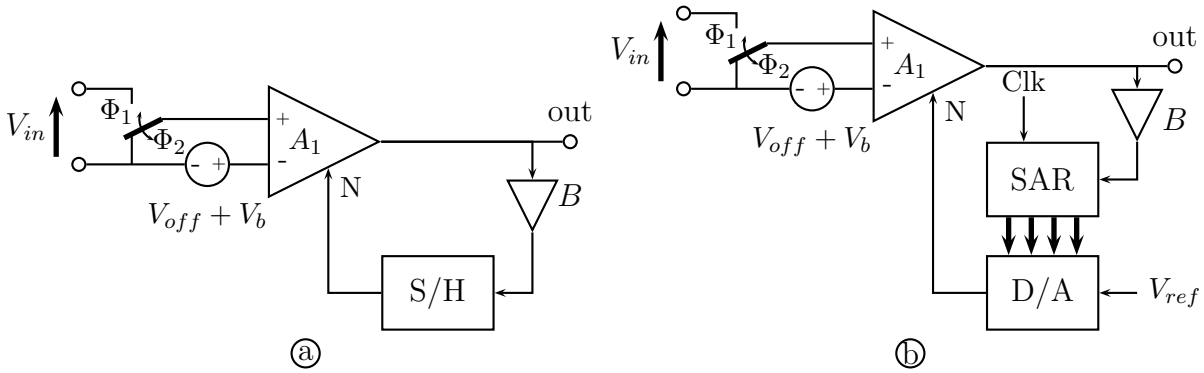


FIGURE 5.6 – Principe de l'autozéro (a) analogique et (b) numérique

les gains appliqués au signal (A_1) et à la commande de compensation fournie par la contre réaction ($A_2 = V_{out}/V_N$). Ainsi, l'offset résiduel en tension relatif à l'entrée de l'OTA $V_{ios-res}$ est alors divisé par le rapport des gains A_1/A_2 .

5.5.1.1 Choix du nœud de compensation

La contre réaction fournit une tension de commande V_c nécessaire à la compensation de l'offset. Une cellule de transconductance converti ensuite cette tension en un courant de compensation qui est injecté sur un nœud appelé nœud de compensation. La compensation peut se faire à la sortie de l'OTA, en injectant un courant bipolaire (positif ou négatif), ou sur une paire de nœuds complémentaires au sein de l'OTA. Dans ce dernier cas, un courant d'une seule polarité est suffisant. Les deux architectures les plus classiques utilisant deux nœuds complémentaires sont illustrées sur la figure 5.7. L'architecture (a) représente un OTA classique dont les éléments en couleur (PD1-PD2 et MN2-MN4) sont repris dans les deux architectures (b) et (c). La figure (b) illustre une technique de compensation en ajoutant une paire différentielle en parallèle pour moduler le rapport des courants I_1/I_2 . Une autre technique basée sur la modulation de la dégénérescence du miroir de courant MN2-MN4 est présentée sur la figure (c). Ces architectures sont très performantes et simples à mettre en œuvre, mais elles nécessitent un système de commande générant les tensions V_{nul+} et V_{nul-} . Pour notre application en courant, le déséquilibre entre ces deux tensions doit être pilotée par le courant d'offset de sortie. Pour cela il faut utiliser un comparateur en courant. Or celui que nous avons implanté ne permet pas d'accomplir cette tâche correctement. L'étage d'entrée est polarisé par le courant d'offset. Si on l'utilise pour commander la boucle de compensation, on obtient une cellule de commande dont le gain tend vers l'infini lorsque l'offset tend vers 0 (gain de conversion d'entrée inversement proportionnel à la transconductance des transistors d'entrée, voir paragraphe 3.3.5). Le système devient alors instable dès que l'offset est corrigé.

Pour éviter cette instabilité, le gain de ce comparateur doit être contrôlé. Ce contrôle nécessite la polarisation de son étage d'entrée. Une architecture a été proposée [Che00b], mais elle requiert l'utilisation de quatre sources de courant. Par ailleurs, la réduction du gain du comparateur dégrade les performances de ce dernier. Les techniques d'annulation d'offset par l'utilisation d'une entrée auxiliaire dans l'OTA ne sont alors pas adaptés à notre chaîne électronique.

5.5.2 Architecture analogique retenue

Une autre technique très proche de cette dernière s'adapte très simplement aux chaînes en courant. Il s'agit d'extraire de l'OTA le nœud d'annulation intermédiaire en compensant l'offset à l'interface entre l'OTA et le discriminateur. Pour cela, nous utilisons un point mémoire en courant. Le principe est similaire à celui mis en œuvre dans la conception des pixels XPAD3 en utilisant un DAC local (voir section 3.4). La différence réside dans le fait que le point mémoire est plus compact, plus précis, et consomme moins. Il existe plusieurs type de cellule permettant de réaliser cette fonction. La mémorisation de l'information est réalisée en tension par une capacité, le point mémoire comporte alors nécessairement un amplificateur de transconductance. L'amplificateur de transconductance le plus simple

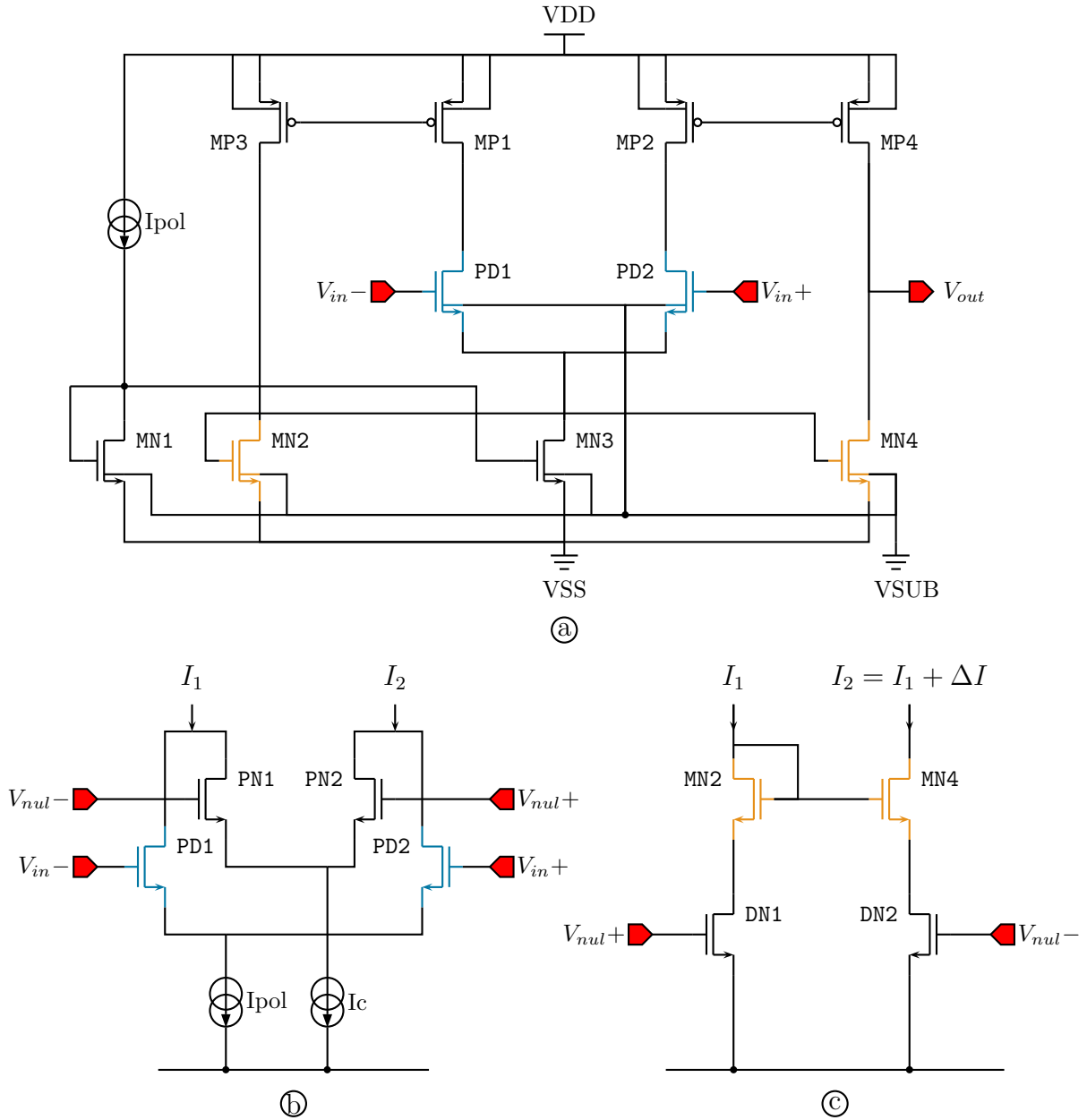


FIGURE 5.7 – (a) Schéma d'un OTA simple et réalisation d'une entrée auxiliaire d'annulation en utilisant (b) une paire différentielle supplémentaire, (c) un miroir de courant dégénéré.

est composé d'un unique transistor (voir figure 5.8 (a)). Dans la phase Φ_1 (S_1 fermé et S_2 ouvert), le discriminateur est déconnecté de la sortie de l'OTA et la tension V_x est fixée

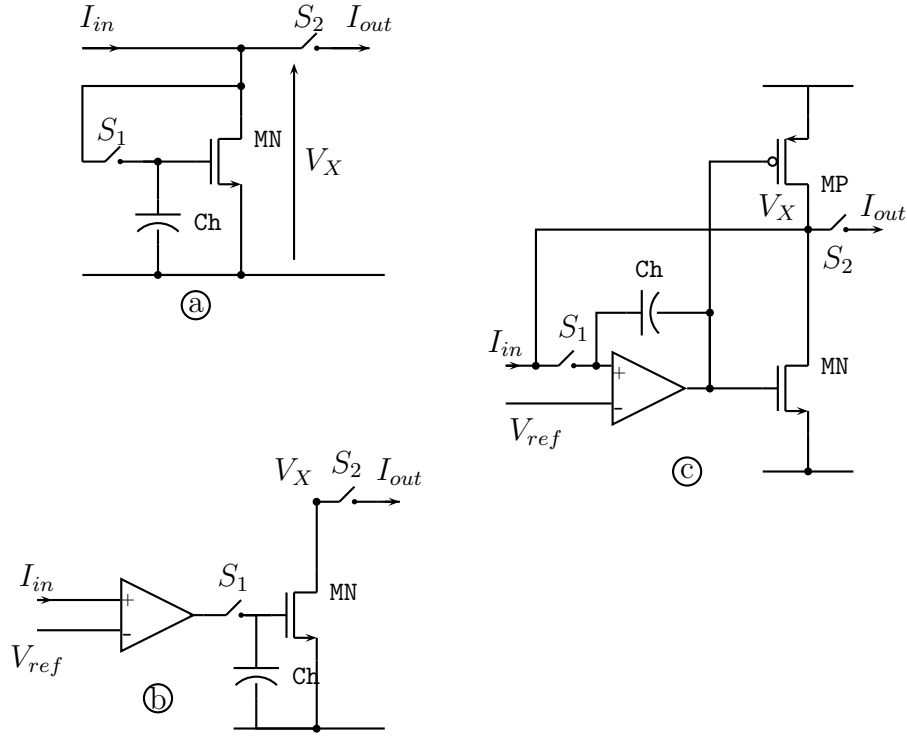


FIGURE 5.8 – Exemple de cellules à mémoire de courant. (a) Point mémoire de courant conventionnel, (b) point mémoire de courant à contre-réaction négative et (c) de type *push-pull*

uniquement par l'impédance du point mémoire. La reconnexion du discriminateur lors de la phase Φ_2 (S_1 ouvert et S_2 fermé) peut modifier d'une manière importante l'impédance de charge de l'OTA et donc la tension V_X , qui est aussi égale à la tension de canal du transistor de compensation de l'offset. Cette modification de l'impédance de charge de l'OTA est d'autant plus importante que le courant fourni par le transistor est dépendant de la tension de canal $V_{ds} = V_X$ à cause des effets de modulation de canal. Il en résulte que le courant de compensation I_2 peut être significativement modifié entre les deux phases de l'autozéro.

Pour limiter ce défaut, une technique consiste à fixer le potentiel de drain du transistor MN à une valeur référence lors de la phase de mémorisation. Cette modulation du point de fonctionnement est réalisée par l'amplificateur opérationnel (AO) représenté sur la figure 5.8 (b). Pour des chaînes électroniques intégralement en courant, il est possible d'utiliser un AO différent pour chacune des deux phases afin d'assurer un point de fonctionnement constant. Dans notre cas, il est important de laisser la tension V_X pilotée par le discriminateur car c'est la variation de cette tension qui lui permet de commuter.

L'offset généré par la chaîne d'amplification (CSA + OTA) peut être positif ou négatif,

il faut donc concevoir un point mémoire de type *push-pull* permettant de compenser les deux polarités de l'offset. Son architecture est présentée sur la figure 5.8 (c).

Le souci majeur dans ces structures est l'injection de charge lors de l'ouverture de l'interrupteur proche de la capacité de stockage C_h . Pour limiter l'influence de la tension d'offset résiduelle V_{os-res} , ajoutée dans C_h , on peut ajuster le gain A_2 de la cellule de transconductance de compensation en fonction de A_1 , le gain de l'OTA de la chaîne de traitement du signal. L'influence de la variation de la tension de commande V_c est alors divisée par le rapport A_1/A_2 qui peut être ajusté à une valeur bien supérieure à 1. Cette compensation peut être réalisée comme nous l'avons vue précédemment, mais elle est généralement obtenue avec un second OTA illustré dans la figure 5.9.

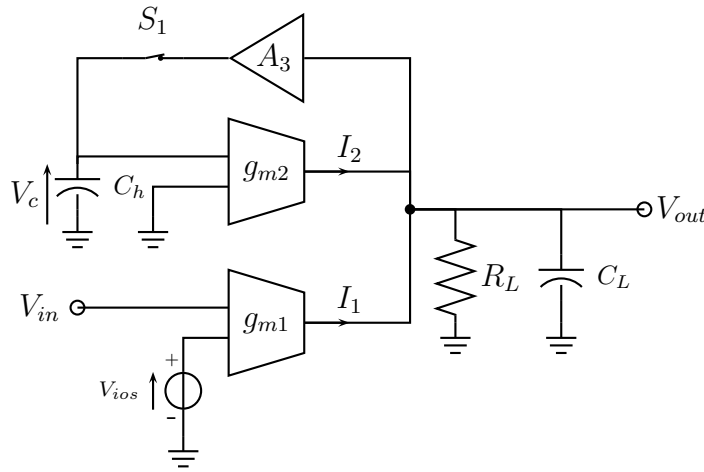


FIGURE 5.9 – Architecture de compensation avec un point mémoire en courant réalisé par un OTA.

Dans cette architecture, l'interrupteur S_1 est fermé durant la phase Φ_1 d'annulation de l'offset et ouvert durant la phase Φ_2 de fonctionnement normal. Notons $A_1 = g_{m1}R_L$ le gain en tension dans la chaîne du signal et $A_2 = g_{m2}R_L$ celui de la chaîne de compensation durant la phase Φ_2 . Nous avons vu dans la partie 5.3.4 qu'il était intéressant d'augmenter la valeur de la capacité C_h de mémorisation afin de réduire l'erreur sur V_c due aux injections de charges. L'amplificateur A_3 permet de découpler la sortie de l'OTA₁ de cette capacité qui peut être grande. Ce découplage assure à l'OTA₁ une faible charge capacitive et ainsi une bande passante de traitement du signal peu modifiée. Par ailleurs, cet amplificateur peut être utilisé pour augmenter le gain de la contre-réaction de A_2 .

Le rapport des gains entre les OTA₁ et OTA₂ doit être fixé avec précaution. L'annulation

du courant d'offset de sortie de l'OTA₁ durant la phase Φ_1 implique :

$$I_2 = -I_1 \quad \Rightarrow \quad V_c = -\frac{g_{m1}}{g_{m2}} V_{ios1} \quad (5.10)$$

Notons V_{ios1} et V_{ios2} les offsets respectivement relatifs aux entrées des OTA₁ et OTA₂. Pour améliorer la précision de la compensation, on cherche à obtenir la tension V_c la plus élevée possible et de préférence supérieure à V_{ios2} . Toutefois, il faut prendre garde à ne pas saturer l'OTA₂ lorsque V_{ios1} est maximal. La tension maximale V_{c-max} à l'entrée de l'OTA₂ permet de fixer le rapport des gains maximal, on a :

$$\frac{g_{m1}}{g_{m2}} < \left| \frac{V_{c-max}}{V_{ios1-max}} \right| \quad (5.11)$$

Généralement, on obtient des rapports de l'ordre de 1/10. Examinons maintenant l'offset résiduel $V_{ios1-res}$ relatif à l'entrée de l'OTA₁. Durant la phase Φ_1 , le courant d'offset résiduel I_{os-res} est fixé par :

$$I_{os-res} = I_1 + I_2 = -g_{m1} V_{ios1} + g_{m2} V_c \quad (5.12)$$

$$\begin{cases} V_c = A_3 I_{os-res} R_L \\ A_2 = g_{m2} R_L \\ A_2 A_3 \gg 1 \end{cases} \quad \Rightarrow \quad I_{os-res} = \frac{g_{m1}}{A_2 A_3} V_{ios1} \quad (5.13)$$

Finalement, l'expression de l'offset résiduel relatif à l'entrée de l'OTA₁ est obtenue en divisant l'expression du courant d'offset résiduel par le gain de transconductance de l'OTA₁ :

$$V_{ios1-res} = -\frac{V_{ios1}}{A_2 A_3} \quad (5.14)$$

Dans notre application, la limite de précision recherchée est déterminée par la zone d'incertitude induite par le bruit électronique. Pour étudier la valeur maximale d'offset résiduel admis en entrée $V_{ios1-res-max}$, on note V_N la tension rms de bruit électronique ramenée à l'entrée de l'OTA₁. On peut alors exprimer $V_{ios1-res-max} = \frac{V_N}{2}$. L'expression 5.14 pose le gain de boucle comme le facteur de réduction de l'offset en entrée de l'OTA. Ce gain est alors déterminé en fonction du rapport maximal de réduction de l'offset recherché :

$$A_2 A_3 > \frac{V_{os-max}}{V_{ios1-res-max}} \quad (5.15)$$

C'est une valeur qui doit être obtenue en évaluant par des simulations Monte-Carlo la valeur maximale de V_{os} . Pour compléter cette étude, il est intéressant de rajouter la contribution de la charge q_{inj} injectée dans la capacité de mémorisation C_h lors de l'ouverture de l'interrupteur S_1 .

$$V_{ios1-res} \approx -\frac{V_{ios1}}{A_2 A_3} - \frac{g_{m2}}{g_{m1}} \frac{q_{inj}}{C_h} \quad (5.16)$$

Le premier terme étant plus facile à réduire que le second, on fixe le gain de boucle A_2A_3 tel que le terme dominant dans l'offset résiduel soit celui induit par l'injection de charge. Il ne nous reste plus qu'à étudier les conditions pour obtenir un courant I_2 induit par cette injection de charge dans C_h , qui soit inférieur au courant maximum $I_{ios1-res-max} = g_{m1}V_{ios1-res-max}$. Ce qui se traduit par :

$$g_{m2} \frac{q_{inj}}{C_h} < g_{m1} V_{ios1-res-max} \quad (5.17)$$

Cette expression nous indique que l'influence de la charge injectée dans C_h décroît avec l'augmentation du rapport des gains g_{m1}/g_{m2} . Ce rapport est néanmoins déjà limité par l'équation 5.11 pour éviter la saturation de l'OTA₂ de compensation. Ainsi, en combinant les équations 5.11 et 5.17, on obtient une gamme dans laquelle on peut choisir de fixer le rapport des gains pour obtenir un faible courant d'offset sans saturer l'OTA₂ :

$$\frac{q_{inj}/C_h}{V_{ios1-res-max}} < \frac{g_{m1}}{g_{m2}} < \frac{V_{c-max}}{V_{ios-max}} \quad (5.18)$$

Par ailleurs, le gain de boucle du système de compensation est choisi de sorte à négliger la contribution de l'offset initial devant le phénomène d'injection de charge :

$$\frac{V_{ios-max}}{A_2A_3} < \frac{g_{m2}}{g_{m1}} \frac{q_{inj}}{C_h} \quad (5.19)$$

5.5.3 Architecture numérique retenue

L'autozéro numérique dont le schéma de principe est illustré sur la figure 5.6 (b) s'adapte facilement à différentes chaînes électroniques, aussi bien en tension qu'en courant. Cette technique nécessite deux cellules principales, un DAC fournissant la correction apportée à l'offset (prenons comme convention une correction en courant négative $I_{off-res} = I_{off} - I_{DAC}$) et un registre d'approximations successives (SAR) commandant ce DAC. L'entrée de cette contre-réaction est numérique, un seul bit est suffisant afin de connaître le signe de l'offset. Le comparateur déjà implémenté dans la chaîne du signal des pixels permet de piloter le SAR. Si l'offset est positif, la sortie du comparateur est à l'état haut et la correction I_{DAC} est alors augmentée. Si l'offset est négatif, la sortie est à l'état bas et la correction est réduite.

5.5.3.1 Registre d'approximations successives

Un algorithme d'approximations successives permet d'obtenir rapidement une quantification de l'offset par dichotomie. En effectuant une série de comparaisons, l'algorithme permet de converger rapidement sur la correction permettant le plus faible offset résiduel. L'algorithme utilisé est présenté dans la figure 5.10 pour un DAC de $(n+1)$ bits. Avec di et

```
reset all di=0
set dn = 1
for i= n downto 0
  if Cout > 0
    reset di = 0
  end if
  if i > 0
    set di-1 = 1
  end if
end for
```

FIGURE 5.10 – Algorithme de mise en œuvre des approximations successives.

dn respectivement les valeurs numériques commandant un bit i quelconques et le bit n du DAC, et $Cout$ la sortie du comparateur. Cet algorithme est optimisé pour simplifier l'architecture du registre et réduire la surface d'occupation dans les pixels. A l'initialisation, tous les bits sont mis à 0, puis ils sont testés les uns après les autres en commençant par le bit de poids fort (MSB). A chaque étape de la boucle, la sortie du comparateur $COUT$ renseignant le signe de l'offset résiduel est testée. En fonction de son signe, le bit testé est laissé à 1 ou remis à 0 et le bit de poids inférieur est mit à 1 pour être testé dans l'étape suivante de la boucle. Le chronogramme présentant la correction apportée par un DAC de 6 bits pilotée par un SAR avec l'algorithme de la figure 5.10 est illustré sur la figure 5.11. Pour réaliser le SAR, nous utilisons une architecture à base de portes logiques simples. Son schéma est présenté sur la figure 5.12. Les 6 bascules D *flip-flop* avec reset servent à stocker les 6 bits de commande du DAC. Une horloge extérieure est utilisée pour piloter la succession des différentes étapes de la boucle. Un simple registre à décalage de 6 bits (SEL) synchronisé sur cette même horloge permet de commander l'entrée $SEL < 5 : 0 >$ du SAR. Le registre SEL sert de repère sur le numéro du bit à tester. A l'initialisation le premier bit uniquement de ce registre est mis à 1 et à chaque front montant de l'horloge, il est décalé d'un rang vers les bits de poids plus faible.

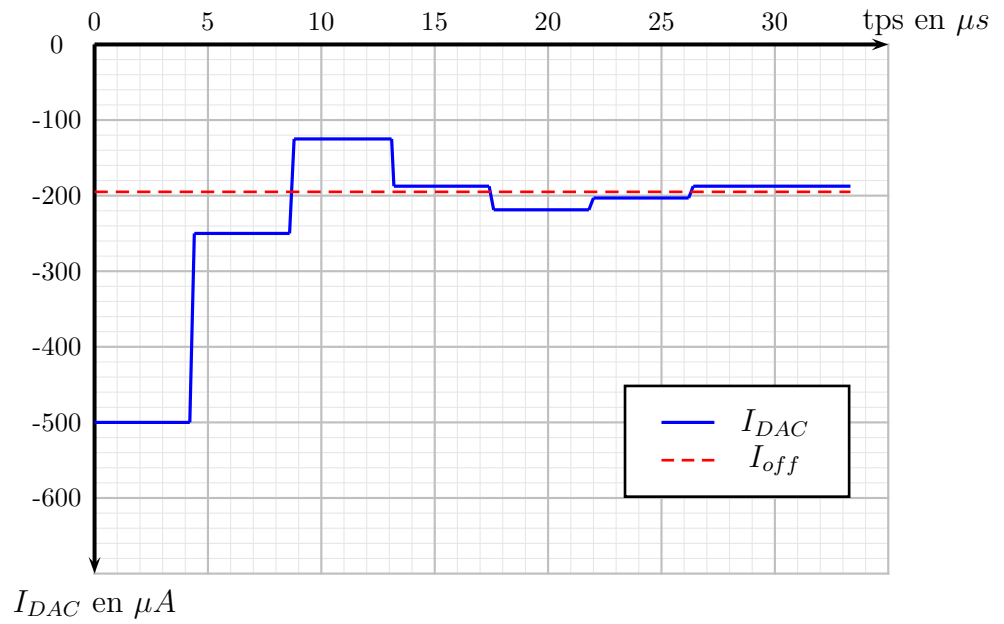


FIGURE 5.11 – Exemple de chronogramme d'un registre à approximations successives.

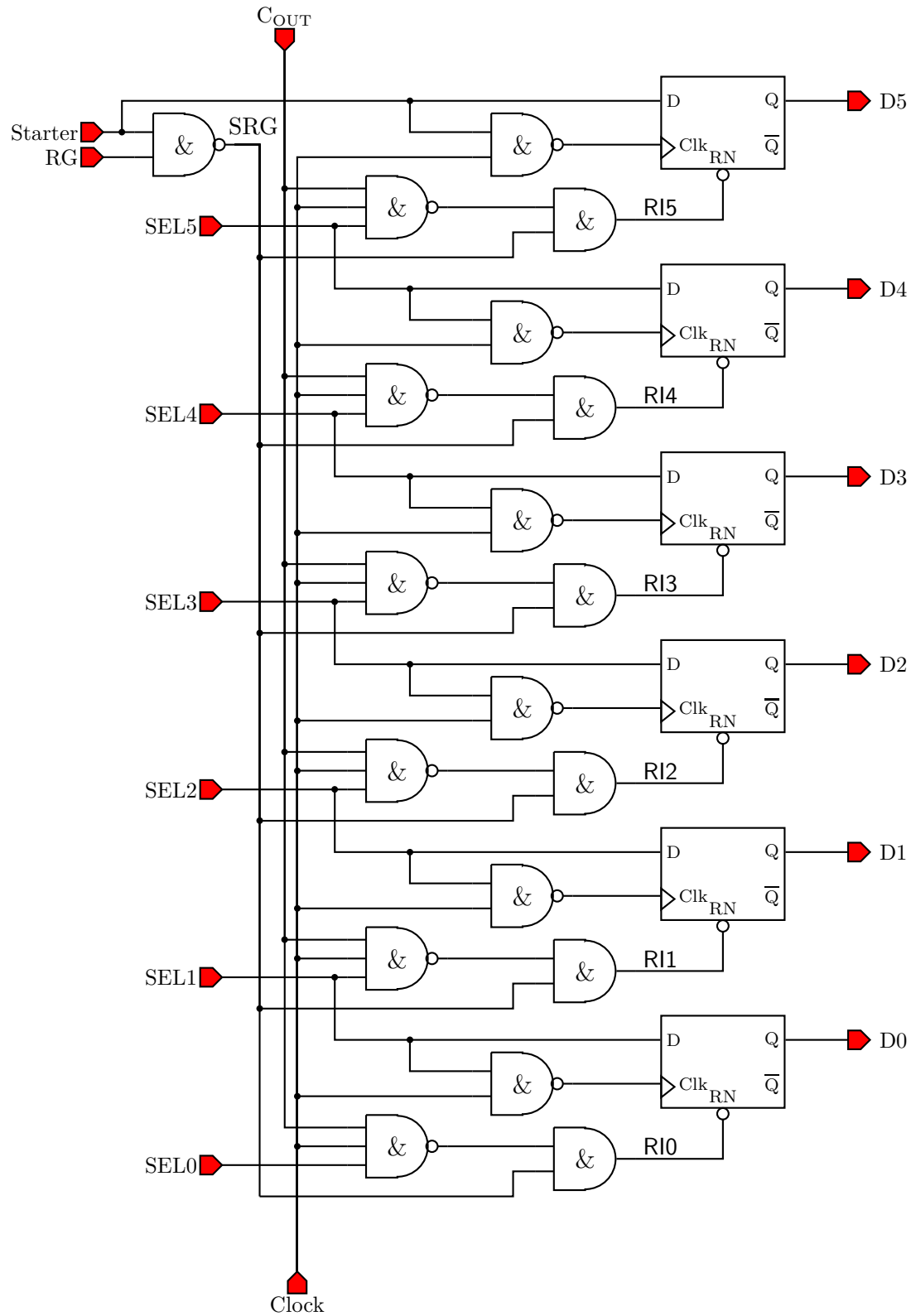


FIGURE 5.12 – Architecture du registre d'approximation successives (SAR).

Pour analyser le fonctionnement de cette architecture, il faut décomposer les trois étapes suivantes :

Phase 1, l'initialisation : avant d'enclencher la boucle d'approximations successives, il faut mettre à 0 toutes les sorties du SAR sauf D5. La mise à 0 des 6 bits du sélecteur **SEL** permet de rendre la commande **RI** de reset inverse des bascules **D** dépendante uniquement du signal **SRG**. Le reset des 6 bits du SAR est alors obtenu en mettant à 1 les signaux **Starter** et reset général **RG**. Ensuite, lorsque l'on remet uniquement le **RG** à 0, le prochain coup d'horloge fait passer la sortie **D5** du SAR à 1. La phase d'initialisation se termine avec la remise à 0 du **Starter**.

Phase 2, test et mise à 0 du bit i : après la phase d'initialisation (**Starter** à 0), le signal **SRG** est collé à 1. Pour mettre à 0 le bit i il faut que l'horloge, le sélecteur **SELi** et la sortie du comparateur **C_{OUT}** soient à 1 simultanément.

Phase 3, la mise à 1 du bit de poids inférieur : en même temps que la phase 2, le bit suivant est préparé pour être testé à son tour. Ainsi, si le sélecteur **SELi** et l'horloge sont à 1, le bit $(i - 1)$ est mis à 1.

Durant le test d'un bit il ne faut pas que la préparation du bit de poids inférieur vienne perturber la valeur de **C_{OUT}**. Pour éviter cette perturbation, la sortie du comparateur est temporisée dans une bascule bistable. A la fin de chaque boucle, la bascule est effacée et rechargée. Le chronogramme de la phase d'initialisation est présenté sur la première partie de la figure 5.13.

5.5.3.2 Calibration de l'offset, du gain et du seuil

L'algorithme détaillé précédemment a été présenté pour une calibration de l'offset en l'absence de signal. Mais avec peu de modifications, il peut aussi servir à compenser les erreurs de gain et de seuil. Le chronogramme de la figure 5.13 illustre la synchronisation de l'injection de test sur le fonctionnement du SAR.

La phase d'initialisation se déroule comme précisée dans la partie précédente. Ensuite, avant chaque itération de la boucle du SAR, une injection de test **lnj** est envoyée sur l'amplificateur de charge. Si le comparateur détecte un signal supérieur au seuil total (comprenant le réglage du seuil, l'offset et la compensation), sa commutation fait passer la bascule bistable de temporisation à l'état 1, sa remise à zéro est effectuée par le reset **RG** qui n'a plus aucun effet sur le SAR car le signal **Starter** est à 0. Les phases 2 et 3 sont activées comme précédemment par le signal **Clk**. De cette manière, la compensation corrige l'ensemble des erreurs continues de la chaîne électronique analogique.

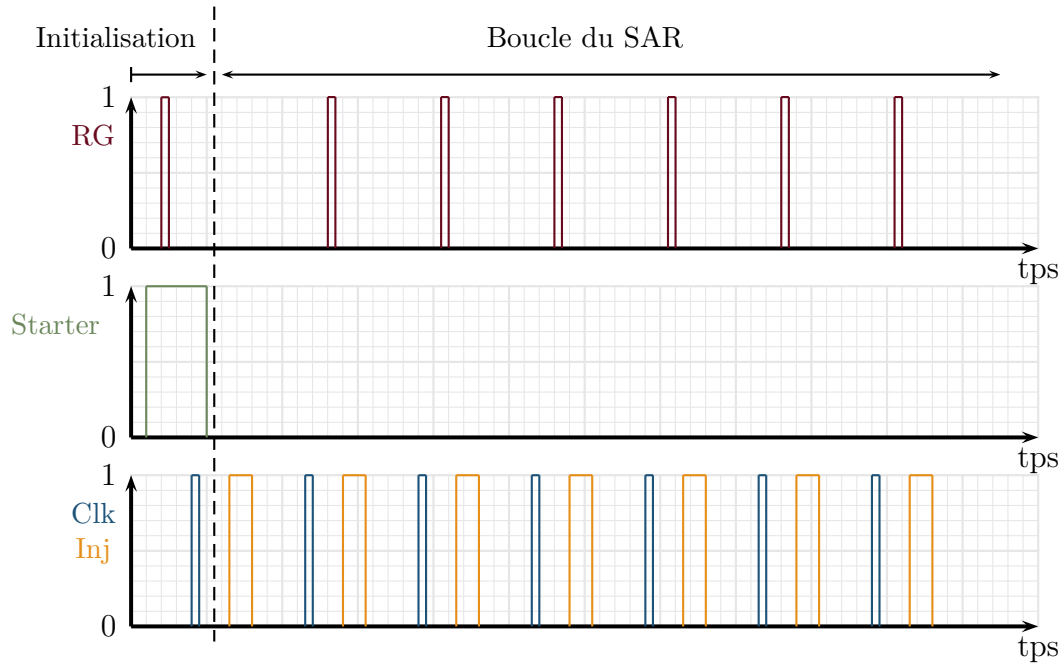


FIGURE 5.13 – Chronogramme de synchronisation de l'injection test sur le SAR.

5.6 Conclusions

Il existe plusieurs techniques pour améliorer les performances d'une cellule analogique. Nous avons étudié ici principalement deux techniques d'autozéro, une analogique et une numérique. Le choix d'une architecture plutôt qu'une autre dépend de l'application visée. Chaque approche possède ses propres avantages et désavantages. Le tableau 5.1

	Autozéro analogique	Autozéro numérique
Surface	+	-
Temps de traitement	++	+
Consommation	-	+
Précision de compensation	++	+
Fréquence de rafraichissement	-	++
Adaptabilité du design	-	++

TABLE 5.1 – Table de comparaison générale des performances des systèmes d'autozéro analogique et numériques

Les techniques d'autozéro analogique présentent l'intérêt de compenser l'offset très rapidement, la durée d'échantillonnage dépend de la résistance de canal du transistor en mode

fermé et de la capacité de mémorisation. De très bonne précision de compensation sont accessibles, généralement la précision des chaînes de détection est limitée par d'autres facteurs comme le bruit électronique. Par ailleurs, ces architectures peuvent occuper de faibles surfaces, puisque les contraintes de layout sont faibles. Les questions de linéarité et de matching ne sont pas déterminantes pour l'implantation d'une boucle analogique de compensation. En contre-partie, la conception de ces architectures est particulière pour chaque application. Ce sont des architectures qui peuvent consommer un courant plus important que ne le ferait un simple DAC et elles nécessitent un rafraîchissement régulier pour entretenir la tension de commande quantifiant l'offset.

Au contraire, les boucles d'autozéro numérique permettent une rétention de l'information sans limite dans le temps et sans rafraîchissement. Ce sont des architectures très simples à mettre en œuvre et ne consommant pas plus que les systèmes manuel à base de DAC. Ce sont des systèmes plutôt rapides puisque nous avons vu pour un système numérique de compensation de 6 bits, que la calibration pouvait se faire en quelques micro-secondes seulement. Ces cellules requièrent par contre une surface importante pour être implémentées et leur précision dépend du nombre de bits disponibles. Néanmoins, au détriment du temps de traitement, ces cellules peuvent être partagés entre plusieurs pixels. La taille des clusters de pixels utilisant la même cellule d'autozéro dépendra des contraintes imposées par l'application.

Conclusions et perspectives

Cette thèse décrit les différentes étapes menées de la conception à la caractérisation d'un imageur à pixels hybrides pour l'imagerie biomédicale et pour la science des matériaux. La réalisation de ce projet est très largement portée par l'expérience du CPPM concernant la réalisation de détecteurs pour la physique des hautes énergies (expériences DELPHI et ATLAS).

L'objectif du projet engagé par le groupe de recherche imXgam du CPPM, est d'évaluer les améliorations qu'apporte la technologie à pixels hybrides pour l'imagerie à rayons X, et tout particulièrement d'explorer les nouvelles possibilités d'imagerie à faible dose pour les applications biomédicales. Concernant la science des matériaux, l'intérêt d'utiliser cette technologie réside principalement dans la grande linéarité du taux de comptage aussi bien pour les faisceaux à hautes intensités que pour ceux à faibles intensités. Cette caractéristique permet entre autres la réalisation d'images à faibles angles de diffusion sans phénomène de saturation ou d'éblouissement. Il est admis que les détecteurs actuels brident les possibilités des nouvelles sources synchrotrons de troisième génération [Pur07]. Ce projet présente également l'intérêt de fournir un détecteur permettant de repousser les limites actuelles.

La première étape a consisté à spécifier les besoins des biologistes et des physiciens, afin de concevoir le produit le mieux adapté. Dans un premier temps, nous avons souhaité définir un unique produit pour répondre aux deux problématiques. Finalement nous avons opté pour deux détecteurs similaires avec chacun leurs subtilités. Cette différenciation nous a permis de considérer un des deux circuits comme un prototype en y intégrant une nouvelle fonctionnalité.

Le circuit XPAD3-S, conçu initialement pour des applications avec une source de lumière synchrotron, s'inscrit dans la suite des évolutions XPAD1 et XPAD2. Malgré deux défauts identifiés, ce circuit est parfaitement fonctionnel. Les différents ajustements sont suffisam-

ment souples et la marge de sécurité telle que la totalité des défauts peut être compensée. Néanmoins, il pourrait fournir de bien meilleures performances, principalement concernant la résolution en énergie et la tenue aux radiations. C'est dans cette optique qu'un nouveau design est engagé avec le développement des circuits XPAD3-2S et XPAD3-2C.

Le second circuit, XPAD3-C, dédié à l'imagerie biomédicale et conçu pour être hybridé avec un capteur CdTe, est un prototype dans lequel un double seuillage est implanté. L'origine de ce circuit provient de notre volonté de démontrer les possibilités d'imagerie à faible dose apporté par la technologie à pixels hybrides. Notre désir d'accroître les possibilités de cette électronique s'est traduit inévitablement par un accroissement de la consommation globale du circuit. Ce surcoût de consommation accentue les problèmes de power management présents dans les deux circuits, et empêche le fonctionnement correct du circuit XPAD3-C. L'intégration d'une intelligence plus évoluée dans les pixels devra nécessairement passer par une technologie plus fine.

Ces détecteurs mesurent $1 \times 1,7 \text{ cm}^2$. Ces dimensions ne sont pas suffisantes pour l'imagerie en science des matériaux, et encore moins pour l'imagerie du petit animal. La réalisation d'un imageur de plus grande surface est obtenue par la mise en matrice de ces circuits individuels. La fabrication d'un imageur de $8 \times 12 \text{ cm}^2$ est actuellement en cours. Elle a requis la résolution de différentes problématiques liées à l'encombrement des connectiques et des électroniques d'acquisition, ainsi qu'aux aspects thermiques (dilatation et refroidissement). Cette intégration a été pensée pour être intégralement modulable. Dans un futur proche, nous souhaitons couvrir de plus grandes surfaces de détection, avec pour objectif un imageur de $20 \times 20 \text{ cm}^2$, puis $40 \times 40 \text{ cm}^2$.

Aujourd'hui, la communauté scientifique réunie autour des expérimentations sur synchrotron, est convaincue des avancées rendues possibles par cette technologie à pixels hybrides. Actuellement, les personnes travaillant sur la conception d'imageurs à pixels hybrides, restent encore pour la grande majorité issues de groupes de recherche ayant été impliquées dans les expériences de physique des hautes énergies. Néanmoins, un enthousiasme général est porté sur la valorisation de cette technologie. A ce jour, principalement trois groupes de recherche se sont lancés dans cette aventure. Ils ont pour but d'ouvrir nouveaux champs d'applications à ces détecteurs en rupture technologique avec les solutions proposées par l'industrie. À terme, l'imagerie médicale pour l'homme pourrait être visée.

Éléments de calcul pour la détermination du bruit ENC

Pour la détermination du bruit induit par le courant de fuite du détecteur, nous avons besoin de simplifier l'intégrale suivante :

$$I_1 = \int_0^\infty \left| \frac{1}{1 + sa + bs^2} \right|^2 df = \int_0^\infty \frac{1}{|(1 - b\omega^2) + j(a\omega)|^2} d\omega \quad (\text{A.1})$$

$$I_1 = \int_0^\infty \frac{1}{(1 - b\omega^2)^2 + a^2\omega^2} \frac{d\omega}{2\pi} \quad (\text{A.2})$$

$$I_1 = \frac{1}{2\pi a^2} \int_0^\infty \frac{1}{\underbrace{\left(\frac{1 - b\omega^2}{a^2}\right)^2}_{\sim \frac{1}{a}} + \omega^2} d\omega \quad (\text{A.3})$$

$$I_1 = \frac{1}{2\pi a^2} [a \text{Arctan}(a\omega)]_0^\infty = \frac{1}{2\pi a} \frac{\pi}{2} \quad (\text{A.4})$$

$$I_1 = \frac{1}{4a} \quad (\text{A.5})$$

Le calcul du bruit induit dans l'amplificateur, fait intervenir un terme supplémentaire au numérateur. La simplification de l'intégrale est alors différente :

$$I_2 = \int_0^\infty \left| \frac{s}{1 + sa + bs^2} \right|^2 df = \int_0^\infty \frac{|j\omega|^2}{|(1 - b\omega^2) + j(a\omega)|^2} d\omega \quad (\text{A.6})$$

$$I_2 = \int_0^\infty \frac{\omega^2}{(1 - b\omega^2)^2 + a^2\omega^2} \frac{d\omega}{2\pi} \quad (\text{A.7})$$

$$I_2 = \frac{1}{2\pi a^2} \int_0^\infty \frac{d\omega}{\underbrace{\left(\frac{1 - b\omega^2}{a\omega}\right)^2 + 1}_{\sim -\frac{b}{a}\omega}} = \frac{1}{2\pi a^2} \left(\frac{a}{b}\right)^2 \int_0^\infty \frac{d\omega}{\omega^2 + \left(\frac{a}{b}\right)^2} \quad (\text{A.8})$$

$$I_2 = \frac{1}{2\pi b^2} \left[\frac{b}{a} \text{Arctan}\left(\omega \frac{b}{a}\right) \right]_0^\infty \quad (\text{A.9})$$

$$I_2 = \frac{1}{2\pi ab} \frac{\pi}{2} \quad (\text{A.10})$$

$$I_2 = \frac{1}{4ab} \quad (\text{A.11})$$

A partir de cette base, l'expression de la tension de bruit équivalente en sortie de l'amplificateur s'exprime par :

$$\langle v_{out_{amp_{therm}}}^2 \rangle = \frac{8kT}{3} \frac{R_f^2 (C_{det} + C_f + C_{in})^2}{gm_1} \underbrace{\int_0^\infty \left| \frac{s}{(1 + as + bs^2)} \right|^2 df}_{=I_1} \quad (\text{A.12})$$

$$= \frac{8kT}{3} \frac{R_f^2 (C_{det} + C_f + C_{in})^2}{gm_1} \frac{1}{4ab} \quad (\text{A.13})$$

$$= \frac{8kT}{3} \frac{R_f^2 (C_{det} + C_f + C_{in})^2}{gm_1} \frac{gm_1}{4R_f C_f \times R_f (C_{det} + C_{in}) C_{out}} \quad (\text{A.14})$$

$$= \frac{2kT}{3} \frac{(C_{det} + C_f + C_{in})^2}{C_f C_{out} (C_{det} + C_{in})} \quad (\text{A.15})$$

Et de même, on en déduit celle du bruit en $\frac{1}{f}$:

$$\langle v_{out_{amp_{\frac{1}{f}}}}^2 \rangle = \frac{K_f R_f^2}{C_{ox} W_1 L_1} \int_0^\infty \left| \frac{s}{1 + as + bs^2} \right|^2 \frac{df}{f} \quad (\text{A.16})$$

$$= \frac{K_f}{C_{ox} W_1 L_1} \frac{C_{det}^2}{C_f^2} \ln\left(\tau_f \frac{gm_1}{C_{out}} \frac{C_f}{C_{det}}\right) \quad (\text{A.17})$$

B Calcul des deux principaux pôles de la réponse de l'amplificateur cascode replié

Le lecteur peut se référer à la figure 3.4 pour les références des variables. Pour exprimer le pôle principal, nous avons besoin de déterminer la résistance et la capacité de sortie.

$$v_X = \frac{i_X}{(gds_{MP} + gds_{MN})^{-1}} \quad (B.1)$$

$$v_X - v_{out} = -\frac{i_X}{gds_{MNC}} + v_X \frac{gm_{MNC} + gmb_{MNC}}{gds_{MNC}} \quad (B.2)$$

En combinant les équations B.1 et B.2, on obtient l'expression de $r_{out_2} = \frac{v_{out}}{i_X}$

$$r_{out_2} = \frac{1}{gds_{MNC}} + \frac{1}{gds_{MP} + gds_{MN}} \left(1 + \frac{gm_{MNC} + gmb_{MNC}}{gds_{MNC}}\right) \simeq \frac{gm_{MNC}}{gds_{MP}gds_{MNC}} \quad (B.3)$$

Une expression approchée de r_{out_2} est exprimée ci-dessus tenant compte des approximations suivantes :

$$\frac{gm_{MNC}}{gmb_{MNC}} \sim 10\% \quad , \quad \frac{gm_{MNC}}{gds_{MNC}} \gg 1 \quad , \quad \frac{gm_{MNC}}{gds_{MP}} \gg 1 \quad , \quad gds_{MP} \gg gds_{MN}$$

Alors la résistance totale de sortie est obtenue par la mise en parallèle des résistances r_{out_2} et rds_{MPC} :

$$r_{out} = \frac{gm_{MNC}}{gm_{MNC}gds_{MPC} + gds_{MP}gds_{MNC}} \quad (B.4)$$

L'expression du pôle principal est simplement exprimé en tenant compte de l'ensemble des capacités parasites au noeud Y (transistor M2, MP et OTA, contre-réaction),

$$\omega_Y = \frac{1}{r_{out}C_{out}} \quad (B.5)$$

Pour l'expression du pôle associé au noeud X, nous avons besoin de noter :

$$- C_{Xn} = Cgd_{MN} + Cdb_{MN}$$

$$- C_{X2} = Cgs_{MNC} + Csb_{MNC}$$

$$- C_{X1} = Cdb_{MP}$$

$$- Cgd_{XMP} = Cgd_{MP}(1 - A_{vMP}^{-1})$$

Cgd_{XMP} représente l'influence de la capacité grille-drain du transistor MP sur le noeud X par effet Miller. On peut l'exprimer ainsi :

$$Cgd_{XMP} = Cgd_{MP}(1 + \frac{1}{gm_{MP}R_X}) \quad (B.6)$$

Avec $R_X = rds_{MN}/rds_{MP}/rin_2$, on peut maintenant déterminer le pôle associé au nœud X.

$$\omega_{p,X} = \frac{1}{R_X C_X} \quad (B.7)$$

Bibliographie

- [Asg02] R Asgari. Semiconductor backend flip chip processing, inspection requirements and challenges. Dans *SEMI/IEEE IEMT Symposium*, pages 18–22. 2002.
- [Bas05] S Basolo, et al. XPAD : pixel detector for material sciences. *IEEE Transactions on Nuclear Science*, tome 52(5) :1994–1998, Octobre 2005.
- [Bec08] M Bech, et al. X-ray imaging with the PILATUS 100k detector. *Nuclear Instruments and Methods in Physics Research A*, tome 66(4) :474–478, 2008.
- [Bel83] E Belau et R Klanner. Charge collection in silicon strip detectors. *Nuclear Instruments and Methods*, tome 214 :253–260, 1983.
- [Bla00] L Blanquart, et al. XPAD, a new read-out pixel chip for X-ray counting. *IEEE Nuclear Science Symposium*, tome 2 :92–97, 2000.
- [Bol02] G Bolla, et al. Sensor development for the CMS pixel detector. *Nuclear Instruments and Methods in Physics Research A*, tome 485 :89–99, 2002.
- [Bon95] V Bonvicini, M Pindo, et N Redaelli. Junction and interdiode capacitance of silicon pixel arrays. *Nuclear Instruments and Methods in Physics Research A*, tome 365(1) :88–91, 1995.
- [Brö04] Ch Brönnimann. Protein crystallography with the PILATUS 1M detector at the swiss light source. Technical report, Paul Scherrer Institute, 2004.
- [Bra00] R. N. Bracewell. *The Fourier Transform and its applications*. Mc Graw Hill, 2000. ISBN 0-07-303938-1.
- [Cha91] Z.Y. Chang et W Sansen. *Low-Noise Wide-Band Amplifiers in Bipolar and CMOS Technologies*. Kluwer Academic Publishers, 1991.
- [Cha03] E Charbon, et al. *Substrate Noise - Analysis and Optimization for IC Design*. Kluwer Academic Publishers, 2003.
- [Che00a] L Chen et al. A high/speed ratio continuous-time CMOS current comparator. *IEEE Electronic Circuits and Systems*, tome 2 :883–886, 2000.
- [Che00b] L Chen, B Shi, et C Lu. A high speed/power ratio continuous-time CMOS current comparator. Dans *The 7th International Conference on Electronic, Circuits and Ssystems*, tome 2, pages 883–886. IEEE, 17-20 Decembre 2000.

- [Chr99] D.C. Christian et al. Development of a pixel readout chip for btev. *Nuclear Instruments and Methods in Physics Research A*, tome 435(1) :144–152, Octobre 1999.
- [Cla02] C Claeys et E Simoen. *Radiation effects in advanced semiconductor materials and devices*. Springer, 2002. ISBN 3540433937.
- [Dai74] J.C. Dainty et Shaw R.H. *Image science : principles, analysis and evaluation of photographic*. Academic press, 1974. ISBN 978-0122008504.
- [Del00] P Delpierre, et al. Large surface X-ray pixel detector. *IEEE Transactions on Nuclear Science*, tome 1 :3/22–3/24, Octobre 2000.
- [Del02] P Delpierre, et al. Large surface X-ray pixel detector. *IEEE Transactions on Nuclear Science*, tome 2 :902–905, Novembre 2002.
- [Del07] P Delpierre, et al. PIXSCAN : pixel detector CT-scanner for small animal imaging. *Nuclear Instruments and Methods in Physics Research A*, tome 571 :425–428, 2007.
- [Din08] B Dinkespiler. Matrice de cellules électroniques. *Demande de dépôt de brevet INPI No. 0855480*, 2008.
- [Enz06] C Enz et E Vittoz. *Charge-Based MOS Transistor Modeling*. Wiley, 2006.
- [Fly99] M.J. Flynn et E Samei. Experimental comparison of noise and resolution for 2k and 4k storage phosphor radiography systems. *Medical Physics*, tome 26(8) :1612–1623, 1999.
- [Gie04] J Giersch et al. The influence of energy weighting on X-ray imaging quality. *Nuclear Instruments and Methods in Physics Research A*, tome 531 :68–74, 2004.
- [Gil98] B Gilbert. The multi-tanh principle : a tutorial overview. *IEEE JSSC*, tome 33(1), 1998.
- [Gil07] B Gilbert. Aspects of noise. Dans *École d'été "Low noise, low offset analog IC design"*, Section 5, pages 103–111. EPFL, Lausanne, Suisse, 3-7 septembre 2007.
- [Goe04] A.L. Goertzen et al. A comparison of X-ray detectors for mouse CT imaging. *Physics and Medicine in Biology*, tome 49 :5251–5265, 2004.
- [Gou82] F. S. Goulding et D. A. Landis. Signal processing for semiconductor detectors. *IEEE Transaction on Nuclear Science*, tome 29(3) :1125–1141, 1982.
- [Gre00] P Greer et T.V. Doorn. Evaluation of an algorithm for the assessment of the MTF using edge method. *Medical Physics*, tome 27 :2048–2059, 2000.
- [Hei80] E.H.M Heijne, et al. A silicon surface barrier microstrip detectors designed for high energy physics. *Nuclear Instruments and Methods*, tome 178 :331 – 343, 1980.
- [Hol89] P Holl, et al. A double-sided silicon strip detector with capacitive readout and a new method of integrated bias coupling. *IEEE Transaction on Nuclear Science*, tome 36(1) :251–255, Février 1989.

- [Hui92] T.E. Hui et al. A mouse model for calculating cross-organ beta doses from yttrium-90 labeled immunoconjugates. *Fourth Conference on Radioimmunodetection and Radioimmunotherapy of Cancer*, pages 951–957, 17-19 Septembre 1992.
- [Kav94] S Kavadias, K Misiakos, et D Loukas. Calculation of pixel detector capacitances through three dimensional numerical solution of laplace equation. *IEEE Transactions on Nuclear Science*, tome 41(2) :397, 1994.
- [Kay] M Kayal. Methodology for the digital autozero calibration of analog circuits and systems. Dans *École d'été "Low noise, low offset analog IC design"*. EPFL, Lausanne, Suisse, 3-7 septembre.
- [Kem80] J Kemmer. Fabrication of low noise silicon radiation detectors by the planar process. *Nuclear Instruments and Methods*, tome 169(3) :499–502, Mars 1980.
- [Kle29] O Klein et T Nishina. Über die streuung von strahlung durch freie elektronen nach der neuen relativistischen quantendynamik von Dirac. *Zeitschrift für Physik*, tome 52(11-12) :853–868, Novembre 1929.
- [Kot02] E Kotter et M Langer. Digital radiography with large-area flat-panel detectors. *European journal of radiology*, tome 12 :2562–2570, 2002.
- [Kou05] Y Koudobine. *Electronique de comptage de photons pour détecteurs à pixels hybrides*. Thèse de doctorat, Université Aix-Marseille 2, Faculté des sciences, France, 2005.
- [Kra07] E Kraft et al. Counting and integrating readout for direct conversion X-ray imaging : concept, realization and first prototype measurements. *IEEE Transactions on Nuclear Science*, tome 54(2) :383–390, Avril 2007.
- [LB06] M Le Bellac. *Quantum Physics*. Cambridge University Press, 2006. ISBN 978-0511348457.
- [Lut99] G. Lutz. *Semiconductor radiation detectors*. 2ème impression. Springer, 1ère édition, 1999. ISBN 978-3-540-71678-5.
- [Mar01] D.M. Marsh et J.F. Malone. Methods and materials for the measurement of subjective and objective measurements of image quality. *Radiation Protection Dosimetry*, tome 94 :37–42, 2001.
- [Mik03] B Mikulec, et al. X-ray imaging using single photon processing with semiconductor pixel detectors. *Nuclear Instruments and Methods in Physics Research A*, tome 511 :282–286, 2003.
- [Mol06] E Mollick. Establishing Moore's law. *IEEE annals of the history of computing*, pages 62–75, July-September 2006.
- [Nie05] D Niederlöhner et al. The energy weighting technique : measurements and simulations. *Nuclear Instruments and Methods in Physics Research A*, tome 546(1) :37–41, 2005.

-
- [Nil04] H-E Nilsson, C Fröjdh, et E Dubaric. Monte Carlo simulation of charge sharing effects in silicon and GaAs photon counting X-ray imaging detectors. *IEEE Transaction on Nuclear Science*, tome 51(4) :1636–1640, 2004.
- [Pan07] P Pangaud, et al. XPAD3 : a new photon counting chip for X-ray CT-scanner. *Nuclear Instruments and Methods in Physics Research A*, tome 571 :321–324, 2007.
- [Pan08] P Pangaud, et al. XPAD3-S : a fast hybrid pixel readout chip for X-ray synchrotron facilities. *Nuclear Instruments and Methods in Physics Research A*, tome 591 :159–162, 2008.
- [Pro39] Proceedings of IRE. *Currents induced by electron motion*, 1939.
- [Pur07] Science and Technology, a programme to upgrade Europe’s strategic centre for science and technology research / Programme 2008 - 2017. Rapport technique 1, ESRF, Septembre 2007.
- [Rad74] V Radeka. Signal, noise and resolution in position-sensitive detectors. *IEEE Transactions on Nuclear Science*, tome 21(1) :51–64, 1974.
- [Rad86] V Radeka. Signal processing for radiation detectors. tome 1. CERN, Mars 1986.
- [Raz00] B Razavi. *Design of analog CMOS integrated circuits*. Mc Graw Hill, 1990.
- [Ros07] V Rosso et al. Preliminary Study of the advantages of X-ray energy selection in CT imaging. *Nuclear Instruments and Methods in Physics Research A*, tome 572(1) :270–273, 2007.
- [Sam03] E Samei. Performance of digital radiographic detectors : factors affecting sharpness and noise. *Advances in digital radiography*, pages 49–61, 2003.
- [San94] W Sansen. *Design of analog integrated circuits and systems*. Mc Graw Hill, 1994.
- [Sch52] W Shockley et W.T. Read. Statistics of the recombination of holes and electrons. *Phys. Rev.* (87) :835, 1952.
- [Sie65] K Siegbahn. *Alpha-, Beta- and Gamma-ray spectroscopy*. North Holland publishing company, Amsterdam, 1965.
- [Spi07] H Spieler. Semiconductor detectors and electronics. TRIUMF Summer Institute, 2007.
- [Tem84] G Temes et K Haug. Improved offset-compensation schemes for switched-capacitors circuits. *Electronic letters*, tome 20(12) :508–509, Juin 1984.
- [Tem90] G Temes et W.H. Ki. Offset-compensated switched-capacitors integrators. Dans *Proc. Int. Symp. on circuits and systems*, pages 2829–2832. Mai 1990.
- [Tem07] G Temes. Charge injection and clock feedthrough. Dans *École d’été "Low noise, low offset analog IC design"*. EPFL, Lausanne, Suisse, 3-7 septembre 2007.
- [Tou90] C Toumazou, F.J. Lidgey, et D.G. Haigh. *Analog IC design : the current-mode approach*. London : Peter Peregrinus Ltd, 1990.

- [Tra92] H Traff. Novel approach to high speed cmos current comparators. *Electronics Letters*, tome 3(28) :310, 1992.
- [Tsi03] Y Tsividis. *Operation and modeling of the MOS transistor*. Oxford University Press, deuxième édition édition, 2003. ISBN 978-0195170146.
- [Wun97] R Wunstorf. Radiation hardness of silicon detectors : current status. *Nuclear Instruments and Methods in Physics Research A*, tome 44(3) :806 – 814, Juin 1997.
- [Yor07] J Yorkston. Recent developments in digital radiography detectors. *Nuclear Instruments and Methods in Physics Research A*, tome 580 :974–985, 2007.

CHANTEPIE Benoît, 27 ans

Microélectronique et instrumentation

Formations

2005 - 2008 (3 ans)	Thèse en microélectronique et instrumentation : "Étude et réalisation d'une électronique rapide à bas bruit pour un détecteur de rayons-X à pixels hybrides destiné à l'imagerie du petit animal". <i>Centre de Physique des Particules de Marseille - CPPM</i> .
2004 - 2005 (1 an)	Master II Recherche MINELEC (Micro et Nano Electronique). <i>Université Aix-Marseille I</i> .
2002 - 2005 (3 ans)	Ingénieur ISEN (Institut Supérieur d'Electronique et du Numérique).
<hr/>	
2007 (1 semaine)	Séminaire de sensibilisation à la création d'entreprise. <i>Grand Luminy - Euromed</i> .
2007 (1 semaine)	Formation EPFL : <i>Low noise, low offset Analog IC design</i> .
2006 (1 semaine)	Formation EPFL : <i>Transistor Level Analog IC Design</i> . <i>Ecole Polytechnique Fédérale de Lausanne, Suisse</i> .

Projets et expériences professionnelles

Oct 05 à Oct 08 CPPM - Marseille Doctorant (3 ans)	Projet : XPAD3, X-ray Pixel Imager with Adaptative Dynamic. Réalisations : Détecteur à pixel hybride pour l'imagerie biomédicale à rayons X du petit animal et pour la science des matériaux. Compétences : Conception analogique et mixte "full-custom", instrumentation.
Mars 05 - Sep 05 CPPM - Marseille Stage Ingénieur	Projet : XPAD3, X-ray Pixel Imager with Adaptative Dynamic. Réalisations : Modélisation de cellules et de circuits mixtes complets. Réalisation d'un outil d'analyse comportementale en Verilog-AMS d'un ASIC. Compétences : Modélisation niveau transistor et système.
Juin 04 - Sep 04 CPPM - Marseille Stage Ingénieur	Projet : Rétine de mouche. Réalisations : Conception d'un filtre gm-C du 4ème ordre basses fréquences, en technologie XFAB 0.8 μm . Compétences : Étude théorique, conception, layout.

Liste des publications

Conférence sans actes

B Chantepie, S Basolo, A Bonissent, J.C. Clémens, F Debarbieux, P Delpierre, B Dinkespiller, M Menouni, C Morel, S Nicol, P Pangaud et E Vigeolas, in Conf. Rec. of 2nd *International Conf. on Optical Complex Systems, OCS'08* :107-108, Cannes, March 2008.

Conférence avec actes

P Pangaud, S Basolo, B Chantepie, J.C. Clémens, P Delpierre, B Dinkespiller, M Ménouni, A Bonissent, F Debarbieux et C Morel. First results of XPAD3, a new photon counting chip for X-ray CT-scanner with energy discrimination, in Conf. Rec. of *2007 IEEE Medical Imaging Conference* :14-18, Honolulu, Hawaii, Oct. 2007.

Publications avec comité de lecture

P Pangaud, S Basolo, N Boudet, J.F. Berar, B Chantepie, J.C. Clémens, P Delpierre, B Dinkespiller, S Hustache, K Medjoubi, M Ménouni et C Morel. XPAD3-S : A fast hybrid pixel readout chip for X-ray synchrotron facilities. *Nuclear Instruments and Methods in Physics Research A*, tome 591(1) :159-162, 2008.

S Basolo, J.F. Berar, N Boudet, P Breugnon, B Chantepie, J.C. Clémens, P Delpierre, B Dinkespiller, S Hustache, K Medjoubi, M Ménouni, C Morel, P Pangaud et E Vigeolas. A 20k pixels CdTe photon-counting imager using XPAD chip. *Nuclear Instruments and Methods in Physics Research A*, tome 589(2) :268-274, 2008.

P Delpierre, S Basolo, J.F. Béarar, M Bordesoule, N Boudet, P Breugnon, C Caillot, B Chantepie, J.C. Clémens, B Dinkespiller, S Hustache, C Meessen, M Ménouni, C Morel, C Mouget, P Pangaud, R Potheau et E Vigeolas. XPAD : A photons counting pixel detector for material sciences and small animal-imaging. *Nuclear Instruments and Methods in Physics Research A*, tome 572(1) :250-253, 2007.

P Delpierre, F Debarbieux, S Basolo, J.F. Béarar, A Bonissent, N Boudet, P Breugnon, C Caillot, F Cassol Bruner, B Chantepie, J.C. Clémens, B Dinkespiller, R Khoury, I Koudobine, V Mararazzo, C Meessen, M Ménouni, C Morel, C Mouget, P Pangaud, F Peyrin, G Rougon, D Sappey-Marinier, S Valton et E Vigeolas. PIXSCAN : Pixel detector CT-scanner for small-animal imaging, *Nuclear Instruments and Methods in Physics Research A*, tome 571(1-2) :425-428, 2007.

P Pangaud, S Basolo, N Boudet, J.F. Berar, B Chantepie, P Delpierre, B Dinkespiller, S Hustache, M Ménouni et C Morel. XPAD3 : A new photon counting chip for CT-scanner. *Nuclear Instruments and Methods in Physics Research A*, tome 571(1-2) :321-324, 2007.